

# ELECTRONIQUE

## APPLICATIONS

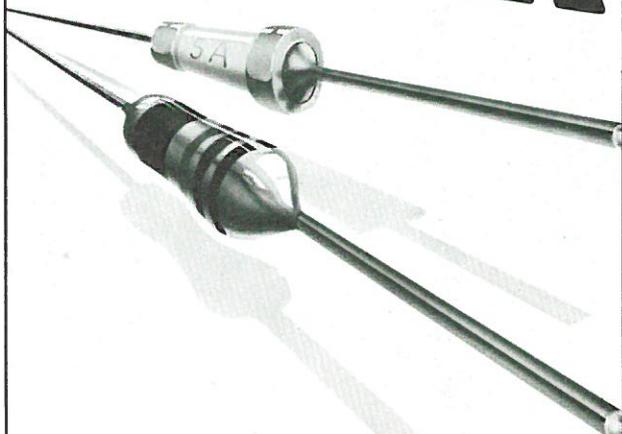
8.



spécial  
composants  
électroniques

SUISSE : 8 FS - TUNISIE : 2 645 MIL - CANADA : CAN \$ 3,5 - ESPAGNE : 500 PESETAS - BELGIQUE : 185 F.B.

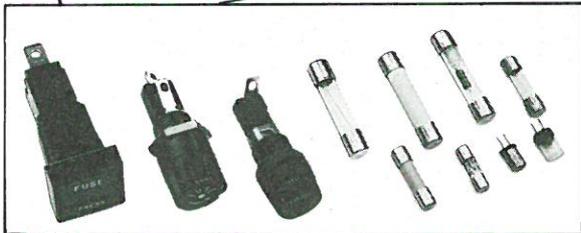
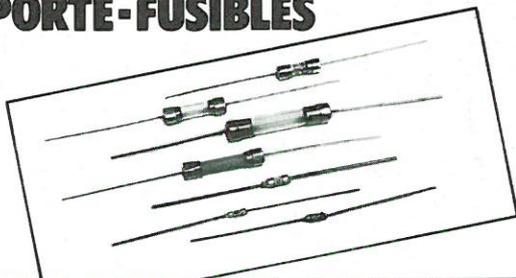
# MISSION: PROTEGER



Les composants évoluent; les protections aussi. Vous faites des études pour accroître les performances, réduire les coûts et miniaturiser vos produits.

**LITTELFUSE® étudie pour vous :  
c'est notre mission.**

## FUSIBLES et PORTE-FUSIBLES



LITTELFUSE®, leader mondial du fusible, (4 usines en Europe, 10 usines aux U.S.A.). La gamme la plus complète en fusibles et porte-fusibles homologués : UL; CSA; VDE; SEMKO; BEAB. Tous ces produits en séries : Industrielle, Haute Fiabilité, Militaire ou Spéciale. Ne jouez pas avec la sécurité... Jouons ensemble la performance!

**RDI LITTELFUSE®**

32, rue Bréguet B.P. 162 - 75523 Paris cedex 11  
Tél. : (1) 355.39.79 - Télex 220 283

SERVICE-LECTEURS N° 51

PAGE 4 - ELECTRONIQUE APPLICATIONS N° 44 bis



## ELECTRONIQUE APPLICATIONS **visu**

### ELECTRONIQUE APPLICATIONS

est une publication bimestrielle  
de la Société Parisienne d'Édition  
Société anonyme au capital de 1 950 000 F  
Siège social : 43, rue de Dunkerque, 75010 Paris

**Direction - Rédaction - Administration - Ventes :**  
2 à 12, rue de Bellevue, 75940 Paris Cedex 19  
Tél. : 42.00.33.05 - Télex : PGV 230472 F

Copyright 1985 - Société Parisienne d'Édition  
Dépôt légal : Octobre 1985 N° éditeur : 1331

Président-Directeur Général,  
Directeur de la Publication : Jean-Pierre Ventillard  
Rédacteur en chef : Jean-Claude Roussez  
Coordinateur technique : Jean-Marc Le Roux  
Maquette : Michel Raby  
Couverture : Gilbert L'Héritier  
Direction des ventes : Joël Petauton.

Abonnements :  
2 à 12, rue de Bellevue, 75019 Paris.  
1 an (6 numéros) : 110 F (France) - 160 F (Etranger).

Publicité :  
Société Auxiliaire de Publicité - Tél. : 42.00.33.05  
2 à 12, rue de Bellevue, 75940 Paris Cédex 19.

Responsable international de la publicité :  
Michel Sabbagh

Chef de publicité : Francine Fohrer



« La loi du 11 mars 1957 n'autorisant aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « les copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants-droit ou ayants-cause, est illicite » (alinéa 1<sup>er</sup> de l'article 40).

« Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code pénal. »  
Electronique Applications décline toute responsabilité quant aux opinions formulées dans les articles, celles-ci n'engageant que leurs auteurs.

Distribué par SAEM Transports Presse

Imprimerie S.N.I.L.-Aulnay

**44bis**

*Analyse*

Circuits intégrés logiques : les technologies en présence	51
L'amplificateur opérationnel : définitions et caractéristiques d'emploi	69
Les semi-conducteurs : une matière première pour l'industrie	91

*Composants*

Les RAM statiques en technologie H-CMOS	45
---	----

*Etude*

Mise en parallèle des MOS de puissance	35
Les circuits intégrés prétraités : une solution d'avenir dans la réalisation électronique	59

*Technologie*

Les composants électroniques et la chimie	11
Logique rapide : C-MOS contre bipolaire	19
La technologie haute tension à substrat isolé	29
Connecteurs « télécom » : comment accroître la fiabilité	79

*Applications*

Protection des dispositifs de commutation	39
---	----

**NUMÉRO  
HORS-SÉRIE  
« COMPOSANTS  
ÉLECTRONIQUES »**

---

Documentation-catalogues	8
--------------------------	---

---

 Composants actifs	98
 Composants connexes	108
 Composants passifs	114

---

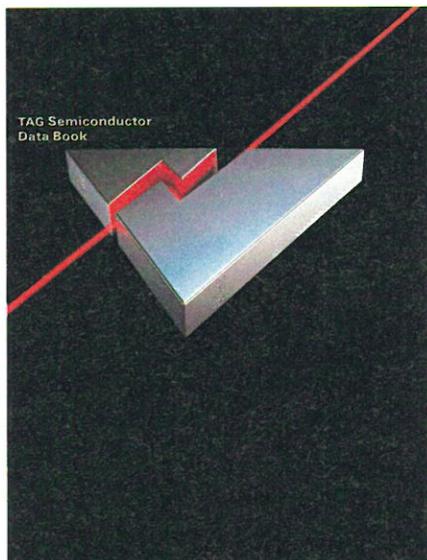
Répertoire des annonceurs	117
Formulaire d'abonnement	118
Encart Service Lecteurs	119-120

Ce numéro inclut un encart broché de quatre pages, de la société General Electric-Datel, portant les numéros de pages 83 à 86.

# DOCUMENTATION

## Catalogue TAG Semiconductors

Consacré aux thyristors et triacs, ce catalogue est tout autant un ouvrage de technologie qu'un guide de choix : en effet, de nombreuses courbes caractéristiques illustrent l'exposé, qu'il n'est pas habituel de trouver dans les manuels : courant de fuite en fonction de la température, dissipation maximale en fonction de la température de boîtier, courant de gâchette – toujours en fonction de la température...



On notera un chapitre détaillé consacré aux procédures de contrôle qualité, un rappel des impératifs de montage mécanique et de fixation au sein d'un système (notions qu'on ne saurait ignorer sans risques au niveau de la fiabilité du composant).

Un tableau de correspondance, classé par types de thyristors et triacs, complète le catalogue.

**TAG Semiconductors**  
Tél. : 69.07.02.16

## Boîtiers professionnels

Le département Boîtiers Electronique, de LCC (filiale de Thomson Composants) vient d'éditer son nouveau catalogue « boîtiers professionnels ».

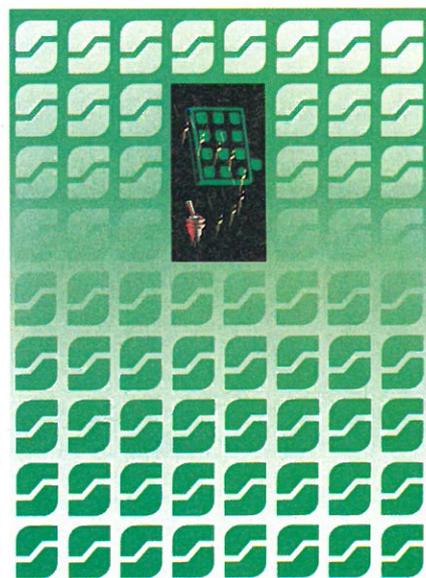
Ce catalogue présente une très large gamme de boîtiers d'encapsulation hermétique destinés aux besoins de la micro-électronique professionnelle et militaire :

- boîtiers plats pour circuits intégrés monolithiques ;
- boîtiers plats pour circuits hybrides de grande densité ;
- boîtiers enfichables plate-forme et cavité ;
- boîtiers de puissance ;
- boîtier spéciaux usinés multicavité ;
- embases multipassages TO 63, TO 5 et TO 8 ;
- embases pour quartz...

**LCC**  
Tél. : 47.43.96.40

## Catalogue général Secme

Secme est un des chefs de file dans le domaine des composants de commutation... Aussi est-il répondu, dans cet ouvrage de 100 pages, à « toutes les questions que l'on peut se poser » sur les touches modulaires, les claviers 8 à 20 touches, les claviers modulaires « Cosmos », les interrupteurs.



**secme**

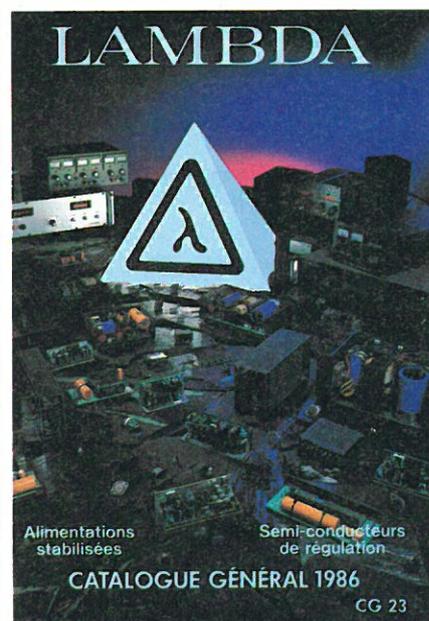
12

Ceux-ci, représentant une activité traditionnelle de Secme, occupent trois importants chapitres : interrupteurs pour circuits imprimés, modèles professionnels « Djet », interrupteurs industriels.

Ne sont pas pour autant oubliés les voyants et lampes LED ainsi que les fiches, douilles et cordons.

**Secme**  
Tél. : 43.64.40.63

## Lambda : catalogue 1986



Il n'est plus nécessaire de présenter Lambda, devenue leader en matière d'alimentations stabilisées, d'accsoires pour alimentations et de semi-conducteurs. Ces types de produits se retrouvent dans le sommaire du catalogue 1986 de la marque : convertisseurs 24 et 48 V, convertisseurs C/C pour circuits imprimés, générateurs de tension inintermittibles, alimentations linéaires ou à découpage faible et forte puissances. Les accsoires concernent : des filtres secteur, des circuits de surveillance de réseau, de détection de coupures secteur.

Quant aux composants, il s'agit de régulateurs intégrés, de transistors Darlington, de redresseurs et de limiteurs de tension.

**Lambda Electronique**  
Tél. : 60.12.14.87

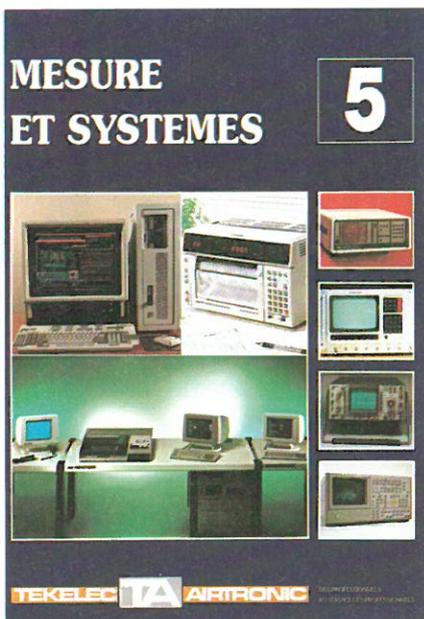
# DOCUMENTATION

## Catalogue

### « Mesure et Systèmes »

#### Tekelec-Airtronic

Ce catalogue couvre en fait un vaste domaine : l'instrumentation générale certes, mais aussi l'instrumentation numérique et personnelle, le traitement du signal, la C.A.O., le test de cartes en production et maintenance.



La double vocation de *Tekelec* se retrouve au travers des chapitres de présentation de la société : une activité de commerce, centrée sur des produits d'avant-garde : télématique, robotique, ainsi que sur les composants et l'instrumentation, mais également une activité de production des trois usines du groupe : équipements de télécommunications, alimentations à découpage, composants hyperfréquences, condensateurs au tantale, composants pour la microélectronique...

Le catalogue décrit par ailleurs les importants moyens que *Tekelec* met au service de ses clients : assistance technique, suivi informatique et même centrale d'achat internationale de produits hors-catalogue.

Tekelec-Airtronic  
Tél. : 45.34.75.92

## Cartes Europe

### compatibles G-64

Le catalogue *Gespac* 1985-86 présente la gamme complète composée de plus d'une centaine de cartes simples Europe, compatibles au Bus G-64.

Dans les 90 pages du catalogue, on trouve aussi des informations sur la gamme des systèmes *Gescomp* et la description de tous les logiciels disponibles, comme les systèmes opérationnels OS-9 et CP/M ou les langages Pascal, Basic ou autres.

Ce nouveau catalogue donne une vue générale du choix le plus étendu dans les processeurs 8, 16 ou 32 bits, mémoires, interfaces et contrôleurs ainsi que les principales caractéristiques et références de chaque produit.

Ecrin Automatismes  
Tél. : 42.53.89.44

## Brochures techniques

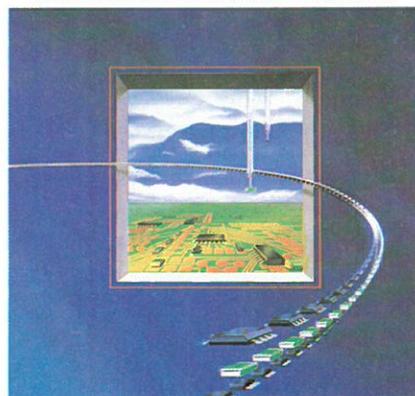
### « Composants pour montage en surface »

Ces brochures éditées par *RTC* sont destinées aux ingénieurs de production comme aux concepteurs.

Elles concernent les composants passifs, résistances et condensateurs,

#### MINI-GUIDE

##### COMPOSANTS POUR MONTAGE EN SURFACE



130, AVENUE LEDRU-ROLLIN, 75540 PARIS CEDEX 11  
TEL. : (1) 43.38.80.00 - TELEX : 680.495 F

les transistors et diodes, les circuits intégrés – y compris la famille « 68000 », et les réseaux prédifusés. Il y est également question de progrès qu'autorise le montage en surface au niveau des circuits imprimés, et l'on aborde par exemple les points suivants :

- les techniques du soudage ;
- la conception de cartes CMS ;
- soudabilité : composants et cartes ;
- considérations d'ordre thermique et mécanique ;
- joints de soudure ;
- collage et polymérisation ;
- flux et nettoyage ;
- tests et dépannage.

RTC

Tél. : 43.38.80.00

## Composants pour montage en surface

La demande croissante de l'industrie électronique pour des composants permettant la miniaturisation des équipements a conduit *Thomson Semiconducteurs* à développer une gamme très importante de semiconducteurs pour montage en surface.

Le catalogue qui les présente regroupe en 24 pages au format A4 :

- les boîtiers SOT 143 : commutateurs analogiques ;
- les boîtiers SO8, SO14, SO16 :
  - ampli-op bipolaires et BIFET
  - comparateurs
  - détecteurs de proximité
  - commande de lampes et de relais
  - temporisateurs et régulateurs
- les « chip-carrier » en boîtiers plastiques et céramiques
  - microcalculateurs 8 bits
  - microprocesseurs 8 bits et 16 bits.
  - contrôleurs de visualisation
  - réseaux prédifusés.

Thomson Semiconducteurs  
Tél. : 45.61.96.00

**Votre société  
édite un nouveau  
catalogue ?  
Faites-le savoir  
à notre rédaction.**

*Technologie*

# Les composants électroniques et la chimie

La chimie est un secteur en restructuration mais qui, finalement, ne se porte pas trop mal. Selon J.-C. Achille, président de l'UIC (« Union des Industries Chimiques »), lors d'une récente conférence de presse, la progression en volume de la chimie, de 2,7 % moindre qu'en 1983 (+ 4,3 %), se situe toujours nettement au-dessus de celle de l'ensemble de l'industrie (environ + 1,8 %) et de celle de la production intérieure brute (de l'ordre de + 1,5 %).

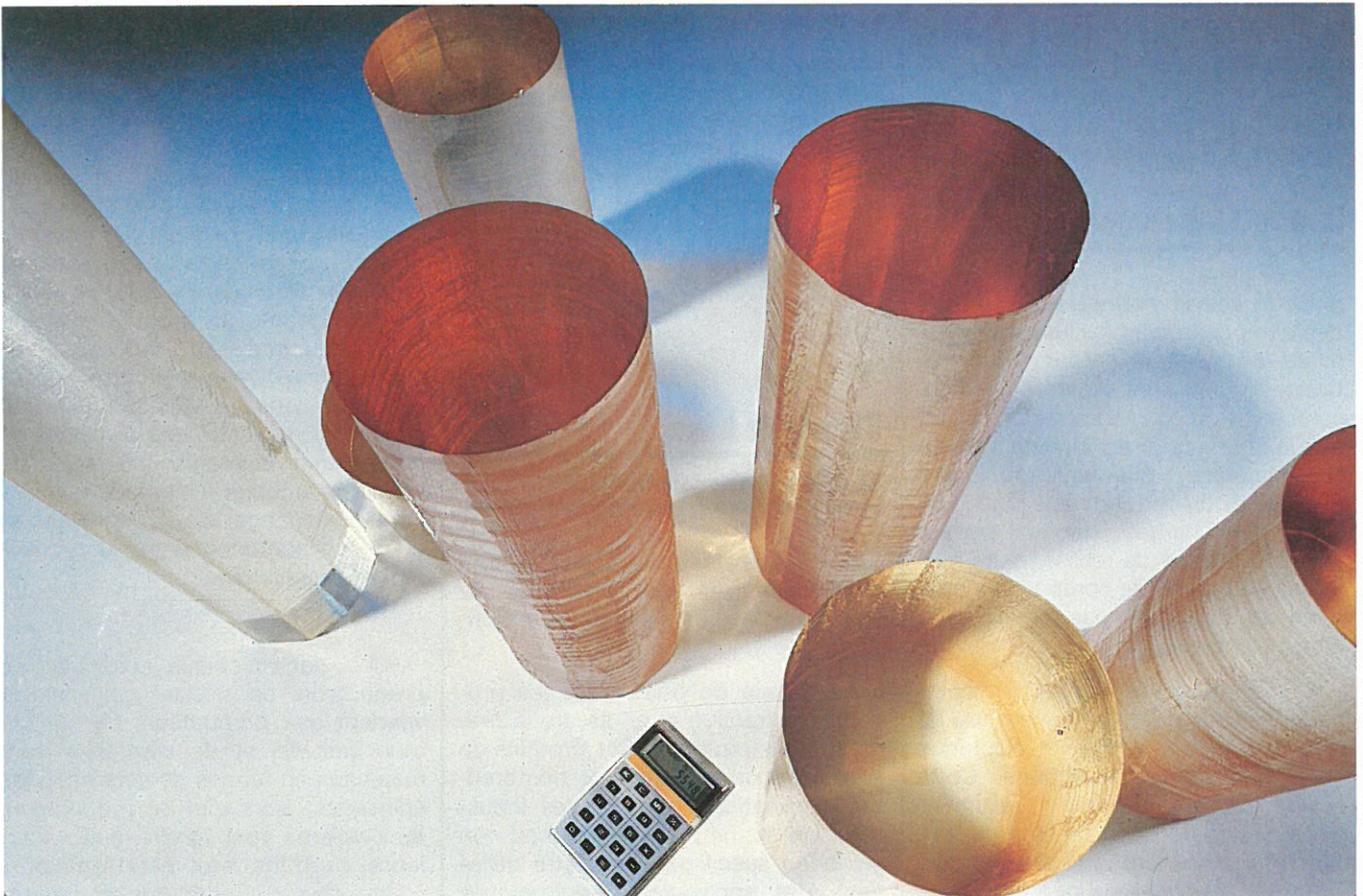


Fig. 1. – Cristaux bruts de grenat de gallium gadolinium – GGG (photo Courtin-Rhône-Poulenc).

## L'apport de la chimie

L'apport de la chimie à l'électronique se fait surtout en amont de l'industrie des composants, en délivrant les matériaux de base nécessaires à leur élaboration. C'est une chimie difficile car l'industrie des composants nouveaux est exigeante. On a coutume de dire que les produits pour l'électronique doivent avoir une pureté double de celle exigée par l'industrie pharmaceutique. La fabrication d'une mémoire de 256 Ko demande autant de précautions que celle d'un produit devant entrer dans l'économie du corps humain.

Le poids économique de cette activité est loin d'être négligeable. D'après Jacques Biais, directeur de la branche Matériaux et Produits pour l'électronique de Rhône-Poulenc, lors de sa conférence prononcée à INOVA 85, le secteur des produits et systèmes avait un chiffre d'affaires (dans le monde en 1982) d'environ 200 milliards de dollars, dont 45 pour les composants électroniques.

Lorsque l'on parle de chimie en électronique, on évoque l'ensemble du domaine de la science des matériaux, c'est-à-dire la chimie minérale, la chimie organique, la chimie des polymères mais également la physico-chimie, la physique des solides.

## D'abord les composants

Cette chimie s'adresse à l'industrie des composants à l'exclusion des activités de système (informatique, robotique...), qui sont des activités d'ensembliers ou d'intégrateurs n'ayant aucun interface direct avec la science des matériaux. Bien entendu il y a cependant un lien indirect, puisqu'un cahier des charges rigoureux permet aux ensembliers de réaliser leurs systèmes au moyen de composants adéquats : il n'y a donc pas rupture de la chaîne technologique.

Depuis quelques années les composants évoluent du traitement (ou de la transmission) du signal électrique vers celui du signal optique. Cette évolution va s'accroissant en raison de l'accroissement de la rapidité du traitement que permet le signal optique. En outre, le signal optique augmente la capacité de stockage des informations.



Fig. 2. — Cartouche disc-pack haute densité (photo Courtin-Rhône-Poulenc).

On peut supposer que d'ici la fin du siècle, l'ensemble de l'industrie opto-électronique, ou « optronique », sera d'importance égale et sans doute supérieure à celle qu'aura atteinte l'industrie du traitement électrique à cette même date. Ceci sera vrai pour l'ensemble des applications professionnelles mais également pour l'ensemble des applications grand public.

Les premières démonstrations de cette évolution sont déjà parmi nous, avec, comme le souligne J. Biais, par exemple les liaisons téléphoniques par fibre optique de ville à ville, le programme vidéotexte, les disques audio-numériques ou « compact discs ».

## Chimie de base et chimie de spécialités

Deux domaines de la chimie sont concernés par l'électronique : la chimie de base et la chimie de spécialités.

● La chimie de base traite les produits d'extraction et en assure la première transformation. Ces produits de base sont utilisés dans de nombreuses applications par diverses industries. Un même produit, traité ou non de façon spécifique, peut être utilisé dans des applications électroniques mais également dans d'autres applications fort diverses.

C'est le cas du film polyester que l'on emploie pour les films ultra-minces pour les condensateurs, les supports de circuits imprimés flexibles, les supports pour bandes audio et vidéo, que l'on rencontre également en protection de surface, film d'emballage, isolation et qui constitue en fait les marchés les plus importants.

● En aval de cette chimie de base, la chimie de spécialités assure les phases de traitement complémentaire et transforme les produits en matériaux élaborés à destination spécifique. Cela représente une chaîne industrielle complète allant des matières de base, passant par les produits et matériaux élaborés, les semi-produits, les composants, les produits et systèmes, et aboutissant aux systèmes d'intégration. On comprend parfaitement que dans une telle chaîne il y ait interconnexion entre des domaines de compétence différents. Il y a lieu de définir un langage d'interface qui sera l'outil d'échange, de compréhension et de collaboration entre le producteur et l'applicateur.

Ainsi, dans la chimie du silicium, les producteurs de silicium polycristallin vendent aux producteurs de silicium monocristallin et de « wafers » leurs matériaux en termes de spécifications chimiques, alors que les producteurs de « wafers » vont vendre, à leur tour, leurs produits aux électroniciens, c'est-à-dire aux fabricants de composants, en terme de caractéristiques physiques et électriques.



Fig. 3. - L'isolation grâce aux matières plastiques (photo Courtin-Rhône-Poulenc).

## Trois sortes de chimistes...

Compte tenu des distinctions faites entre matière de base et matériaux élaborés, on peut distinguer trois sortes de chimistes dont la vision et la stratégie à l'égard des applications électroniques seront totalement différentes.

- Les chimistes de base, avec une stratégie technologique, sont représentés par les grandes sociétés chimiques à implantation internationale, à chiffre d'affaires important et forte capitalisation. Elles détiennent l'essentiel des moyens de production de ces produits de base.

Le marché de l'électronique constitue pour ces sociétés un débouché identifié mais sans priorité par rapport aux multiples débouchés directs et indirects de leur production, et dont le chiffre d'affaires est souvent très faible. Par ailleurs, ces grandes sociétés chimiques vendront, dans la plupart des cas, leurs produits à des transformateurs intermédiaires, ce qui concourra à les couper de l'application finale, et à leur ôter toute capacité de compréhension réelle des besoins.

- Les chimistes de spécialités, avec une stratégie de filière, sont au contraire des sociétés chimiques, quelle que soit leur taille, qui ont fait le choix de se spécialiser dans les applications électroniques de leurs produits, et ont intégré un stade de transformation aval, proposant ainsi à l'industriel utilisateur final un produit

## Les composants : un marché de 45 milliards de dollars

Toujours d'après J. Biais de Rhône-Poulenc Systèmes, le secteur des produits et des systèmes avait un chiffre d'affaires mondial en 1982 d'environ 200 milliards de dollars, qui se répartissait de la façon suivante :

- 38 % pour l'informatique,
- 25 % pour l'électronique grand public,
- 25 % pour les communications,
- 12 % pour le matériel professionnel et industriel, avec, pour les composants, un chiffre d'affaires de 45 milliards de dollars, dont :
- 42 % pour les semi-conducteurs,
- 49 % pour les composants passifs ;
- 9 % pour les tubes électroniques.

Pour les chimistes, l'estimation du marché des matières de base est comprise entre 1,2 et 1,4 milliard de dollars et 5 à 6 milliards de dollars pour les produits et matériaux élaborés. Dans ce secteur, les chiffres les plus importants intéressent les matériaux de base, c'est-à-dire les « wafers » de silicium pour les circuits intégrés, les céramiques pour l'encapsulation et les substrats isolants époxy, polyimide ou phénolique pour les circuits imprimés.

Ainsi, l'importance des matériaux élaborés se limite seulement à 11 ou

13 % de la valeur finale des composants et à 2,5 % de la valeur finale des produits et systèmes complets. Il est certain que ces pourcentages masquent en fait des disparités importantes entre le poids économique d'une couche métallique réalisée par dépôt en phase vapeur sur un composant semi-conducteur, et la base polyester d'un circuit imprimé flexible. Cela met cependant en évidence le fait que la façon dont l'industrie électronique est impliquée ou dépendante de l'industrie chimique est souvent due davantage à des raisons scientifiques ou techniques que purement économiques.

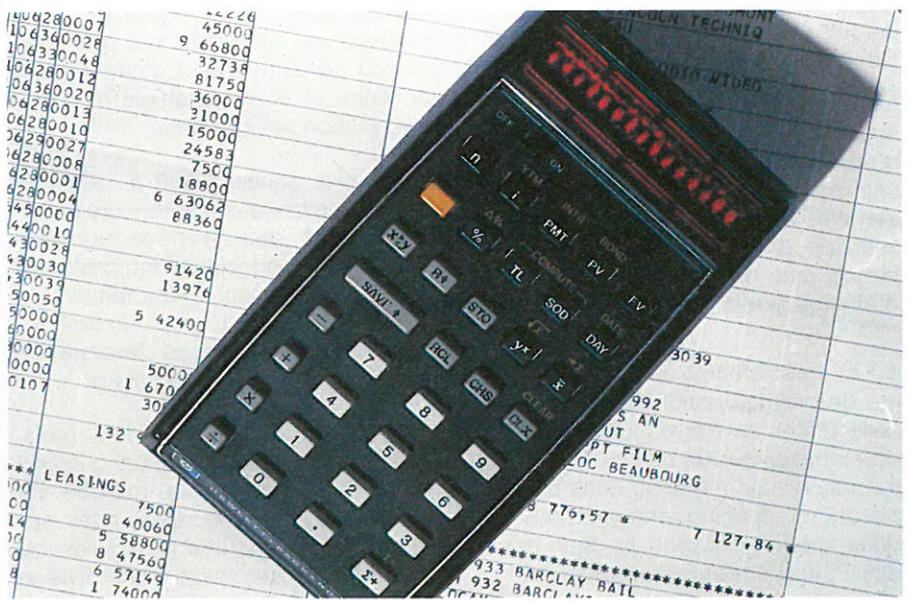


Fig. 4. - Une logique et une mémoire sous faible volume (photo Courtin-Rhône-Poulenc).

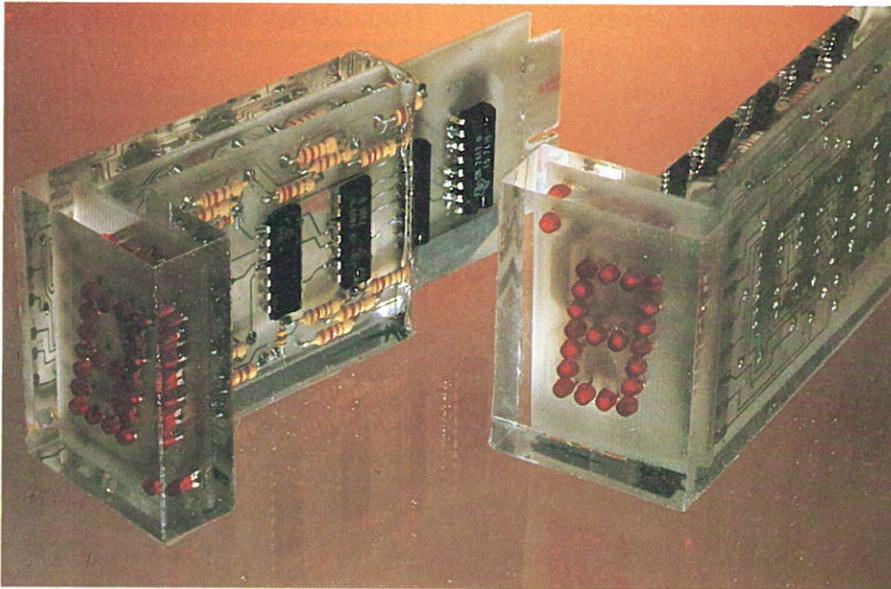


Fig. 5. — Enrobage plastique d'un ensemble de circuits (photo Courtin-Rhône-Poulenc).

ou un matériau élaboré spécifique d'une application, directement utilisable pour sa production. Cette démarche leur permet ainsi d'être directement en contact avec l'utilisateur et de se donner les moyens d'une étroite coopération avec lui pour l'adaptation de leurs produits, ou le développement de produits nouveaux.

Quelques rares grands chimistes internationaux ont choisi cette stratégie de développement d'une filière technologique, depuis l'amont qu'ils maîtrisent, jusqu'à l'aval qu'ils ont ainsi développé et intégré. Ils assurent eux-mêmes production de base et transformation ultérieure, et maximisent la valeur ajoutée réalisée. Nous trouvons de tels exemples dans l'industrie du film polyimide.

Même dans le cas de démarches aussi affirmées et continues, le chiffre d'affaires réalisé typiquement par un chimiste de spécialités peut aller d'une centaine à quelques centaines de millions de dollars, mais ne représente jamais plus de 5 à 8 % d'un chiffre d'affaires global.

● **Les spécialistes**, avec une **stratégie de créneau**, sont des sociétés de taille petite ou moyenne qui se sont développées sur un créneau de transformation d'un matériau dans des applications spécifiquement électroniques, pour lesquelles ils font partie des 2 ou 3 sociétés leaders et parfois en position de domination. Ils ont, sur ce créneau, une compétence et un niveau mondialement reconnu d'exper-

tise et de compréhension de l'application. Typiquement, leur chiffre d'affaires est de l'ordre de 10 à 150 millions de dollars. Ces sociétés rencontrent souvent de très grandes difficultés à étendre leurs domaines d'activités en raison de l'étroitesse même de leurs compétences de base, ce qui est le revers du choix de spécialisation qu'ils ont fait.

● **L'évolution industrielle de ce secteur** sur les 20 dernières années montre que, pendant que les chimistes de base continuaient à livrer aux transformateurs intermédiaires, fournisseurs de l'industrie électronique, les produits que ceux-ci demandaient, les chimistes de spécialités ont pris l'option du développement d'une activité de filière, et d'une stratégie et d'une organisation par marchés.

Dans les années 1960 à 1970, un certain nombre d'entrepreneurs individuels issus des grandes sociétés chimiques américaines ont créé leur propre société, dont ils ont fait la spécialiste d'un produit, ou d'une technologie, selon le processus classique de génération des sociétés « spin-off ».

Au cours des 24 derniers mois, nous assistons à un sursaut d'intérêt des chimistes pour le marché de l'électronique. Plusieurs grandes sociétés chimiques internationales se sont dotées récemment d'une division électronique, chargée du marketing, de la commercialisation et de la coordination de nouveaux développe-

ments. En même temps, d'autres compagnies se sont lancées dans une politique de développement externe et d'acquisition systématique de toute les sociétés de spécialités indépendantes de ce secteur. Tel **Rohm & Haas**, qui, en l'espace de 18 mois, a racheté un tiers du capital de **Shibley** puis le département *Furane* de **M & T Chemicals**, et enfin, la société **Olin**.

### ... avec une dynamique de l'innovation

Face à la perpétuelle mutation que vit l'électronique, et l'effervescence de ses demandes vis-à-vis des producteurs amont, il est difficile d'essayer de formaliser ou de figer une démarche entre les différents acteurs de cette filière industrielle car leur dialogue est permanent et itératif. On peut toutefois isoler les processus suivants :

● Une **première phase** se dégage à l'occasion de programmes mobilisateurs de politique industrielle impliquant un saut technologique tel que l'ordinateur hyper-rapide, l'ordinateur de 5<sup>e</sup> génération, les liaisons optiques ou le téléphone mobile. Ou encore, en raison d'une pression constante du marché visant à l'amélioration des performances critiques de leurs produits, telles que : l'intégration et la compacité, la vitesse de programmation, la consommation électrique et la dissipation thermique, le coût... Les grands intégrateurs et les fabricants de systèmes suscitent l'innovation des fabricants de composants et de matériaux et les contraignent à une évolution rapide de leur production (effet « pull »).

La dépendance du matériau et des performances des composants qui leur sont proposés est si stratégique pour la qualité de leurs produits et leur réussite commerciale que les fabricants de systèmes les plus importants (**IBM, Western Electric, Fujitsu, Siemens, Philips, Thomson**) intègrent leurs propres recherches dans ce domaine afin de maîtriser la chaîne d'innovation technologique, d'acquiescer l'indépendance et le « leadership » sur ces technologies critiques, et de s'assurer de leurs approvisionnements sur les composants les plus avancés. A ce stade, les résultats de la recherche sont encore totalement aléatoires, et différents produits, matériaux et procédés sont développés en parallèle, sans que ni électroniciens ni chimistes ne puissent définir, à ce stade, les

choix technologiques qui seront retenus. Sans assurance d'un investissement des fabricants de matériaux sur des produits dont la rentabilité n'est pas assurée, sans assurance non plus sur le choix que feront ces mêmes fabricants, l'électronicien choisit alors souvent d'assurer lui-même sa propre fourniture des matériaux dont il a besoin pour sa recherche ou ses installations pilotes.

Les grands fabricants de semi-conducteurs (Texas Instruments, Intel, Motorola, Thomson...) reportent et accentuent à leur tour cette même pression sur les producteurs de matériaux et de semi-produits.

● Une **seconde phase** est que, en réponse à la pression des électroniciens, les chimistes leur proposent des matériaux plus purs et plus performants qui permettent d'améliorer les caractéristiques des composants et sous-ensembles. En parallèle, les chimistes proposent également le résultat de leur recherche exploratoire dont ils maîtrisent mal encore les possibilités d'exploitation et d'application, et dont l'électronicien aura à évaluer l'intérêt. C'est le cas par exemple de la fibre aramide développée pour des applications mécaniques et balistiques, et qui est proposée aujourd'hui aux fabricants de matériaux pour circuits imprimés comme fibre de renforcement pour leurs stratifiés à haute stabilité dimensionnelle, sans que l'intérêt de ce produit s'impose de façon évidente.

● Une **troisième phase** est celle au cours de laquelle la mise au point de



Fig. 7. — Des circuits intégrés pour l'horlogerie (photo Courtin-Rhône-Poulenc).

ces nouveaux produits et matériaux par la chimie se répercute dans l'industrie des composants et systèmes. Cela permet la mise au point de nouveaux produits dont les performances seront très nettement supérieures à celles des produits de la génération précédente, ou même de produits radicalement nouveaux. Nous vivons aujourd'hui, chaque jour, de tels exemples ; citons :

— la fabrication de montres par **Texas Instruments** qui disposait de circuits intégrés permettant sous un faible volume et un faible coût la disponibilité de fonctions électroniques ;

— la carte à mémoire à laquelle le microprocesseur a donné la possibilité d'intégrer sous un volume minimum une capacité de stockage et de traitement de données ;

— les micro-ordinateurs portables rendus possibles par l'évolution des microprocesseurs et des capacités de stockage, mais également par l'évolution des afficheurs à cristaux liquides.

● Une **quatrième phase** survient lorsque la fabrication du matériau ou du produit développé par le chimiste ou l'électronicien atteint le stade de maturité industrielle, et de banalisation technologique ; le fabricant de système en abandonne alors la réalisation dite « captive » car ce produit est devenu d'un approvisionnement non stratégique, disponible dans des conditions satisfaisantes de fiabilité et de quantité.

Les investissements industriels et de développement technologique vont alors de pair avec les désinvestissements des électroniciens dans ce domaine, qui reportent leur effort sur d'autres matériaux avancés devenus à leur tour critiques.

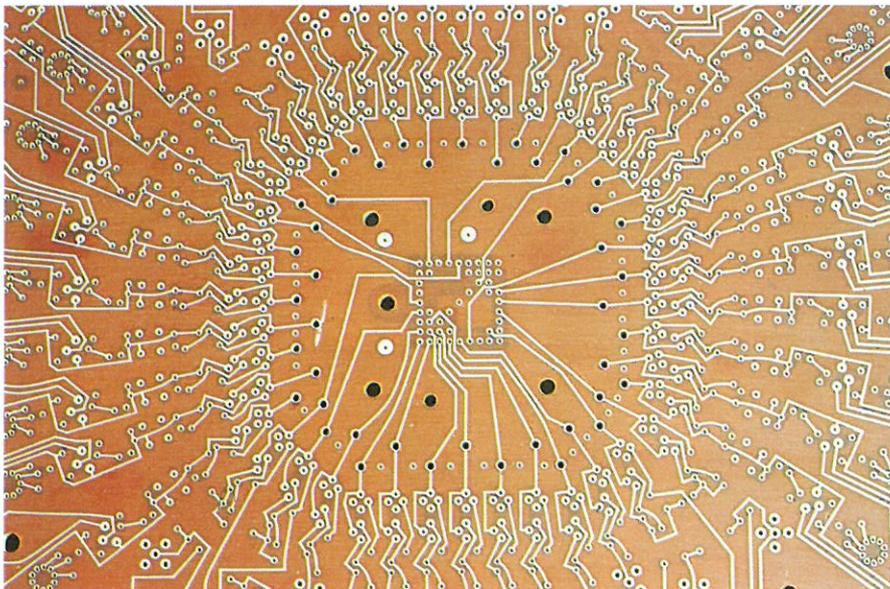


Fig. 6. — Les chimistes proposent des supports à grande stabilité dimensionnelle (photo Courtin-Rhône-Poulenc).

## L'exemple du silicium et de l'AsGa

Avec le silicium et l'arséniure de gallium pour semi-conducteurs, il est possible d'illustrer cette structure de relations interindustrielles.

L'évolution des systèmes de télécommunications spatiales ainsi que le besoin d'ordinateurs à très haute vitesse pousse les fabricants de systèmes à effectuer des recherches internes d'architectures de systèmes et de matériaux de base pouvant permettre, d'une part, le traitement des hyperfréquences, d'autre part, le traitement des données à très haute vitesse.

En communication, des sociétés comme **Hughes, Microwave Associates**, ou encore **Philips** ou **Thomson**, se lancent dans l'étude de nouveaux composants monocristallins tels que l'arséniure de gallium.

Dans le même temps, l'industrie de l'informatique étudie de nouvelles architectures électroniques ou de nouveaux composants tels que la jonction *Josephson*, les matériaux supraconducteurs, et l'arséniure de gallium comme élément susceptible d'améliorer la vitesse de transmission des informations et la réalisation de « supercalculateurs ». Ils évaluent les résultats de recherche exploratoire des universités et des chimistes. C'est alors la **phase n° 1**.

**En phase n° 2**, l'intérêt déclaré des électroniciens dans ce domaine confirme les options de recherche prises par les chimistes et physico-chimistes qui approfondissent alors leur effort dans ce domaine ainsi que dans celui des matériaux amont de haute pureté tels que le gallium ou l'arsenic.

Aujourd'hui, **en phase 3**, nous assistons, d'une part, à la mise au point, par les fabricants de systèmes de communication, de leurs propres composants réalisés à partir de la diffusion intégrée de « wafers » en arséniure de gallium, et à la fabrication sur le marché libre de composants AsGa mis à la disposition des autres fabricants. La disponibilité, en quantité et en qualité, d'arséniure de gallium est encore considérée comme critique par les équipementiers, et la plupart gardent leur fabrication intégrée de matériaux de base.

Il est intéressant de comparer les positions existant actuellement en silicium et en arséniure de gallium, le premier étant parvenu à un stade suffisant de maturité pour qu'aucun électronicien n'investisse plus dans ce domaine, et reporte entièrement ses approvisionnement sur des fournisseurs extérieurs.

On constate qu'en 1985, au moment où les chimistes, dont **Rhône-Poulenc**, investissent massivement dans ce domaine, trois fabricants majeurs de semi-conducteurs ont désinvesti en fabrication captive de « wafers » silicium. Le premier a fermé son atelier et vendu ses machines, le second cherche à vendre son usine de fabrication de « wafers », et le troisième a désinvesti sur les opérations de tirage de monocristaux pour reporter son effort dans le domaine des couches épitaxiées sur silicium.

Par contre, en arséniure de gallium, la plus grande partie de la production mondiale est encore réalisée dans les ateliers intégrés des fabricants de systèmes de télécommunications, et l'on commence tout juste à sentir les débuts du transfert de cette fabrication de leurs ateliers vers ceux des fabricants de matériaux qui s'y sont, entre-temps, impliqués.

Il faut noter que les fabricants de composants n'ont jamais considéré ce matériau comme d'un approvisionnement critique, et n'ont jamais intégré leur propre production de monocris-

taux et d'arséniure de gallium. Au contraire, les industriels des télécommunications spatiales et hyperfréquences dépendaient entièrement des performances des matériaux de base, et devaient donc investir massivement, à la fois dans la recherche et dans la production en ligne pilote de ces cristaux.

## Au Japon : une structure industrielle différente

Le schéma précédent est celui de la structure industrielle occidentale dans laquelle les relations entre les chimistes et les électroniciens sont essentiellement des relations marchandes, c'est-à-dire de client à fournisseur. Il existe, certes, des coopérations interindustrielles, dont le nombre et l'importance vont croissant, aussi bien entre industriels nationaux qu'internationaux (et l'incitation du programme ESPRIT n'est pas négligeable sur ce point), mais ces coopérations restent étroitement circonscrites et les électroniciens les plus importants ne délèguent jamais la totalité de leur recherche à leurs partenaires chimistes.

Le modèle japonais est différent et les relations entre électroniciens et chimistes prennent une forme coopérative plus développée, plus étroite, plus confiante, qui élimine pour un

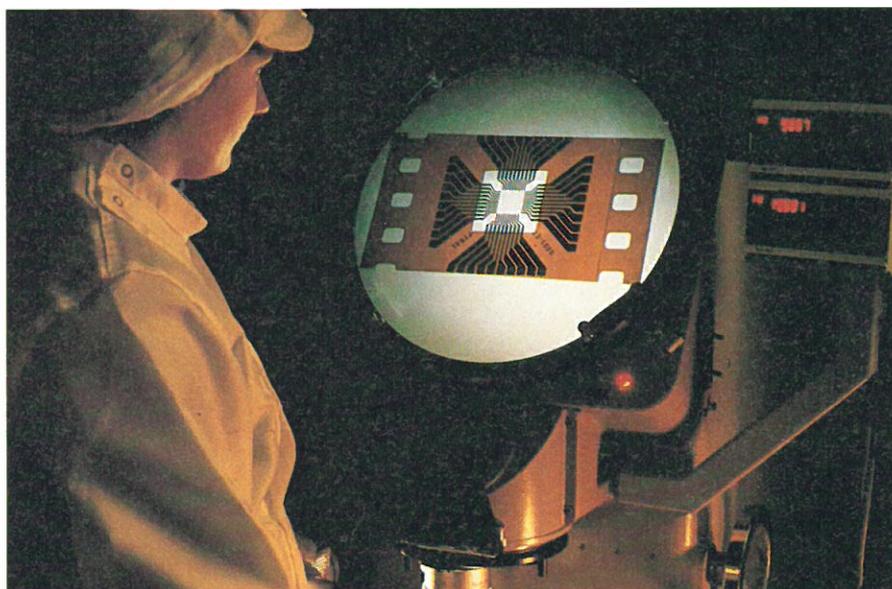


Fig. 8. - Des contrôles minutieux pour des performances meilleures (photo Courtin-Rhône-Poulenc).

temps cette relation marchande. L'électronicien considère l'industriel chimiste comme un partenaire fiable, responsable à part entière, et lui délègue la responsabilité quasi complète de l'évolution des matériaux dont il a besoin et dont il sait pouvoir disposer au moment où il en aura besoin dans les qualités et quantités qui lui seront nécessaires. Ce type de relations permet l'économie des moyens consommés, évite le doublon de recherches parallèles et permet au contraire le renforcement de la compétence et de la capacité industrielle des chimistes japonais en matériaux avancés, ce qui leur permet d'accroître leur compétitivité sur le marché mondial à partir d'une base industrielle large et solide.

## Demain : une chimie plus fine pour une électronique plus exigeante

L'industrie chimique n'ignore pas sa responsabilité à l'égard de l'électronique : lui fournir, à travers les matériaux et produits, les moyens de son développement, de son évolution et le dépassement des systèmes actuellement commercialisés. Une autre responsabilité lui incombe, celle de créer de nouveaux matériaux.

Bien que ce type d'analyse paraisse toujours erroné *a posteriori*, il semble que nous dépassions le moment où l'industrie électronique se satisfait et se borne à exploiter les caractéristiques naturelles des matériaux existants. La chimie des matériaux doit aujourd'hui devenir une science de l'architecture et de l'ingénierie moléculaire.

Nous devons créer de nouvelles structures à partir de composés ultrapur. Cela exige d'explorer de nouvelles matières dont nous ne sommes pas familiers. Cela exige aussi d'inventer les procédés de fabrication, et de maîtriser ces nouvelles techniques.

Lorsque nous tirons des monocristaux de silicium sous 1 à 3 bars, à partir de granulats polysilicium, le tirage de monocristaux d'arséniure de gallium se fait sous 70 bars, à partir de composés gallium et arsenic. Le procédé du prochain matériau reste

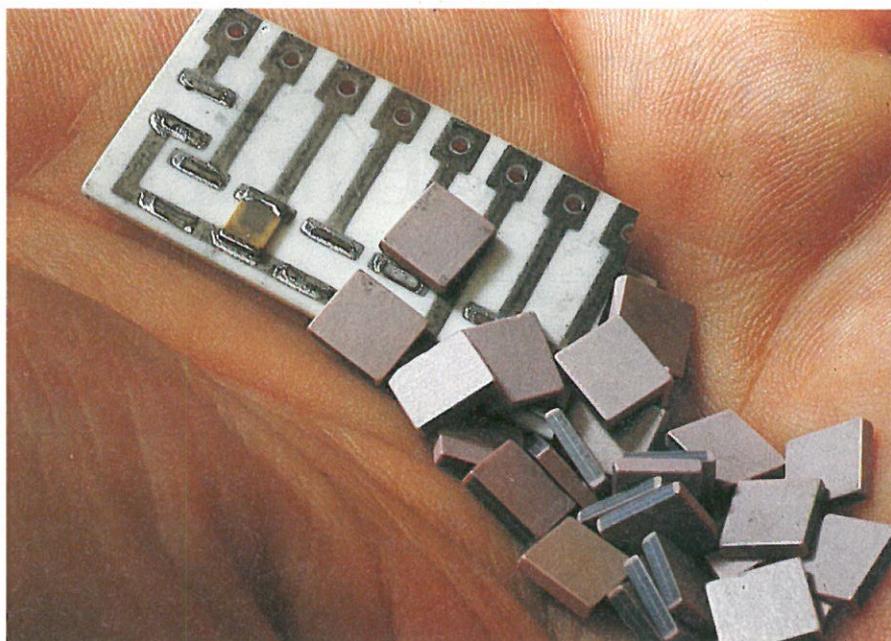


Fig. 9. — En électronique, la vocation des chimistes est de créer de nouveaux matériaux (photo Courtin-Rhône-Poulenc).

encore à inventer, mais on peut hélas supposer qu'il ne sera pas d'une grande facilité.

Les matériaux que nous avons à proposer à l'électronique seront créés par les ingénieristes moléculaires, par l'organisation de systèmes atomiques intégrant des molécules individuelles, et définissant ainsi des matériaux entièrement nouveaux que l'électronique aura à caractériser.

La démarche des chimistes s'attache désormais aux matériaux à structure interne entièrement contrôlée. Cette démarche a commencé dans la métallurgie, a touché l'industrie des polymères, et est maintenant celle des inorganiques : cristaux, céramiques...

La limitation est certes d'ordre scientifique et technique, mais pourrait être parfois celle de notre imagination.

Et J. Biais de conclure : « Pour progresser, nous devons tout autant briser les structures matérielles pour en créer de nouvelles, que les structures mentales pour imaginer.

Lorsque les laboratoires explorent les polymères intrinsèquement conducteurs, ou stockeurs d'électricité, en concurrence avec les métaux ; les polymères conducteurs de photons, en concurrence avec la silice, ou à fonction optique au même titre que

les monocristaux, ou encore des polymères ou biomatériaux stockeurs d'information (biochips : circuit moléculaire, circuit génétique), c'est autant un défi conceptuel qu'un défi technologique.

Cela implique de croire suffisamment fort à la possibilité de l'improbable pour s'obstiner pendant dix ans ou plus sur une recherche fortement aléatoire. »

J. Trémolières

## Adresses utiles

- UIC : Union des Industries Chimiques, Service des Relations Publiques, 64, avenue Marceau, 75008 Paris.
- Rhône-Poulenc Systèmes : M. Jacques Biais, 47, rue de Villiers, 92527 Neuilly-sur-Seine, tél. : 47. 30.62.22.

## Bibliographie

- [1] J. Trémolières, « Les terres rares », *Electronique Applications*, n° 10, été 1979, p. 59-66.
- [2] J. Trémolières, « L'emploi des polymères en électronique », *Electronique Applications*, n° 26, oct.-nov. 1982, p. 41-48.

*Technologie*

# Logique rapide : C-MOS contre bipolaire

La « querelle » MOS-bipolaire n'est pas nouvelle ; elle remonte pratiquement au début de la microélectronique, et les fabricants n'ont cessé depuis lors de dégager des rapports vitesse/dissipation de plus en plus satisfaisants : il s'agit toujours de compromis entre la consommation d'énergie et les temps de propagation, qu'il faut optimiser au mieux. La TTL « LS » (« Low power Schottky ») a représenté une importante étape. La C-MOS rapide (HC, HCT, en Q-MOS) relève le gant. Avec des avantages indéniables, ainsi que le montre l'article ci-après.

## Position du problème

Les circuits intégrés numériques consomment de la puissance à la fois en régime de repos et en régime dynamique. La logique C-MOS conventionnelle ainsi que la logique C-MOS rapide (telle la famille RCA Q-MOS) consomment la plus grande partie de leur puissance en régime dynamique, la puissance consommée au repos étant insignifiante. Les produits bipolaires tels les circuits de logique TTL, au contraire, consomment la plus grande partie de leur puissance en régime de repos. Puisque les circuits intégrés dans les systèmes numériques passent la majeure partie de leur temps dans l'état de repos, l'emploi de puces C-MOS ou Q-MOS permettrait d'épargner une puissance considérable comparée à l'emploi de composants TTL.

Bien que les circuits intégrés C-MOS consomment peu de puissance, les ingénieurs qui les emploient doivent en connaître les mécanismes de fonctionnement et savoir comment calculer la consommation totale du composant.

La puissance dissipée en régime dynamique dépend du condensateur que charge le composant, de la capacité interne de ce dernier et de ses courants transitoires de commutation. La consommation au repos, bien que faible, est toujours présente et est liée à la température, à la complexité du composant et à la tension d'alimentation. La consommation au repos et la consommation dynamique constituent la puissance totale absorbée par le circuit intégré.

Pour plusieurs raisons, l'utilisateur doit pouvoir évaluer ces puissances. Il est d'une part nécessaire de connaître

la puissance totale consommée par le circuit et, d'autre part, il est de plus en plus important d'estimer la consommation d'un équipement à circuits intégrés C-MOS par rapport à ses homologues Schottky TTL, LSTTL et ALSTTL. Ceci peut avoir des répercussions très importantes sur le prix de revient du système, sa complexité et ses applications.

Enfin, nombreux sont les systèmes hybrides (ou qui peuvent être « reconçus » selon un mode hybride) incorporant à la fois la C-MOS rapide et la logique TTL. Le concepteur devra cette fois prévoir la consommation du système dans cet environnement mixte.

Ce n'est que depuis peu que les concepteurs ont le choix entre plusieurs technologies. Lorsque le système qu'ils étudiaient nécessitait une grande vitesse d'exécution, ils étaient

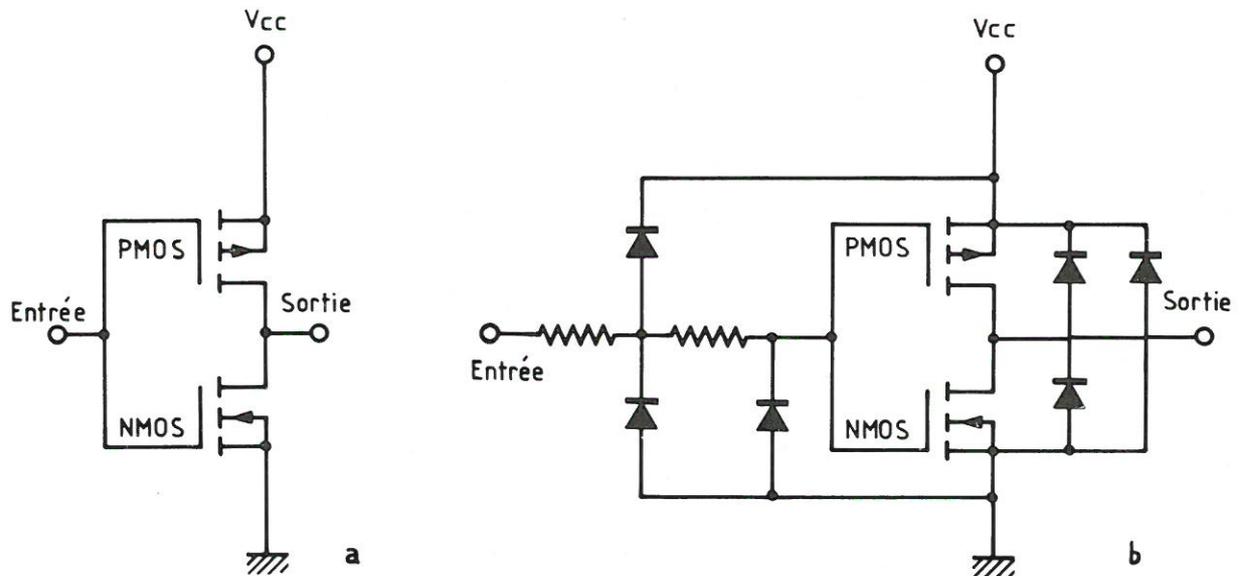


Fig. 1. — Le couple de transistors P-MOS/N-MOS d'entrée d'un inverseur C-MOS (a) empêche théoriquement le passage du courant de  $V_{cc}$  à la masse. En réalité, un très faible courant circule, dû à la présence de charges générées thermiquement. La technologie C-MOS prévoit des diodes de décharge électrostatique (ESD) à chaque entrée C-MOS (b).

liés à une des familles TTL pour bénéficier des courts temps de retard à la propagation de la technologie bipolaire, comparés à ceux relativement longs de la technologie C-MOS conventionnelle. Et lorsque la puissance disponible était limitée (systèmes portables alimentés sur piles par exemple), on avait alors recours à la logique C-MOS, en sacrifiant la vitesse de travail. Faire de tels choix n'est plus d'actualité depuis l'avènement des composants de logique C-MOS rapide telle la série Q-MOS. Ces nouveaux circuits intégrés combinent les meilleures caractéristiques des technologies C-MOS et TTL.

Les circuits intégrés Q-MOS présentent le faible niveau de consommation inhérent à la technologie C-MOS et les grandes vitesses de commutation inhérentes à la technologie TTL. Ainsi, tout composant de logique Q-MOS rapide égale en performance la LSTTL tout en consommant beaucoup moins. La Q-MOS rapide offre en outre d'autres avantages que sa concurrente TTL n'offre pas : une meilleure immunité au bruit, des plages de températures de fonctionnement et de tensions d'alimentation plus étendues. Aujourd'hui, deux versions de logique Q-MOS sont disponibles ; d'une part la version CD54/74 HCT qui a les niveaux d'entrée compatibles LSTTL et est destinée au remplacement direct des composants logiques LSTTL dans les systèmes hybrides mentionnés plus haut ; d'autre part, pour la nouvelle génération de systèmes tout C-MOS, les compo-

sants CD54/74 HC qui, tout en offrant également les vitesses de fonctionnement de la logique LSTTL, possèdent des niveaux d'entrée compatibles C-MOS.

### Facteurs régissant la consommation de puissance au repos

La puissance consommée par un composant C-MOS lorsque aucune commutation ne se produit, c'est-à-dire lorsque la tension d'entrée  $V_{in}$  est égale soit à  $V_{cc}$  (la tension d'alimentation) soit à zéro (la masse), est la puissance consommée au repos.

La figure 1 donne le schéma d'un inverseur Q-MOS de base avec ses réseaux de diodes de protection contre les décharges électrostatiques (« ESD »). Dans l'un des états de repos, le transistor MOS à canal  $p$  ne fonctionne pas ; dans l'autre, c'est le transistor MOS à canal  $n$  ; pour des transistors théoriquement parfaits, aucun chemin n'existe entre  $V_{cc}$  et la masse au travers des canaux  $p$  et  $n$ . Dans la réalité cependant, des porteurs de charges minoritaires générés thermiquement, présents dans toute jonction diode polarisée en sens inverse, créent un très petit courant d'alimentation entre  $V_{cc}$  et la masse. Ce courant de fuite dans l'état de repos est appelé  $I_{cc}$  dans les feuilles de caractéristiques Q-MOS. Il déter-

mine la consommation au repos et dépend de trois facteurs :

- La température : le courant  $I_{cc}$ , fonction de la concentration de porteurs minoritaires générés thermiquement dans les jonctions diodes polarisées en sens inverse, augmente avec la température.
- La complexité du produit : les composants à intégration moyenne (MSI) consomment plus de puissance que les composants à petite intégration (SSI), la surface des jonctions diodes polarisées en sens inverse étant proportionnellement plus grande.
- La tension d'alimentation  $V_{cc}$  : la concentration de porteurs minoritaires est directement liée à la tension inverse appliquée aux jonctions.

Le tableau 1 donne les spécifications du standard industriel JEDEC pour le courant de fuite des composants CD54/74 HC/HCT en Q-MOS rapide. Il illustre les effets de la température et de la complexité sur  $I_{cc}$  pour la tension d'alimentation maximale recommandée pour les circuits HC ( $V_{cc} = 6 V$ ). A  $V_{cc} = 2 V$ ,  $I_{cc}$  est approximativement le tiers de ce qu'il vaut à 6 V. Ces valeurs sont données ici dans le cas le plus défavorable ; les valeurs moyennes de  $I_{cc}$  sont bien au-dessous des maxima donnés par le tableau.

La tension d'entrée est un autre facteur qui peut affecter la consommation. Certaines valeurs de la tension d'entrée peuvent rendre les transistors d'entrée P-MOS ou N-MOS partiellement conducteurs. Un des

Symbole	Paramètre	$V_{cc}$ (V)	Température (°C)						Unités	Conditions de test
			54HC/74HC		74HC		54HC			
			25		- 40 à 85		- 65 à 125			
			Min.	Max.	Min.	Max.	Min.	Max.		
$I_{cc}$	courant de repos SSI bascule MSI	6 6 6	- - -	2 4 8	- - -	20 40 80	- - -	40 80 160	$\mu A$ $\mu A$ $\mu A$	$V_i = V_{cc}$ ou GND $I_o = 0$

Tableau 1. - Standard JEDEC pour le courant de fuite des composants de logique Q-MOS 54/74 HC.

deux transistors d'entrée est alors complètement enclenché tandis que l'autre est faiblement conducteur, créant une connexion partielle entre  $V_{cc}$  et la masse (fig. 1). Une telle situation peut se présenter pour un circuit HCT quand sa tension d'entrée est le niveau de sortie haut ( $V_{OH}$ ) d'un composant TTL. Le  $V_{OH}$  moyen de 3,5 V rendra le transistor N-MOS du produit Q-MOS complètement conducteur

mais ne coupera pas complètement le transistor P-MOS.

Les feuilles de caractéristiques de la Q-MOS HCT caractérisent le courant  $\Delta I_{cc}$  qui résulte de ce phénomène.

Il est important de bien dissocier les courants  $I_{cc}$  et  $\Delta I_{cc}$  :  $I_{cc}$  est le courant de fuite de porteurs de charges minoritaires dans les jonctions diodes (avec  $V_{in}$  égal soit à  $V_{cc}$  soit à la masse),  $\Delta I_{cc}$  s'ajoute à  $I_{cc}$  et est le

courant circulant dans le canal du transistor MOS qui est partiellement enclenché. Les courbes de la figure 2a et b montrent comment  $\Delta I_{cc}$  varie en fonction de  $V_{in}$  dans le cas d'un circuit HC moyen piloté par un circuit HC ou un circuit HCT (a) et pour un circuit moyen HCT piloté par un composant TTL (b). La configuration HC piloté par un circuit LSTTL n'est pas autorisée. ▶

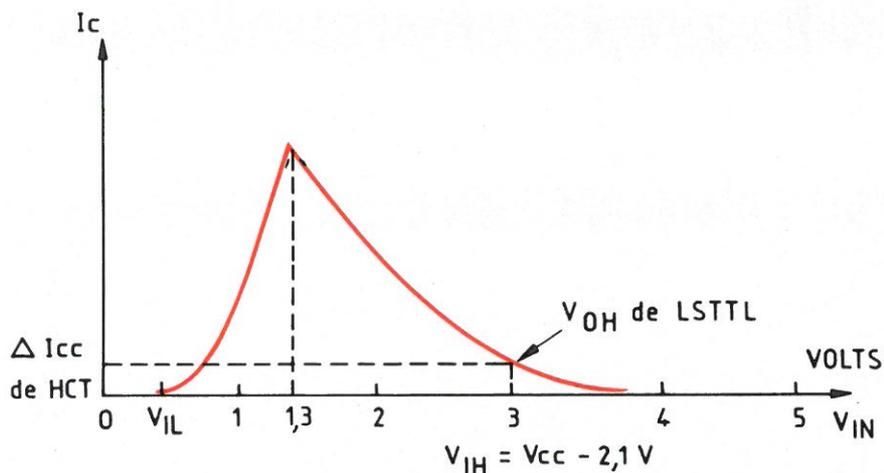
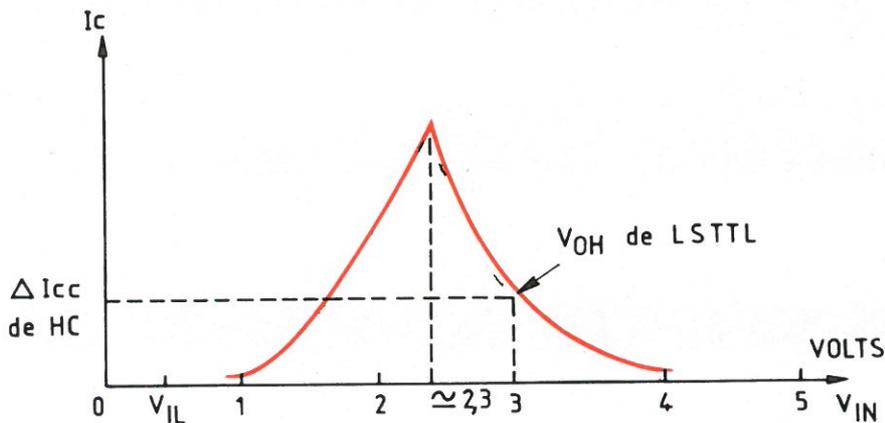


Fig. 2. - Dans un étage d'entrée C-MOS, un courant  $\Delta I_{cc}$  résulte de la conduction partielle du transistor P-MOS. L'amplitude de ce courant diffère selon le type de composant qui pilote les entrées C-MOS. Si un composant C-MOS HC est piloté par un autre composant C-MOS,  $\Delta I_{cc}$  est pratiquement inexistant (a). Mais si un composant TTL pilote une entrée C-MOS HCT, il peut être appréciable, et en tout cas augmente la consommation du composant (b).

## Calcul de la puissance consommée au repos par un circuit HC

La consommation de puissance dans les produits HC est très faible. En fait, elle est en moyenne si faible qu'elle peut être omise dans tous les calculs pratiques de consommation. Il n'y a pas ici d'augmentation  $\Delta I_{cc}$  car les niveaux d'entrée/sortie des circuits HC sont compatibles : les spécifications, dans le cas le plus défavorable de  $V_{OL}$  et  $V_{OH}$ , sont 0,1 V et  $(V_{cc} - 0,1)$  volts, très proche de la masse et de  $V_{cc}$  respectivement.

La courbe de la figure 2a montre qu'aucun courant  $I_c$  ne circule à ces niveaux de tensions d'entrée/sortie.

Si les entrées d'un composant HC sont pilotés au-delà de  $V_{IL}$  (niveau d'entrée bas) et  $V_{IH}$  (niveau d'entrée haut), en direction du niveau de commutation, centré à une valeur moyenne de 2,3 V, un courant  $I_c$  appréciable circule. Une telle situation existe lorsqu'on commet l'erreur de piloter une entrée HC avec une sortie TTL. Quand le  $V_{OH}$  d'un TTL (2,4 V dans le cas le plus défavorable) pilote une entrée HC, le niveau logique « 1 » risque de ne pas être reconnu, et un courant  $I_c$  de plusieurs milliers de milliampères circule. Pour éviter cette situation, une résistance extérieure de « pull up » doit être utilisée, comme le montre la figure 3. On perdra malheureusement une puissance appréciable dans cette résistance, sa valeur devant être petite pour maintenir une vitesse élevée. Une solution plus éle-

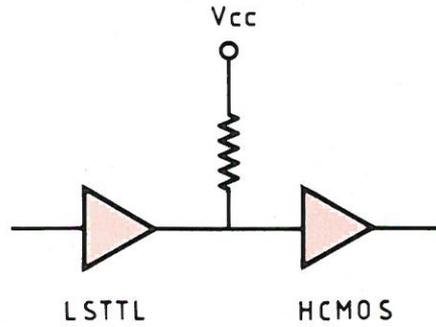


Fig. 3. — On peut utiliser une résistance pour diminuer la valeur du courant  $\Delta I_{cc}$  dans une interface LSTTL/C-MOS. Cette résistance diminue  $\Delta I_{cc}$  mais malheureusement ralentit le système.

gante consiste à utiliser un composant HCT comme interface dans les systèmes mixtes TTL/C-MOS.

Dans les applications où la consommation de puissance est critique ainsi que dans les équipements fonctionnant sur piles, on tiendra généralement compte de la puissance HC au repos pour déterminer le courant continu de drain ou d'attente pris sur les piles. La consommation de puissance HC est régie par l'équation :

$$P_{DC} = V_{cc} I_{cc} \quad (1)$$

où la valeur de  $V_{cc}$  est fonction de l'application et où  $I_{cc}$  est la valeur donnée dans les feuilles de caractéristiques du composant à  $V_{cc} = 6$  V. Si nécessaire, la valeur de  $V_{cc}$  donnée à  $V_{cc} = 6$  V peut être calculée par proportionnalité pour toute valeur de  $V_{cc}$  désirée ; par exemple, à une tension  $V_{cc}$  de 2 V, on emploiera 1/3 de la limite donnée dans le tableau 1.

## Calcul de la puissance consommée par un circuit HCT au repos

La logique HCT est de plus en plus utilisée pour remplacer les composants LSTTL, ou conjointement avec d'autres familles TTL telles les familles ALS, AS (« Advanced Schottky ») et FAST. Dans ces applications, les composants HCT peuvent dissiper une puissance considérable comparée à celle dissipée par les composants HC.

Les niveaux de tensions de sortie TTL dans les cas les plus défavorables sont caractérisés à  $V_{OL} = 0,4$  V maximum et  $V_{OH} = 2,4$  V minimum. Quand une tension TTL  $V_{OH}$  (niveau logique « 1 ») pilote une entrée HCT, un  $\Delta I_{cc}$  considérable circule comme indiqué à la figure 2b. Remarquons cependant que seul le niveau logique

Caractéristiques	CD74HC10/CD54HC10										CD74HCT10/CD54HCT10								Unités			
	Conditions de test			74HC/54HC			74HC			54HC			Conditions de test		74HCT/54HCT			74HCT		54HCT		
	$V_i$	$I_o$	$V_{cc}$	+ 25 °C			- 40/ + 85 °C			- 55/ + 125 °C			$V_i$	$V_{cc}$	+ 25 °C			- 40/ + 85 °C		- 55/ + 125 °C		
(V)	(mA)	(V)	Min.	Typ.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Typ.	Max.	Min.	Max.	Min.	Max.		
Courant de repos $I_{cc}$	$V_{cc}$ ou Gnd	0	6	-	-	2	-	20	-	40	$V_{cc}$ ou Gnd	5,5	-	-	2	-	20	-	40	$\mu A$		
Composant au repos Courant par broche d'entrée : une unité de charge $\Delta I_{cc}$											$V_{cc}-2,1$	4,5 à 5,5	-	100	360	-	450	-	490	$\mu A$		

Tableau 2. — Courants de repos et de charge unitaire pour les composants de logique C-MOS 54/74 HCT.

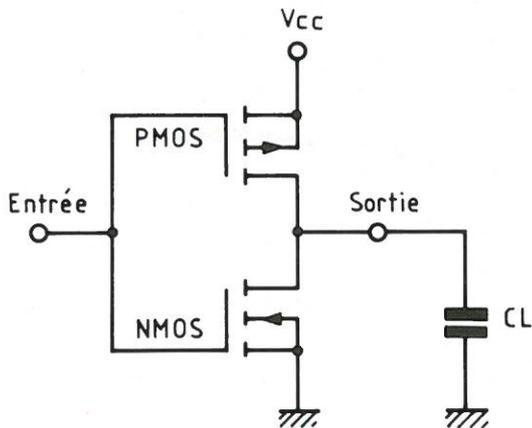


Fig. 4. – La charge capacitive vue par l'inverseur C-MOS est la principale cause de consommation dynamique. Cette puissance n'est consommée que lorsque l'inverseur commute.

« 1 » provoque un courant significatif. Un « 0 » logique ( $V_{OL}$ ) est assez proche du zéro (masse) réel pour maintenir ouvert le transistor d'entrée N-MOS. Dès lors, la puissance consommée au repos par un circuit HCT est une fonction du nombre de niveaux logiques « 1 » appliqués aux entrées du composant.

Les feuilles de caractéristiques des composants Q-MOS HCT caractérisent  $\Delta I_{cc}$  pour un niveau de tension d'entrée dans le cas le plus défavorable ( $V_{cc} - 2,1 V$ ) pour des valeurs de  $V_{cc}$  allant de 4,5 V à 5,5 V. La limite maximale  $\Delta I_{cc}$  est garantie par entrée. Une approche précise de la consommation peut être faite dans le cas où toutes les fonctions d'un composant ne sont pas utilisées ou sont utilisées à des niveaux de tension d'entrée différents. Imaginons par exemple que deux des portes d'une CD54/74 HCT10 (une triple porte NAND à trois entrées) soient commandées par un composant TTL avec un facteur d'uti-

lisation de 50 %. Le tableau 2 fournit les caractéristiques nécessaires au calcul de la puissance consommée utilisant l'équation (2) :

$$P_{DC} = V_{cc} I_{cc} + V_{cc} \Delta I_{cc} \quad (2)$$

(% facteur d'utilisation haut)

$I_{cc}$  est calculé sur base d'une charge unitaire comme suit :

$$\Delta I_{cc} = 360 \mu A / \text{unité de charge} \\ (0,6 \text{ unité de charge/terminal}) \\ \times (6 \text{ terminaux d'entrée}) = 1,3 \text{ mA}$$

$P_{DC}$  est alors calculée comme suit :

$$P_{DC} = (5 V) \cdot (2 \mu A) \\ + (5 V) \cdot (1,3 \text{ mA}) \\ = 6,5 \text{ mW (approximativement)}$$

Dans le cas où toutes les entrées d'un composant HCT sont pilotées par des niveaux HC ou des niveaux C-MOS équivalents, c'est l'équation (1) qui donnera la consommation de puissance au repos. Pour un facteur d'utilisation de 50 % des signaux d'entrée, la puissance moyenne

consommée par le composant est réduite de moitié, soit 3,25 mW. L'économie comparée à une porte TTL 74LS10 consommant 35 mW dans les mêmes conditions est considérable.

### Facteurs régissant la consommation dynamique

Trois facteurs affectent la consommation dynamique d'un composant C-MOS : la capacité du condensateur de charge, la capacité interne du circuit intégré et les courants de transition qui apparaissent quand les deux transistors d'entrée sont tous deux momentanément conducteurs.

Pour alléger les équations, les capacités internes du circuit intégré et les courants transitoires de commutation peuvent être représentés par une seule et même capacité « équivalente », appelée  $C_{PD}$  ou capacité interne effective de « puissance consommée ». La consommation de puissance dynamique est calculée de la même manière pour les composants HC et HCT. Les équations qui suivent sont donc applicables aux deux types de composants.

La première composante de la consommation de puissance en régime dynamique provient de la charge et de la décharge du condensateur extérieur (fig. 4).

L'équation qui régit la consommation de puissance en régime dynamique par une charge capacitive met en jeu les quantités de charge  $Q_L$  dans le condensateur de capacité  $C_L$  chargé sous une tension  $V_{cc}$  (équation 3).

$$Q_L = C_L V_{cc} \quad (3)$$

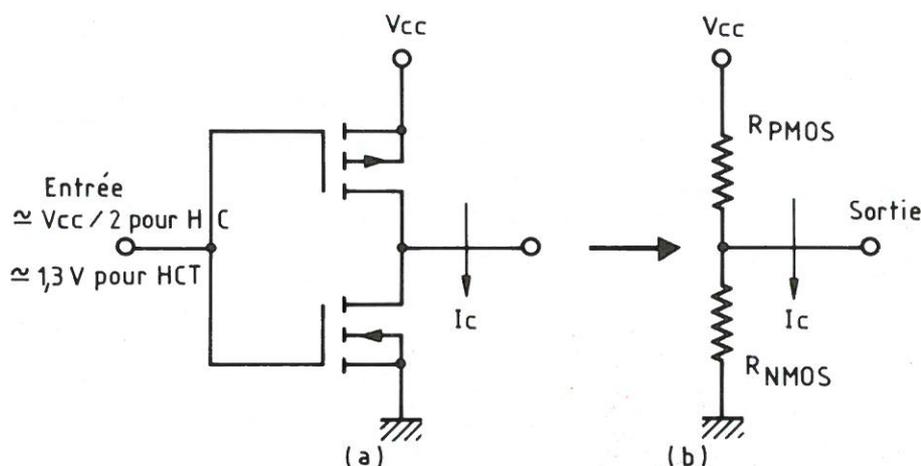


Fig. 5. – Un inverseur C-MOS a une certaine consommation de puissance interne durant la commutation, les deux transistors P-MOS et N-MOS d'entrée étant tous deux momentanément conducteurs. Le chemin résistif ainsi créé de  $V_{cc}$  à la masse permet à un petit courant  $I_c$  de circuler.

On obtient le courant de charge  $I_L$  en divisant l'équation (3) par le temps qu'il faut pour charger et décharger la capacité :

$$I_L = (1/T) \cdot Q_L = C_L V_{cc} (1/T) \quad (4)$$

Puisque  $f = 1/T$ , l'équation devient :

$$I_L = C_L V_{cc} f \quad (5)$$

La puissance dissipée dans le condensateur de charge est donnée par l'équation (6) résultant de la multiplication par la tension d'alimentation  $V_{cc}$  des deux membres de l'équation (5) :

$$P_L = C_L V_{cc}^2 f \quad (6)$$

L'équation (6) n'est valable que si tous les points de sortie commutent à la même fréquence. Si ce n'est pas le cas, on emploiera l'équation suivante :

$$P_L = V_{cc}^2 (C_L f_1 + C_L f_2 + C_L f_n) \quad (7)$$

où  $f_n$  est la « n<sup>ème</sup> » fréquence du nœud de sortie ( $n$ ). L'équation (7) donne la puissance dynamique en n'importe quel nœud de sortie du circuit Q-MOS si la fréquence adéquate est employée. Par exemple, aux deux sorties Q et  $\bar{Q}$  d'un bistable,  $f_o = f_{in}/2$  ; pour un compteur « ripple » à sept étages, le HC/HCT 4024,  $f_o$  est diminuée de moitié aux étages de sortie successifs.

La capacité totale de charge comprend en outre 10 pF supplémentaires par entrée HC ou HCT utilisée et la capacité parasite des raccordements internes (y compris celle des supports

s'ils sont utilisés). Une valeur maximale pratique de  $C_L$  est 0,01  $\mu$ F. Les temps de transition en sortie sont ainsi maintenus en dessous de 500 nanosecondes, la limite maximale recommandée. Au-delà de 500 nanosecondes, le composant HC/HCT commandé peut osciller durant la commutation.

Tout composant semi-conducteur actif présente une capacité parasite inhérente à sa structure, capacité parasite des jonctions diodes, de la structure MOS des transistors, des raccordements aluminium et silicium polycristallin. Ces capacités parasites internes produisent sur les étages successifs du composant le même effet que les condensateurs externes ; elles varient d'un composant à l'autre et dépendent de sa complexité.

Les composants Q-MOS sont fabriqués à l'aide d'un procédé d'alignement automatique de la porte en silicium polycristallin, d'une longueur de 3  $\mu$ m, afin de réduire les capacités parasites internes. Le procédé minimise les capacités parasites porte-source et porte-drain. Les capacités de jonction, qui sont proportionnelles à la surface des jonctions, sont de même réduites, les diffusions réalisées étant moins profondes.

La troisième composante de la puissance consommée en régime dynamique est le résultat de la commutation elle-même. Lorsque, par exemple dans un inverseur Q-MOS, il y a

changement d'état, du niveau logique « 1 » au niveau logique « 0 » ou vice versa, les deux transistors de chaque étage sont conducteurs pendant un temps très court. Il se crée alors temporairement un chemin à faible résistance entre  $V_{cc}$  et la masse, comme indiqué sur la figure 5. Durant cet état de transition, un courant d'alimentation circule et de la puissance est consommée. La valeur moyenne de ce courant est une fonction du nombre de transitions que subit le composant. En d'autres termes, la perte de puissance due aux commutations internes est proportionnelle à la fréquence du signal d'entrée (comme l'est la perte de puissance due aux capacités parasites internes).

La puissance consommée dans les capacités parasites internes et les capacités équivalentes aux transitoires de courant de commutation dépendent de la fréquence ; un seul et unique terme représentant les deux charges sera utilisé dans les équations. C'est le terme  $C_{PD}$ , la capacité équivalente correspondant à la puissance consommée « en dehors » de la charge.

Les catalogues des fabricants décrivent des méthodes de mesure de  $C_{PD}$  pour chaque produit. RCA caractérise même  $C_{PD}$  par fonction logique, c'est-à-dire pour chaque porte ou bistable au sein d'un circuit intégré. Le concepteur peut ainsi estimer la consommation de manière plus précise quand les fonctions logiques tra-

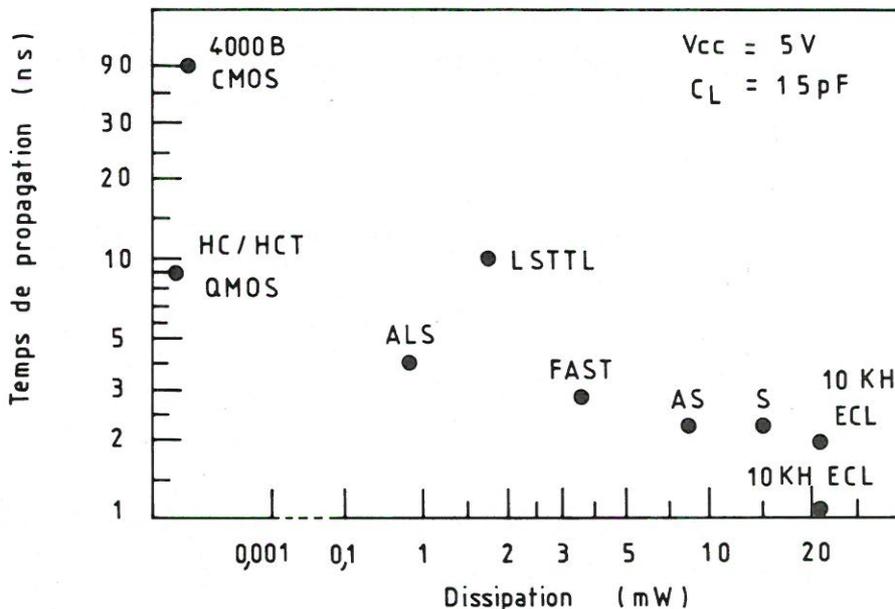


Fig. 6. - Score vitesse/puissance des principales familles logiques. La C-MOS HC/HCT est la plus efficace car elle combine grande vitesse et petite consommation. La logique C-MOS version HCT remplacera la logique bipolaire LSTTL dans toute application, sans autres modifications dans les circuits que terminaisons et entrées flottantes.

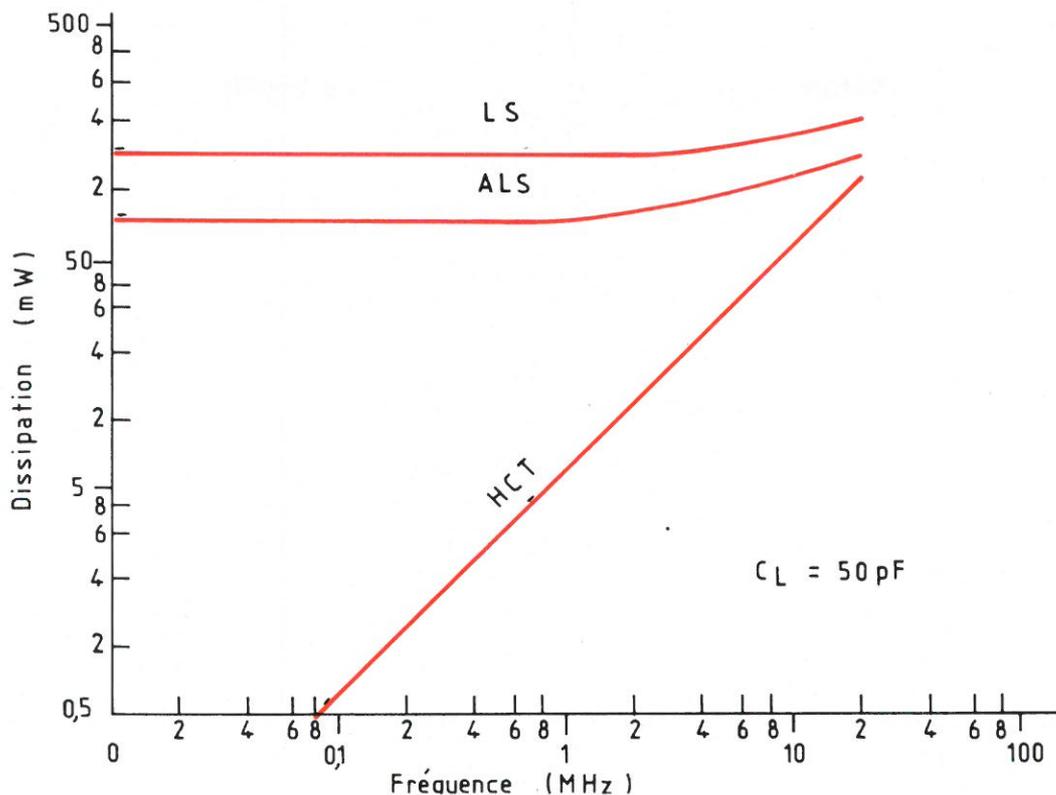


Fig. 7. — Parce que la consommation de puissance d'un circuit C-MOS (HCT) est fonction de la fréquence de travail, un système en C-MOS consomme beaucoup moins de puissance que sa contrepartie en bipolaire (LS et ALS) sur la gamme des fréquences où la plupart des logiques travaillent.

vaillent à des fréquences différentes. L'équation de puissance suivante est employée pour calculer la dissipation interne totale du circuit intégré,  $C_{PD}$  tenant compte des capacités parasites internes et de commutation :

$$P = C_{PD} V_{cc}^2 f_i \quad (8)$$

L'équation (8) combinée, avec l'équation (7) et l'équation de la puissance consommée en régime de repos, donne la puissance totale consommée par un composant de C-MOS logique. Pour les composants HC, la puissance totale consommée est donnée par :

$$P_T = V_{cc} I_{cc} + V_{cc}^2 (C_{PD} f_i + C_L f_o) \quad (9)$$

Dans l'équation (9), la consommation statique est représentée par le produit ( $V_{cc} \cdot I_{cc}$ ) tandis que la consommation dynamique est donnée par le second terme de l'équation.

Dans le terme dynamique,  $f_i$  est la fréquence à l'entrée du composant, et  $f_o$  est la fréquence à un nœud de sortie.

Pour les composants HCT, la puissance totale consommée est donnée par :

$$P_T = V_{cc} I_{cc} + V_{cc} \cdot \Delta I_{ccD} + V_{cc}^2 (C_{PD} f_i + C_L f_o) \quad (10)$$

Ici, « D » est le facteur d'utilisation de la forme d'onde de la tension à l'entrée ; c'est une mesure du temps pendant lequel la tension est au niveau haut.

L'équation (10) s'applique lorsque le composant HCT est piloté par un composant TTL. S'il est piloté par un composant HC ou par des niveaux de tension équivalents C-MOS, l'équation (9) peut alors être utilisée pour le calcul de la consommation totale de puissance.

Avec l'une ou l'autre des logiques HC et HCT, la puissance consommée peut être réduite en choisissant les flancs montants et descendants des signaux d'entrée aussi raides que possible, par exemple dans la gamme des 6 à 100 nanosecondes, et en faisant osciller les niveaux de tension d'une borne d'alimentation à l'autre, entre  $V_{cc}$  et la masse pour les types HC, entre 3 V et la masse pour les types HCT.

Ceci réduit le temps pendant lequel les transistors d'entrée sont dans un état partiellement conducteur et abaisse donc la puissance dissipée.

## Compromis

### vitesse-puissance dans les circuits C-MOS et TTL

Tout circuit intégré résulte d'un équilibre entre la vitesse et la puissance consommée. La logique LSTTL est rapide mais consomme une puissance au repos considérable. L'ALSTTL est une version améliorée de la LSTTL, qui doit son existence à des techniques de fabrication et de diffusion d'avant-garde, et à une géométrie plus fine. Elles augmentent sa vitesse et abaissent sa consommation de 50 % comparée aux types LS.

Les circuits intégrés C-MOS ne consomment qu'une puissance très réduite, comparée à toutes les formes de logiques bipolaires. Mais jusqu'à l'avènement des produits Q-MOS, la logique C-MOS était beaucoup plus lente que la logique bipolaire.

Comme l'ALSTTL, la technologie Q-MOS utilise des techniques de fabrication d'avant-garde et des géométries plus fines. Ces nouveaux C-MOS rapides égalent les vitesses de la LSTTL, tout en conservant les avanta-

ges de faible consommation de la C-MOS. Le diagramme vitesse/ puissance de la figure 6 montre, pour une porte classique, où se situent les familles logiques les plus employées de nos jours dans un système de coordonnées puissance moyenne consommée/retard de propagation. On remarquera que la C-MOS HC/HCT se situe dans la partie extrême gauche de la figure, au niveau de consommation le plus bas.

La logique HC/HCT est aussi rapide que la logique TTL, mais sa consommation au repos se situe au moins trois ordres de grandeur plus bas.

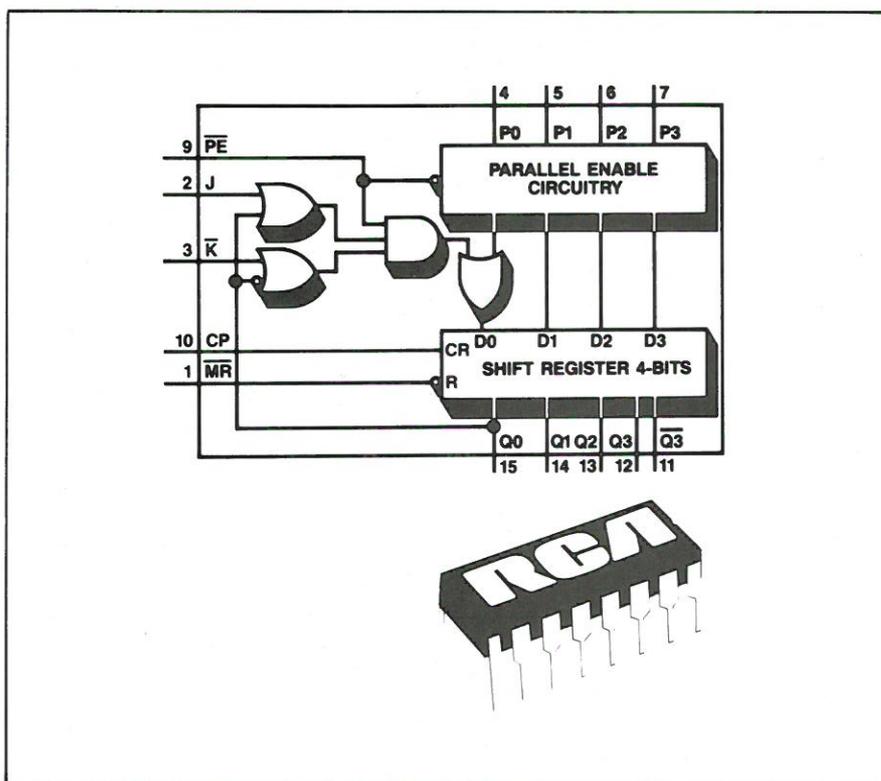
Le tableau 3 donne une liste comparée par technologie des valeurs du temps de retard à la propagation, de la puissance maximale dissipée et du produit vitesse/puissance pour différents types de composants logiques : une porte, une bascule bistable et un compteur MSI.

Le produit vitesse/puissance, exprimé en picojoules, peut servir à définir un rendement de fonctionnement. Il est considéré comme la meilleure méthode générale de caractérisation des performances d'une technologie par rapport à une autre. Plus le produit vitesse/puissance est faible, plus le composant est efficace. Les composants figurés en gras dans le tableau donnent les valeurs du produit vitesse/puissance pour la technologie bipolaire améliorée ALS comparée au circuit C-MOS rapide type HC. Dans chaque cas, le produit vitesse/puissance du circuit C-MOS est cent ou même mille fois plus faible que celui de la puce bipolaire équivalente.

Les courbes de la figure 7 montrent l'évolution de la puissance consommée avec la fréquence de fonctionnement pour un petit bloc logique, une porte et deux bistables, réalisé avec trois familles de technologies différentes. Comme on peut le prévoir à partir des équations de consommation citées précédemment, la consommation de la HCT C-MOS est une fonction de la fréquence de fonctionnement. Comme la moyenne des fréquences de travail d'un système se situe en général bien au-dessous de 10 MHz, et que les composants logiques sont plus souvent au repos qu'en phase active, la C-MOS rapide permet de faire des économies de puissance considérables dans la plupart des applications par rapport aux deux familles TTL, LS et ALS, qui

Fonction	Famille logique	Retard de propagation max. (ns)	Dissipation max. (mW)	Rapport vitesse/puissance (pJ)
Porte	C.MOS HC00	18	0,01	0,18
	CD4011	250	0,001	0,25
	TTL ALS00	13	16,5	215
	LS00	15 (15 pF)	24	363
	AS00	4	95,7	283
	FAST00	5	51	255
Bascule	C.MOS HC74	32	0,022	0,70
	CD4013	300	0,006	1,8
	TTL ALS74	17	22	374
	LS74	40 (15 pF)	44	1 760
	AS74	8,5	88	748
	FAST74	8	88	704
Compteurs MSI	C.MOS HC160	35	0,044	1,5
	CD40160	400	0,028	11,2
	TTL ASL160	17	116	1 964
	LS160	27 (15 pF)	176	4 752
	AS160	6	220	1 320
	FAST160	10	275	2 750

Tableau 3. - Comparaison vitesse/puissance pour les familles logiques TTL et C-MOS.



consommant la plus grande partie de leur puissance en phase de repos et par conséquent à toutes les fréquences de travail.

R. E. Funk et B. Heinze  
 Laboratoire de Logique  
 et Télécommunications  
 RCA Solid State (Etats-Unis)  
 Adaptation :  
 L. Maréchal  
 RCA - SSD (Bruxelles)

Un bon exemple où le compromis vitesse/faible consommation est nécessaire : le registre à décalage à accès parallèle 4 bits. Ce synoptique présente le circuit CD54/74HC/ HCT195, utilisé pour le décalage de données dans les systèmes numériques, le comptage et les applications de mémorisation. Il assure des transferts de données à grande vitesse en série, parallèle, série en parallèle et parallèle en série.

Technologie

# La technologie haute tension à substrat isolé

Dans un circuit intégré, tous les transistors sont implantés dans un même substrat. Pour le bon fonctionnement du circuit, il est indispensable que les composants soient complètement isolés électriquement les uns des autres. L'interconnexion des différents îlots est réalisée au moyen de bandes d'aluminium ou de silicium polycristallin.

Jusqu'à présent l'isolation des différents composants était réalisée au moyen d'une jonction P-N polarisée en sens bloquant (« JI », « Junction Isolation »). Par exemple, une diffusion de type P était employée communément comme isolateur entre transistors bipolaires ou entre transistors et d'autres éléments tels que des résistances ou des capacités.

Une méthode plus récente est l'isolation diélectrique (« DI » : « Dielectrical Isolation »). Elle fait l'objet de la présentation ci-après.

## Fabrication de tranches à isolation diélectrique

Les tranches « DI » sont apparues en 1964 presque simultanément dans plusieurs centres de recherche. Malgré les qualités reconnues de l'isolation diélectrique, la production industrielle ne démarra pas, si l'on excepte quelques applications militaires. Le problème majeur était la mauvaise qualité des tranches « DI » qui se traduisait par d'exécrables rendements des circuits intégrés dans ces substrats et, par conséquent, par des coûts par circuit encapsulé prohibitifs. Ces dernières années, chez *Mietec* entre autres, la technique a évolué à tel point que la fabrication de substrat « DI » atteint des rendements tout à fait acceptables. La fabrication passe par une série d'étapes devant être

contrôlées avec beaucoup de précision.

Comme le montre la figure 1a, le substrat de départ est du silicium monocristallin d'orientation (100). Ce matériau est produit par tous les grands industriels de la métallurgie du semi-conducteur, et permet la découpe de puits en forme de V, grâce à l'emploi de décapants anisotropes.

Les tranches de silicium subissent une étape de photolithographie conventionnelle, comme le schématise la figure 1b. L'empreinte du masque « DI » est ainsi recopiée à la surface de la tranche.

Une coupe de la tranche après l'attaque anisotrope est représentée à la figure 1c. La profondeur du puits sera déterminée par le point d'intersection des plans de décapage. L'angle d'attaque est de 54° 74'. Un important

phénomène de surdécapage se produit dans les coins. L'adjonction de compensateurs de coins élimine totalement ce phénomène. La figure 2 reprend une photographie de la surface de la tranche de silicium après le décapage anisotrope.

Si nécessaire, la surface totale est implantée en dopant de type N. Suit une croissance de l'oxyde (figure 1d). Cet oxyde sera l'isolant entre les îlots de silicium monocristallin et la couche de silicium polycristallin, communément appelé polysilicium, qui sera déposée au cours de l'étape suivante. Son épaisseur est à peu près égale à celle de la tranche initiale (figure 1e).

Enfin, la tranche est retournée et le silicium monocristallin est poli jusqu'à l'apparition en surface des fonds des puits en forme de V (figure 1f). De cette manière apparaissent des îlots de silicium monocristallin entièrement

isolés diélectriquement les uns des autres et reposant sur un substrat de polysilicium.

### L'étape industrielle

Afin d'obtenir des tranches de suffisamment bonne qualité pour envisager la fabrication de circuits intégrés en grande quantité, un certain nombre de précautions doivent être prises.

- L'étape finale doit être exempte de dégradations mécaniques à la surface de la tranche.

- L'uniformité de l'épaisseur des puits dépend du degré de précision de l'opération de polissage.

- La courbure des tranches doit être convexe du côté polysilicium et d'une amplitude très faible. De plus, elle ne doit plus varier durant le reste du process. C'était un des problèmes majeurs du début de la technologie des tranches « DI ».

- Par le fait que les tranches « DI » doivent être traitées à l'aide de l'outillage conventionnel de l'industrie du circuit intégré, les dimensions de ces dernières doivent être rigoureusement identiques à celles des tranches classiques de silicium monocristallin.

A l'heure actuelle, tous ces problèmes sont parfaitement maîtrisés par les industriels spécialisés, dont *Mietec* qui produit des tranches « DI » de 100 mm de diamètre avec des rendements de ligne et de puits supérieurs à 90 %.

Les caractéristiques de ces tranches sont reprises dans le **tableau 1**.

### Intégration

#### de circuits

#### sur des substrats « DI »

Grâce à la haute qualité des tranches « DI » actuelles, il est concevable de réaliser des circuits intégrés en grandes quantités à partir de ces substrats. Le processus de fabrication d'un circuit intégré sur « DI » s'apparente fortement à un processus CMOS moderne : LOCOS, auto-alignement sur grille en polysilicium.

De plus, grâce à la bonne planéité des tranches, il est possible d'utiliser les méthodes d'auto-alignement des

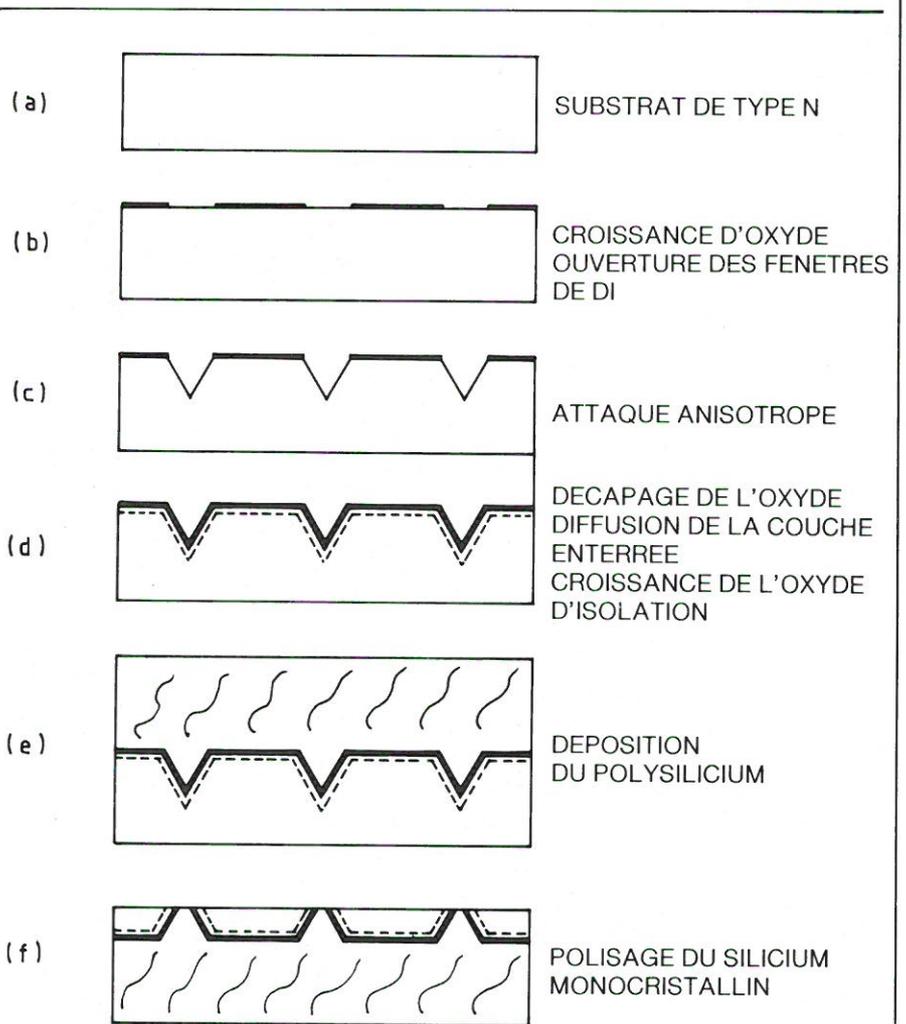


Fig. 1. - Fabrication de substrat diélectrique.

Tableau I. - Caractéristiques techniques des substrats DI fabriqués par Mietec.

Diamètre	100 mm
Epaisseur	575 $\mu$ m
Courbure	inférieure à 50 $\mu$ m (avant, pendant et après la fabrication de circuits intégrés)
Epaisseur de l'oxyde d'isolation	2,5 $\mu$ m
Tension de claquage de l'oxyde	supérieure à 800 V
Tolérance sur l'épaisseur des puits	inférieure à 5 $\mu$ m
Dopage des puits	contrôle précis grâce au choix des substrats monocristallins de départ
Couche enterrée	option entre : - aucune - seulement au fond du puits - au fond et sur les côtés du puits

masques lors des étapes de photolithographie, exactement comme sur un substrat monocristallin conventionnel.

L'intégration dans un substrat « DI » permet la réalisation dans un même circuit de transistors basse ten-

sion (15 V) MOS, de résistances, de capacités et de transistors haute tension (400 V) MOS, de transistors bipolaires basse et haute tensions, de thyristors haute tension...

Peuvent également être réalisés dans cette technologie des thyristors

et triacs commandés par une grille MOS (TRIMOS), ainsi que des circuits intégrés entièrement isolés galvaniquement et des circuits « totem-pole » à 400 V.

La figure 3 donne un détail d'un circuit haute tension (370 V). Remarquons que, malgré la très haute tension, la densité d'intégration atteinte est importante.

## Applications de l'isolation diélectrique

Malgré le coût assez élevé des substrats « DI », il existe de nombreuses applications où l'emploi de cette technologie est plus avantageuse que la technologie « JI ». Dans ce premier domaine d'applications, la plus faible surface occupée permet une importante réduction de coût, et par conséquent permet de concurrencer la technologie « JI ». C'est généralement le cas des circuits de tension supérieure à 100 V. Des exemples typiques sont les circuits de commande pour imprimante à jet d'encre, pour échographe ou pour écran plat.

Dans un second domaine d'applications, ce seront les qualités plus spécifiques des substrats « DI » qui seront utilisées :

- circuits flottants isolés galvaniquement (interrupteurs de croisement et interrupteurs « intelligents » en téléphonie) ;
- la grande insensibilité aux radiations rend cette technologie importante pour les applications militaires et spatiales ;
- circuits travaillant à hautes températures (200° C), employés pour la prospection en grande profondeur.

Le troisième champ d'applications est le domaine des composants de faibles puissances. Des exemples typiques sont les réducteurs d'énergie des moteurs, les ballasts électroniques ainsi que les réducteurs pour éclairage.

## L'isolation à jonction contre l'isolation diélectrique

Bien que l'isolation à jonction soit la technique la plus répandue, elle souffre des problèmes et limitations suivantes.

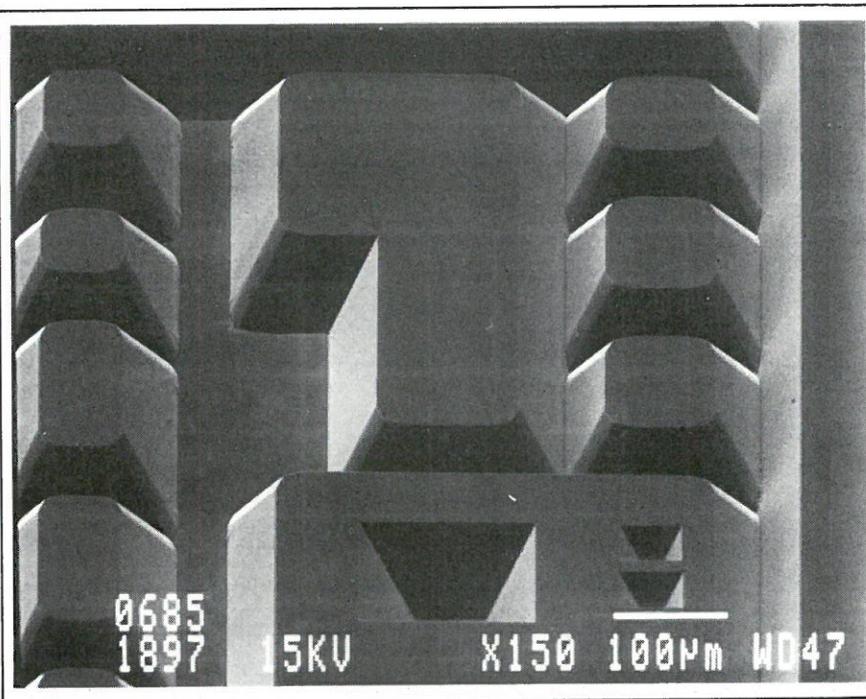


Fig. 2. - Surface de la tranche de silicium après l'attaque anisotrope.

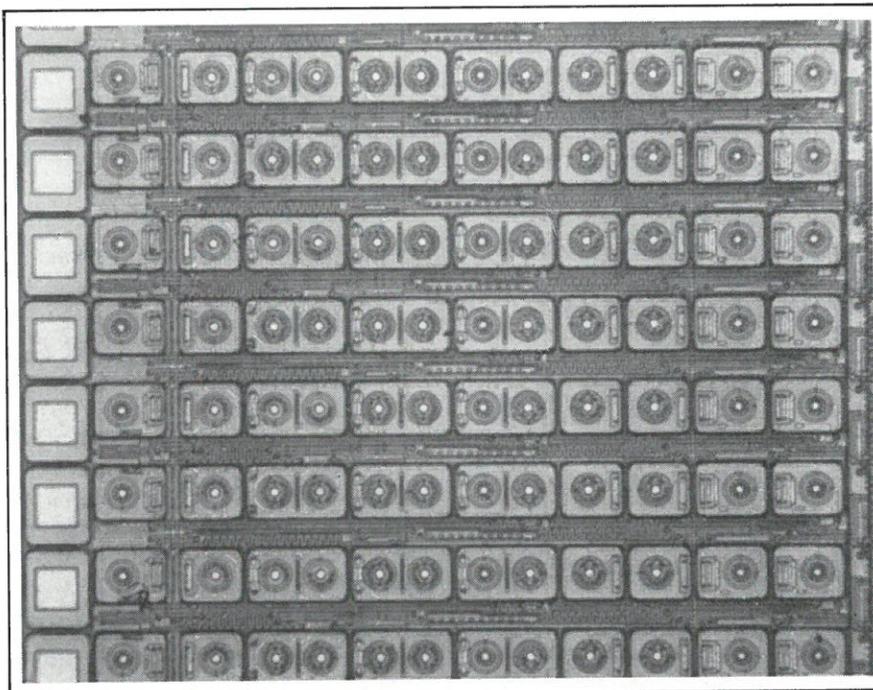


Fig. 3. - Détail d'un circuit comprenant des transistors à 400 V, séparés par de l'isolation diélectrique. Les puits isolés de silicium sont reconnaissables à leurs bords de couleur foncée, où l'oxyde d'isolation apparaît en surface.

- **Le « latch-up » en C-MOS.** La succession des zones diffusées *n-p-n-p* forme un thyristor. Cette structure parasite se rencontre dans tous les circuits intégrés C-MOS isolés par jonction. Sous certaines conditions, ce thyristor s'enclenche, entraînant un fonctionnement défectueux du circuit intégré.

- **Fragilité.** La présence d'un défaut

dans une jonction bloquée provoque une augmentation du courant de fuite à l'emplacement du défaut. Cette augmentation du courant de fuite provoque à son tour un échauffement local, qui aura pour conséquence de réaugmenter le courant de fuite... Cet effet engendre généralement la destruction de la jonction.

- **Faible densité d'intégration.** La

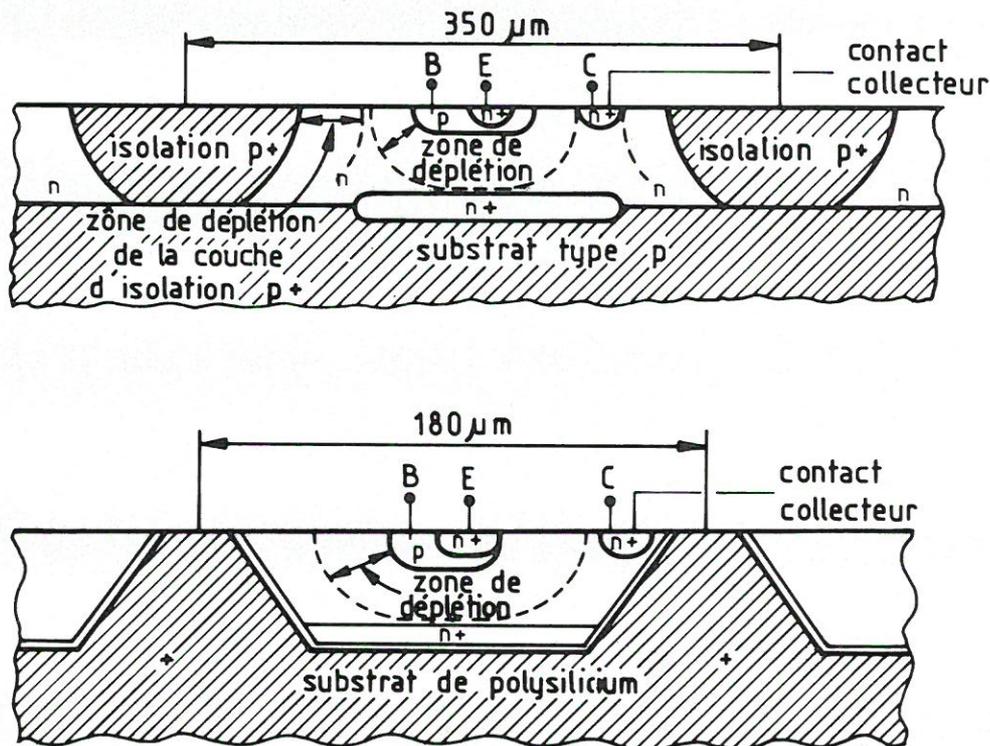


Fig. 4. — Economie de surface pour un circuit intégré. Un des grands avantages de l'isolation diélectrique est la grande densité d'intégration. Un transistor bipolaire de 400 V isolé diélectriquement occupe quatre fois moins de surface que le même transistor en technologie à isolation par jonction.

jonction utilisée doit être diffusée profondément pour assurer une bonne isolation. Or la diffusion latérale est presque aussi importante que la diffusion verticale. De plus, une distance suffisamment importante doit être réservée entre une zone active d'un dispositif et l'isolation pour éviter l'effet « punch-through », interconnexion parasite des zones déplétées de deux jonctions, qui se traduit par une brutale augmentation du courant de fuite vers le substrat. Ceci démontre que la surface de silicium disponible n'est pas occupée efficacement pour la réalisation de structures isolées par jonction.

— Grande capacité parasite vers le substrat. Cette capacité parasite vers le substrat forme une limitation drastique à la réalisation de circuits rapides.

— L'isolation est unidirectionnelle. Prenons l'exemple d'un substrat de type P, il doit toujours être connecté au potentiel le plus négatif. La réalisation de transistors flottants ou d'un pont de diode de Graetz est impossible.

— Transistor parasite vers le substrat. Ce transistor parasite draine une

partie du courant de tous les transistors bipolaires vers le substrat. En effet, la jonction isolante collecte les porteurs minoritaires au même titre que les collecteurs des transistors. Or un trop grand courant de substrat peut altérer le fonctionnement de la logique basse tension.

L'isolation diélectrique ne connaît aucun des problèmes énoncés ci-dessus. De plus, elle possède également d'autres qualités.

Le tableau 2 reprend les différentes qualités de l'isolation diélectrique. Rappelons ci-dessous brièvement quelques-uns de ces avantages.

— La grande densité d'intégration de l'isolation diélectrique résulte d'une plus petite surface occupée. La figure 4 compare la réalisation d'un transistor bipolaire 350 V en « DI » et « JI ». Le rapport de surface occupée est de 1 à 4.

— L'isolation est bidirectionnelle, ce qui permet une isolation galvanique complète entre éléments, ainsi que l'intégration d'un pont de Graetz.

— Des puits isolés de type N et P étant réalisables, l'intégration simulta-

née de transistors verticaux PNP et NPN est envisageable, conduisant à des circuits bipolaires très performants.

— La tension de claquage de l'oxyde isolant est généralement beaucoup plus élevée que celle des jonctions du puits. Cette propriété permet au circuit de conduire à des tensions supérieures aux tensions de claquage des dispositifs actifs.

### Conclusion : avenir de l'isolation diélectrique

L'oxyde est incontestablement le matériau isolant des années à venir. Jusqu'à présent, la fabrication de substrats « DI » passait par le processus de fabrication complexe comprenant une attaque anisotrope, la déposition d'une énorme couche de polysilicium dans un réacteur et le polissage mécanique, délicat, de la tranche.

Des techniques nouvelles sont en développement, par exemple, la recristallisation de silicium polycristallin déposé sur un substrat isolant

(« SOI » : « Silicon On Insulator »), ou la croissance épitaxiale de silicium sur un substrat monocristallin poreux qui ensuite est oxydé. Des programmes de recherche investiguant ces approches plus avancées de technologies « DI » sont déjà entamés.

P. de Pauw, G. Roelens,  
M. Windal et G. Schols  
Société Mietec

### Références bibliographiques

[1] W. Mattheus, « 400 V Switches for Subscriber Line Interface », *ISSCC Digest of Technical Papers*, p. 238-239, fév. 1981.

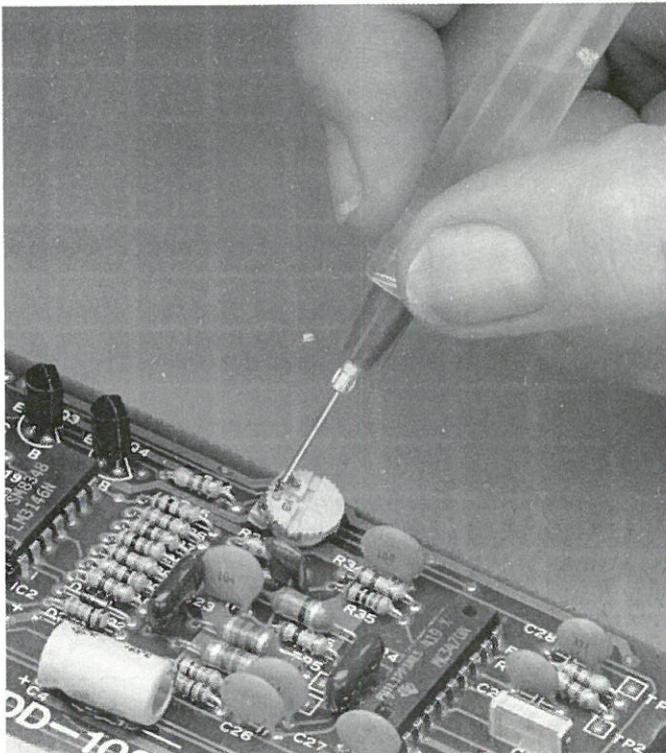
[2] G. Remmerie, L. Van Den Bossche, « 10 Ω 370 V High Voltage Switches for Line Circuit Application », *IEEE Journal of Solid-State Circuits*, SC-19, n° 3, p. 406, June 1984.

[3] G. Remmerie, B. De Ceulaer, M. Drieskens and D. Van de Pol, « 350 V display driver chip », *IEEE Journal of Solid-State Circuits*, SC-20, n° 3, p. 793, June 1985.

Tableau 2. – Les avantages de l'isolation diélectrique en 12 points.

1. Grande densité d'intégration
2. Insensibilité au problème du latch-up C-MOS
3. Hautes performances, grâce aux faibles capacités vers le substrat
4. Aucune structure MOS parasite au croisement de bande métallique à haute tension et de jonction d'isolation
5. L'isolation est bidirectionnelle
6. Grande insensibilité aux radiations
7. Possibilité de contrôler la durée de vie des porteurs minoritaires dans des îlots séparés
8. Absence de courant de fuite dans l'isolation (surtout très intéressant aux hautes températures où l'isolation reste parfaite)
9. Réalisation d'îlots de type P et N simultanément ; permet l'intégration de transistors verticaux PNP et NPN dans un même circuit intégré
10. Faible sensibilité à la présence de défaut à côté ou dans la zone d'isolation, ce qui procure un meilleur rendement et une plus grande durée de vie
11. L'isolation peut résister à de très hautes tensions ;
12. Possibilité d'intégration de circuits « totem-pole » résistant à des tensions de 400 V et plus

# PRECIS/RAPIDE



## L'APPLICATEUR AUTOMATIQUE EFD EST RAPIDE ET D'UNE TRÈS GRANDE PRÉCISION.

Le 1000 XLE assure des dépôts microscopiques ou plus importants de colles, flux, encres, époxyes, silicone, pâtes de contact ou à souder, d'un simple coup de pédale sans rejet, sans gaspillage ni saleté..

En utilisant l'applicateur automatique EFD, vous économisez des milliers d'heures de production tout en réduisant les coûts de fabrication.

**POUR UN ESSAI GRATUIT DE 30 JOURS.**

POUR TOUS RENSEIGNEMENTS ET DOCUMENTATIONS.  
APPELÉZ-NOUS GRATUITEMENT DÈS AUJOURD'HUI AU :



**NUMERO VERT 05.33.11.33**  
APPEL GRATUIT

# EFD®

Augmente la productivité.

**EFD®**  
FRANCE

62-70 Rue Yvan Tourgueneff  
78380 Bougival

Etude

# Mise en parallèle des MOS de puissance

La mise en parallèle des MOSFET de puissance nécessite souvent des précautions particulières afin d'éviter toute oscillation parasite indésirable. On verra dans cet article que ces oscillations sont dues à un fonctionnement en multivibrateur résultant à la fois d'inductances de câblage et d'un changement rapide de la capacité gate drain (effet Miller). La présente étude analyse les procédés permettant d'éviter ces inconvénients.

## Le problème

Les succès rencontrés par ceux qui ont voulu mettre en parallèle des MOSFET ont fait naître quelques doutes quant à leurs possibilités d'emploi pour de telles applications.

Généralement, la recommandation de la plupart des fabricants pour la prévention de toute oscillation indésirable est de placer des résistances en série dans chaque porte plutôt que de les connecter ensemble.

Le principal inconvénient d'une telle pratique est la dégradation de la vitesse de commutation, dont la dépendance envers l'impédance du générateur est bien connue.

Des cas ont été remarqués où des MOSFET en parallèle travaillant largement à l'intérieur de leurs limites avaient, pour des raisons mystérieuses, été détruits. Une analyse fine a alors permis de constater que la défaillance découlait d'une rupture de la couche d'oxyde de grille, suggérant ainsi que des potentiels supérieurs à des valeurs admissibles avaient été appliqués sur cette dernière.

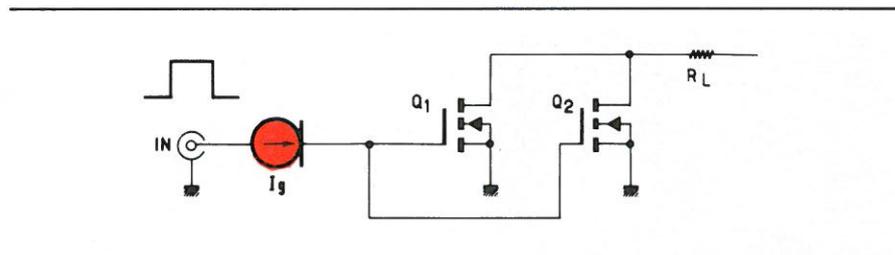


Fig. 1. - Circuit de mesure des transferts de charge.

Le problème devint beaucoup moins mystérieux lors de la mise en évidence du fait que les MOSFET en parallèle avaient une fâcheuse tendance à osciller à très haute fréquence. Cependant, ce phénomène était d'autant plus étrange que tous les échantillons n'oscillaient pas systématiquement.

## Mise en évidence des oscillations

Le meilleur moyen de mettre en évidence ces oscillations est peut-être l'examen des caractéristiques de transfert de charges sur MOSFET en

parallèle, montés selon le schéma de la figure 1. Certaines précautions de mise en œuvre ont cependant été rendues nécessaires, en raison de la fréquence relativement élevée des oscillations à étudier. Pour plus de commodité, les deux MOSFET sont placés côte à côte, en prenant soin de souder les sources directement sur la masse commune.

La figure 2 retrace les caractéristiques typiques de transfert de charges.

Trois régions parfaitement définies apparaissent. Dans la région 1, la tension de grille a chargé la capacité d'entrée du MOSFET jusqu'au seuil de conduction ( $V_{th}$ ); dans la région 2,

non seulement le turn-on est visible, mais aussi les effets de la capacité Miller sur les caractéristiques de charges. La région 3 montre la décroissance de la tension drain-source jusqu'à  $V_{SAT}$ , suivie de la fin du cycle de charge de la grille.

Il est intéressant de noter à ce point que, si deux MOSFET sont connectés en parallèle pour induire des oscillations parasites, seule la jonction entre les régions 2 et 3 peut en être le siège. Cette enveloppe d'oscillations parasites est visible à la figure 3. Il faut cependant noter la position qu'elle occupe sur la courbe. La tension de grille a dépassé le seuil ( $V_{th}$ ), et la tension drain-source a décrû jusqu'à un point approchant la complète saturation.

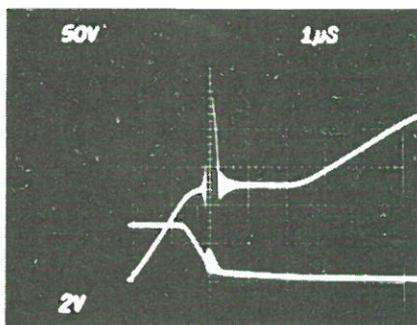


Fig. 3. – Enveloppe des oscillations parasites dans la région 2 de la courbe.

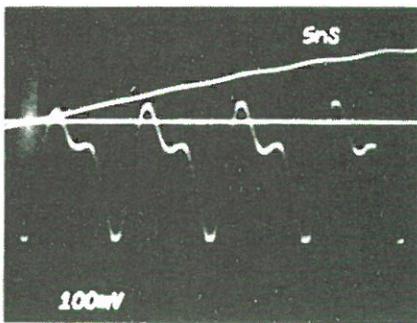


Fig. 4. – Extension de la base de temps pour déterminer grossièrement la fréquence des oscillations.

Si les oscillations s'étaient produites avant le passage du seuil, notre problème aurait été reporté sur les inductances parasites du circuit sans mettre en cause les MOSFET (cas de sources non reliées directement à la masse).

Pour comprendre parfaitement la raison de la présence des oscillations sur le point précis où elles se produisent, il faut tout d'abord comprendre ce qui se passe exactement dans cette région 2. Ceci sera examiné plus en détails ultérieurement.

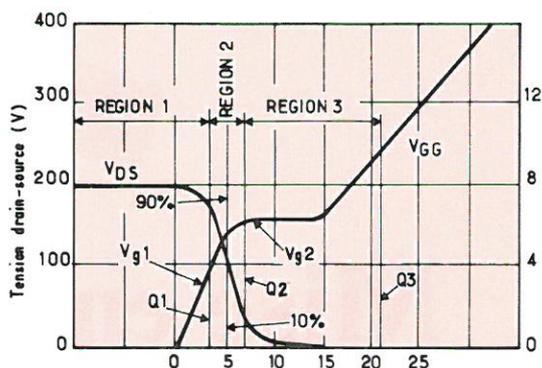


Fig. 2. – Caractéristiques de transfert de charge typique.

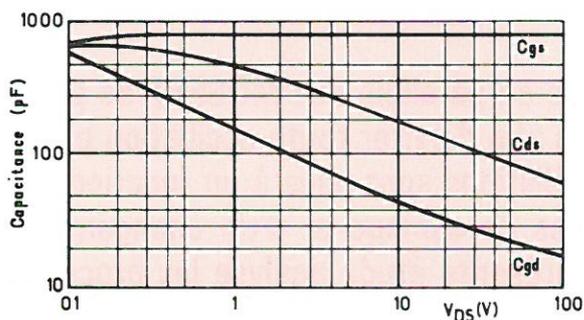


Fig. 5. – Capacité grille-drain fonction de la tension drain-source.

Au moyen de la base de temps, la fréquence des oscillations peut déjà être déterminée. La mesure selon cette méthode n'est qu'approximative. Le résultat est présenté à la figure 4. Dans le cas particulier étudié, la fréquence a été déterminée comme étant de 85 MHz.

### Cause des oscillations

Nous pouvons être raisonnablement certains que les oscillations résultent d'une forme de résonance induite par des inductances de boucle entre transistors, en conjonction avec le grand gain inhérent aux MOSFET.

Puisque les capacités interélectrodes d'un MOSFET de puissance sont dépendantes de la tension (fig. 5), les oscillations parasites dépendront de la tension appliquée sur le drain.

La cause d'un effet Miller prolongé sur la charge de grille ainsi que sur le lent établissement de la tension drain-source à  $V_{SAT}$ , peut être identifiée comme étant la variation sur plusieurs décades de la capacité grille-drain

( $C_{gd}$ ). L'accroissement important de cette capacité, comme on peut le voir à la figure 6, n'apparaît qu'à l'entrée du MOSFET dans la région de conduction.

### L'oscillateur

Les MOSFET de puissance en parallèle constituent un oscillateur ! Une expérience simple, mais non moins convaincante, a été réalisée pour mettre le phénomène en évidence.

Le circuit d'étude des transferts de charges a été modifié pour permettre l'injection d'un signal radiofréquence. La différence de phase entre les drains a été mesurée au moyen d'un HP 8405 A (voltmètre vectoriel Hewlett Packard).

Le circuit utilisé est montré à la figure 7.  $R_1$  et  $R_2$  sont des résistances de 50  $\Omega$  au carbone.

$C_1$  et  $C_2$  font 4 pF.

$O_1$  et  $O_2$  sont des connecteurs coaxiaux permettant le raccordement aux sondes du HP8405.  $R_L$  a été mesuré à 44  $\Omega$ .

Comme nous l'avons dit plus haut, il est difficile de déterminer précisément la fréquence d'oscillation. Le circuit modifié (fig. 7) permet de verrouiller les oscillations libres sur le signal RF injecté.

Il est alors été aisé de lire la fréquence des oscillations parasites directement sur le générateur RF. La figure 8 présente l'effet d'un tel verrouillage de phase des oscillations.

Si la cause des oscillations est bien l'interaction des capacités et inductances parasites – inductance de boucle entre transistors incluse –, la fréquence devrait croître si on augmente la tension d'alimentation.

A l'aide de notre circuit expérimental (fig. 7), nous pouvons alors « pister » l'oscillation en utilisant le générateur externe. Une paire de VN 4000A Siliconix a commencé à osciller à 82 MHz pour  $V_{DD} = 60$  V, atteignant 95 MHz pour  $V_{DD} = 160$  V.

Pendant le verrouillage des oscillations, la différence de phase entre les drains a été mesurée. Bien que ceux-ci aient été reliés par une piste très large, la différence de phase est restée constante et égale à  $190^\circ$  !

Les MOSFET en parallèle ont tendance aux oscillations parasites, mais n'oscillent pas à cause de circonstances particulières (sous-tension, commande de gate insuffisante, etc.). Nous constatons que nous pouvons souvent induire des oscillations en injectant une porteuse RF.

Les caractéristiques de transfert de charges présentées à la figure 9 ne montrent aucun signe d'oscillations parasites, alors qu'en figure 10 nous avons la même situation, mais avec oscillations induites.

Si les conditions avaient été ajustées pour obtenir des oscillations parasites (mais sans en générer) les MOSFET en parallèle auraient oscillé

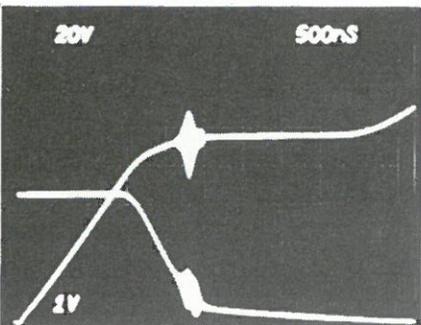


Fig. 8. – Oscillations parasites « verrouillées ».

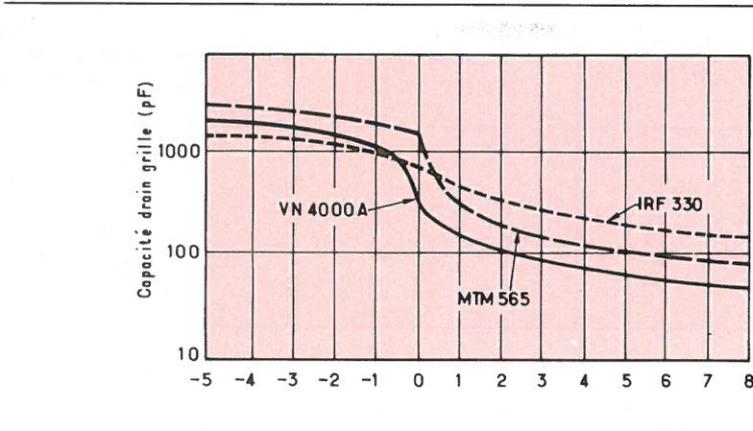


Fig. 6. – Effet Miller.

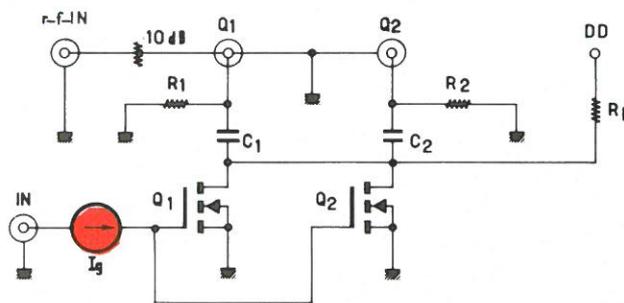


Fig. 7. – Circuit modifié.

exactement à la même place sur la courbe de transfert de charges.

### Pourquoi certains MOS n'oscillent-ils pas ?

Certains MOSFET en parallèle n'oscillent pas, pas plus qu'il n'est possible d'induire une oscillation par injection d'un signal RF. Ils sont stables.

Ces MOSFET stables ont simplement des capacités trop grandes pour résonner avec les inductances de boîtier et de circuit. Certaines autres combinaisons parallèles avec une tra-

dition d'instabilité pourront, dans certains circuits, être trouvées stables. D'une part, une tension de fonctionnement insuffisante favorise les oscillations induites ; d'autre part, il se peut que le tracé du circuit imprimé évite les oscillations parasites.

Le tableau 1 illustre un exemple où la longueur de la connexion de porte joue un rôle déterminant dans l'entretien ou l'arrêt des oscillations.

Notons que ce tableau identifie la cause principale de rupture de la couche d'oxyde de porte et la défaillance en résultant. Peu de fabricants proposent des MOSFET supportant des tensions source de  $\pm 40$  V crête à crête.

### Prévention des oscillations parasites

Si nous plaçons une résistance en série dans chaque porte, nous arrêtons les oscillations. Ainsi, dans l'application particulière où nous avons deux MOSFET en parallèle, une seule résistance de  $50 \Omega$  est nécessaire pour stopper toute oscillation. Si la com-

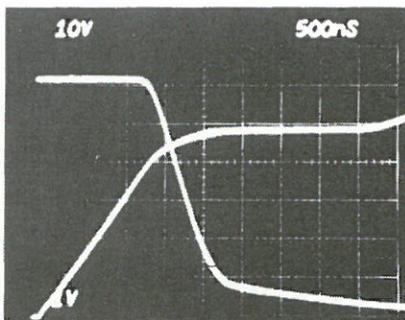


Fig. 9. – MOSFET en parallèle n'oscillant pas.

Longueur de la connexion de grille (cm)	$V_{DD} = 80$ V V crête à crête	$V_{DD} = 160$ V V crête à crête
3	20	100
4	17	86
5	3	44
5,5	0	30
6	0	8
6,5	0	0

Tableau 1.

mutation ultra-rapide n'est pas indispensable, la résistance série dans la porte est une solution simple à notre problème. Un autre remède consiste à remplacer la résistance par une perle de ferrite. Ici aussi, il suffit d'une seule perle si nous ne connectons que deux MOSFET en parallèle.

Cependant, lorsqu'on utilise cette solution, il vaut mieux placer la perle entre les drains des transistors couplés en parallèle. En effet, dans cette configuration, la perle n'a aucun effet sur le temps de commutation. Toutefois, une saturation peut survenir lors

de commutations à très forts courants.

De toute façon, l'utilisation de résistances ou perles de ferrite dans les circuits de grille ou de drain stoppe les oscillations, quelle que soit la longueur des connexions de grille.

### Conclusion

Bien qu'il soit difficile de dégager de nouvelles solutions au problème des oscillations parasites lors de la mise en parallèle de MOSFET de puis-

sance, nous avons quand même déterminé qu'elles étaient dues à un fonctionnement en pseudo-multivibrateur.

De plus, nous avons établi que ces oscillations parasites génèrent des tensions crête à crête excédant de beaucoup les tensions de claquage des couches d'oxyde de grille (tableau 1). En conséquence, nous avons reconnu que ces oscillations pouvaient être la cause de défauts et dégradations de cette couche d'oxyde (seules quelques portes supportent des tensions excédant  $\pm 40$  V).

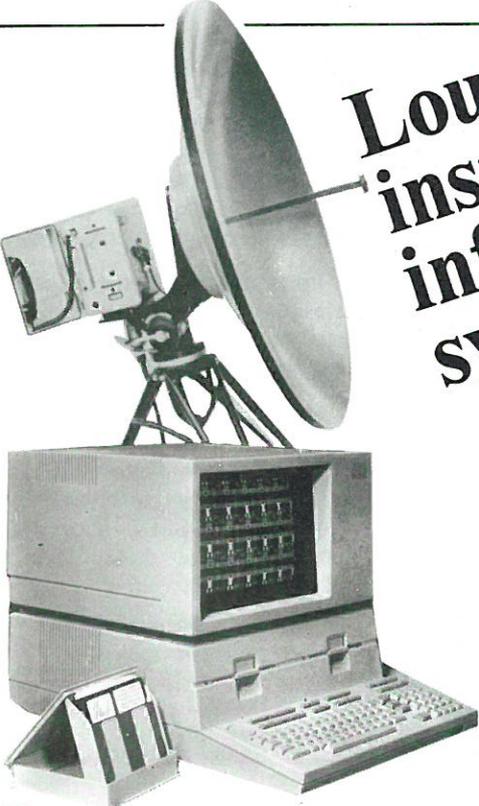
E. Oxner

(Siliconix Inc)

Adapté par C. Alemany

(Siliconix-France)

*Cette étude a été publiée dans un recueil de notes d'applications édité sous le titre « Jouez la puissance Siliconix » et consacré entièrement aux MOS de puissance. Les lecteurs intéressés par ces composants pourront y trouver six études du plus grand intérêt.*



# Louez instruments informatiques systèmes

**NUMERO VERT**  
N° : 05 . 16 . 47 . 01  
APPEL GRATUIT



Ordinateurs personnels  
Calculateurs  
Périphériques  
Modems  
Analyseurs de protocoles  
Systèmes de développement  
Télécommunications  
Hyperfréquences



- 83 000 équipements
- 4 500 références
- 75 grandes marques

**Louez LEASAMETRIC**

6, rue des Frères Caudron - 78140 Vélizy-Villacoublay  
Tél. (1) 39.46.87.85 - Telex 695672

Applications

# Protection des dispositifs de commutation

Les relais passent, à juste titre, pour des composants électromécaniques robustes et fiables, de même que les dispositifs de commutation « actifs » tels les transistors bipolaires. Encore convient-il, pour que ce fait soit vérifié dans la pratique, de respecter certaines précautions d'emploi.

Les circuits de protection, en particulier, sont à considérer avec attention.

L'objet de cet article est ainsi de les passer en revue, et de dégager les solutions les plus appropriées aux divers cas d'utilisation. On envisagera successivement les relais puis les transistors.

## Principes de la protection

Une ouverture rapide dans un circuit inductif entraîne presque toujours des surtensions et des interférences électromagnétiques qui peuvent endommager des éléments périphériques. En effet, lorsque le circuit de commande d'un relais n'est pas protégé, il est fréquent de trouver des contacts « charbonnés » par l'arc dû à la surtension, ou bien des transistors détruits à la première utilisation. Il existe différentes solutions qui permettent de limiter la tension aux bornes du dispositif de commutation afin d'éviter toute dégradation.

En voici quelques exemples, illustrés à la figure 1.

— *Composants passifs* : il s'agit essentiellement de montages type réseau résistance/capacité (fig. 1a).

C'est une solution efficace dans bien des applications, mais qui génère des pointes de courant parfois gênantes à la fermeture du circuit.

— *Composants électroniques* : ce sont des montages à base de diodes : diode rapide, diode « Transil », etc. (fig. 1b à 1f).

## Protection par diodes rapides

La protection classique par mise en antiparallèle d'une diode sur la charge inductive (fig. 1b) présente de nombreux avantages :

- surtension à l'ouverture pratiquement nulle,
- encombrement réduit,
- faible prix,
- bonne fiabilité,
- pertes permanentes négligeables.

Une diode rapide est nécessaire pour éviter tout phénomène de surtension dû au courant de recouvrement inverse de la diode.

Toutefois, lors de l'ouverture du circuit, le courant accumulé dans l'inductance décroît lentement à travers la diode et la résistance. C'est un inconvénient pour certaines applications. Par exemple, dans le cas d'une commande de bobine de relais, on peut enregistrer un retard important à l'ouverture (proportionnel à la constante de temps  $L/R$ ) entre la commande et le déclenchement du contact. Comment diminuer le temps d'extinction du courant dans l'inductance tout en gardant les avantages du montage de la figure 1b avec diode de récupération ?

Il suffit d'utiliser une diode « Transil » montée en série avec la diode de récupération (ou une « Transil » bidirectionnelle). La tension négative qui apparaît aux bornes de la « Transil » après la coupure accélère le processus d'extinction.

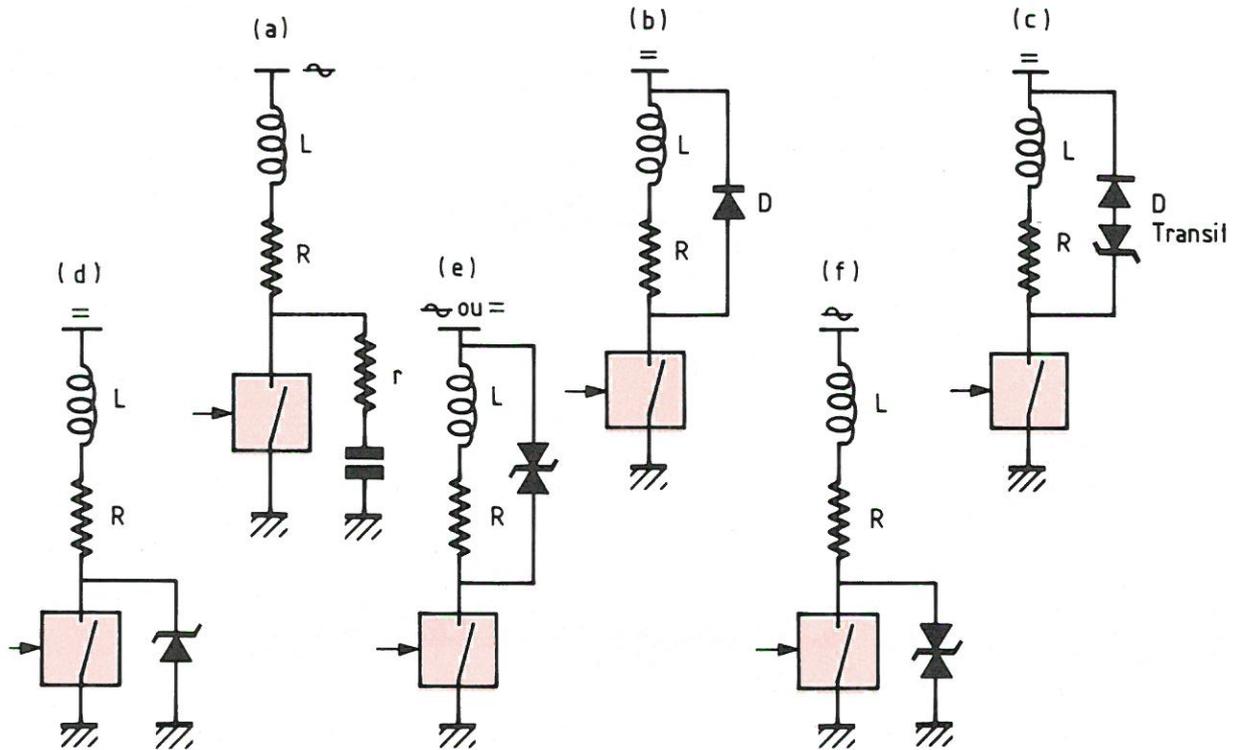


Fig. 1. — Protection d'une commande de relais par : réseau RC alternatif (a); diode rapide, continu (b); diode et « Transil » (c); « Transil » unidirectionnelle (d); « Transil » bidirectionnelle; alternatif ou continu (e), alternatif (f).

## Protection par diode « Transil »

La « Transil » est une diode à avalanche spécialement conçue pour écrêter des surtensions et dissiper en régime transitoire. Elle présente aussi une bonne possibilité d'absorption en puissance moyenne. Elle existe en différents boîtiers couvrant une gamme de tensions étendue (5 V à 600 V). De plus, on peut trouver dans les notices techniques tous les éléments indispensables pour les calculs de puissance et d'évaluation de température ( $Z_{th}$ ,  $R_{th}$ ...). La « Transil » est donc parfaitement adaptée pour cette application.

Dans le cas d'une alimentation continue, trois variantes sont envisageables :

— Montage figure 1d : c'est une solution économique qui ne nécessite qu'une « Transil » unidirectionnelle, mais le courant restitué par l'inductance s'écoule à travers l'alimentation et risque de « polluer » les masses.

— Montage figure 1c et e : le courant de décharge inductive ne circule que dans la boucle LRD ; ainsi, il ne crée pas de perturbations dans les masses. C'est une solution un peu plus onéreuse, puisque deux diodes

ou une « Transil » bidirectionnelle sont nécessaires. Dans le cas d'une alimentation alternative sinusoïdale pour de faibles puissances, les montages de la figure 1e et f sont bien adaptés pour limiter les surtensions inductives. La « Transil » apporte donc un « plus » dans les circuits de commande des relais. Elle assure une protection efficace et fiable, tout en réduisant le retard entre la commande et le déclenchement du contact.

## Comparaison diode de récupération — diode « Transil »

La figure 2 compare le temps de décroissance du courant dans la charge inductive dans le cas d'une diode de récupération (a) et d'une diode « Transil » (b).

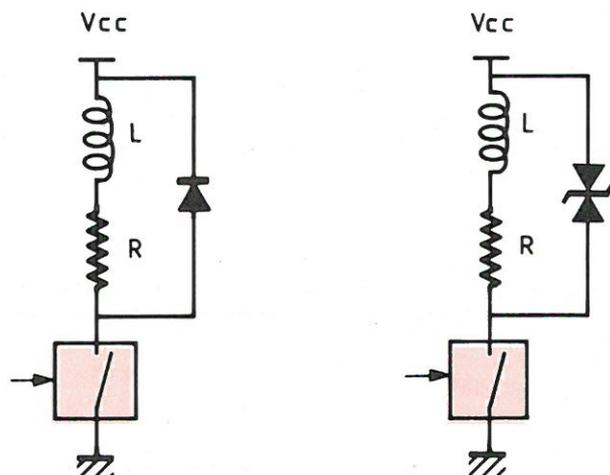


Fig. 2. — Montages de base : à diode classique (à gauche), à « Transil » (à droite), correspondant aux figures 2a et 2b de la page suivante.

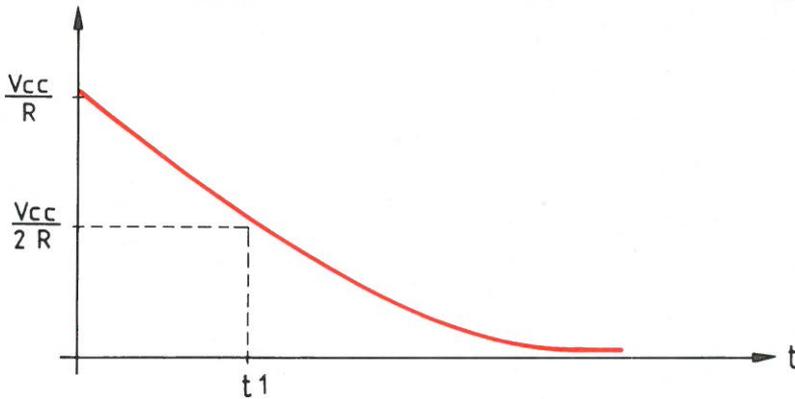


Fig. 2a. - Dans le montage à diode de récupération, le courant décroît lentement vers zéro.

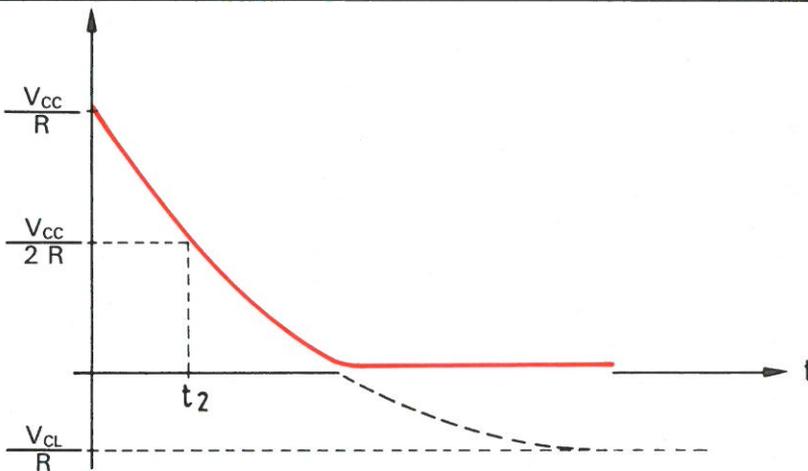


Fig. 2b. - Dans le montage à diode « Transil », le courant décroît brutalement (asymptote  $-V_{CL}/R$ ).

Le rapport  $t_2/t_1$  caractérise la diminution du temps que met le courant à décroître lorsqu'on utilise une « Transil ». On obtient :

$$\frac{t_2}{t_1} = \frac{1}{1 + 1,4 (V_{CC}/V_{CL})}$$

$V_{CL}$  est la tension aux bornes de la « Transil » lorsque le courant de la charge la traverse.

Si l'on choisit  $V_{CL} \approx V_{CC}$ , on limite la surtension à une valeur raisonnable, et le temps  $t_2$  ne représente plus que  $0,4 t_1$ . En choisissant  $V_{CL}$  plus élevé, on peut réduire  $t_2$  à des valeurs très faibles et atteindre la limite mécanique donnée par le relais.

### Cas du transistor de commutation

Soit le montage de la figure 3.

On désire protéger le transistor par une « Transil » dont la tension d'écrêtage ne doit en aucun cas dépasser  $V_{CL} = 85 \text{ V}$ .

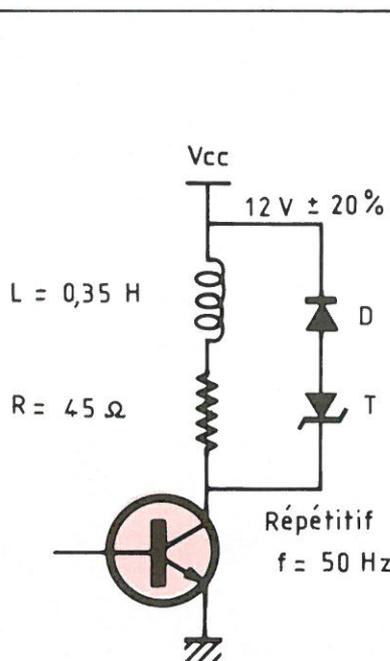


Fig. 3. - Montage d'un transistor de commutation.

### Méthode de calcul

Pour éviter des calculs fastidieux, nous poserons l'hypothèse :

$V_{CL} \approx V_{BR}$  valable uniquement dans le cas des surcharges répétitives, avec  $V_{BR}$  : tension de la « Transil » à 1 mA.

L'expérience montre que cette hypothèse se vérifie avec des « Transil », dans la majorité des cas, car on est obligé de la choisir à partir de sa résistance thermique (il n'en est pas de même avec les Zener qui ont des résistances dynamiques plus élevées).

Déterminons maintenant la puissance moyenne  $P_{AV}$ .

Une valeur approchée peut être obtenue en supposant que toute l'énergie contenue dans l'inductance est absorbée par la « Transil » (cette hypothèse se rapproche d'autant plus de la réalité si le rapport  $V_{BR}/V_{alim}$  est grand).

$$P_{AV} = \frac{1}{2} LI^2 f$$

$$= \frac{1}{2} \cdot 0,35 \left( \frac{12 + 2,4}{45} \right)^2 \cdot 50 = 0,9 \text{ W}$$

La tension d'alimentation variant entre 9,6 V et 14,4 V, la tension de veille  $V_{RM}$  de la diode « Transil » devra être supérieure ou égale à 14,4 V.

#### ● Premier choix

Diode type BZW 04 · 61,  
 $V_{RM} = 60,7 \text{ V} (> 14,4 \text{ V})$ ,  
 $V_{BR \text{ max}} = 82,5 \text{ V}$ ,  
 $R_{th} = 100 \text{ }^\circ\text{C/W}$ ,  
 boîtier F126.

- Calcul de  $T_j$

$$T_j = T_{amb} + P_{AV} \cdot R_{th} = 50 + 90$$

$$= 140 \text{ }^\circ\text{C} (< T_{j \text{ max}} = 150 \text{ }^\circ\text{C}).$$

Cette valeur est compatible avec les caractéristiques de la « Transil », mais nous estimons que le coefficient de sécurité est un peu faible.

#### ● Deuxième choix

Diode type PFZ75,  
 $V_{BR \text{ max}} = 82,5 \text{ V}$ ,  
 $R_{th} = 75 \text{ }^\circ\text{C/W}$ ,  
 $V_{RM} = 60,7 \text{ V} (> 14,4 \text{ V})$ ,  
 boîtier DO27A.

- Calcul de  $T_j$

$$T_j = 50 + 68$$

$$= 118 \text{ }^\circ\text{C} (< T_{j \text{ max}} = 175 \text{ }^\circ\text{C}).$$

– Détermination de  $V_{CL}$

On voit en consultant les notices que pour un niveau de courant aussi faible,  $V_{CL} \approx V_{BR}$ .

– Correction de température

La tension  $V_{CL}$  a pour expression à 118 °C :

$$\begin{aligned} V_{CL}(118\text{ °C}) &= V_{CL}(25\text{ °C}) [1 + \alpha_t (118 - 25)] \\ &= 82,5 [1 + 10,5 \cdot 10^{-4} (93)] \\ &= 90,5\text{ V.} \end{aligned}$$

Cette valeur est trop élevée.

● Troisième choix

Diode de type PFZ 68,  
 $V_{BR\text{ max}} = 74,8\text{ V}$ ,  
 $V_{RM} = 55,1\text{ V} (> 14,4\text{ V})$ ,  
 boîtier DO 27A.

On a :  $V_{CL}(118\text{ °C}) = 1,098 \times 74,8 = 82,5\text{ V}$ .

La « Transil » PFZ 68 convient.

Remarque : cet exemple montre qu'à la dispersion propre du composant il faut ajouter la dérive due à la variation de température.

On remarque aussi que cette dérive est beaucoup plus importante que la différence  $V_{CL} - V_{BR}$ .

La figure 4a et 4b donne les courbes de la résistance thermique jonction-ambiante  $R_{th}$  en fonction de la longueur L des connexions, pour différents boîtiers de « Transil ». a : montage sur circuit imprimé ; b : radiateur infini.

A. Bernabé  
 Laboratoire d'Applications  
 Thomson-Semiconducteurs  
 Tours

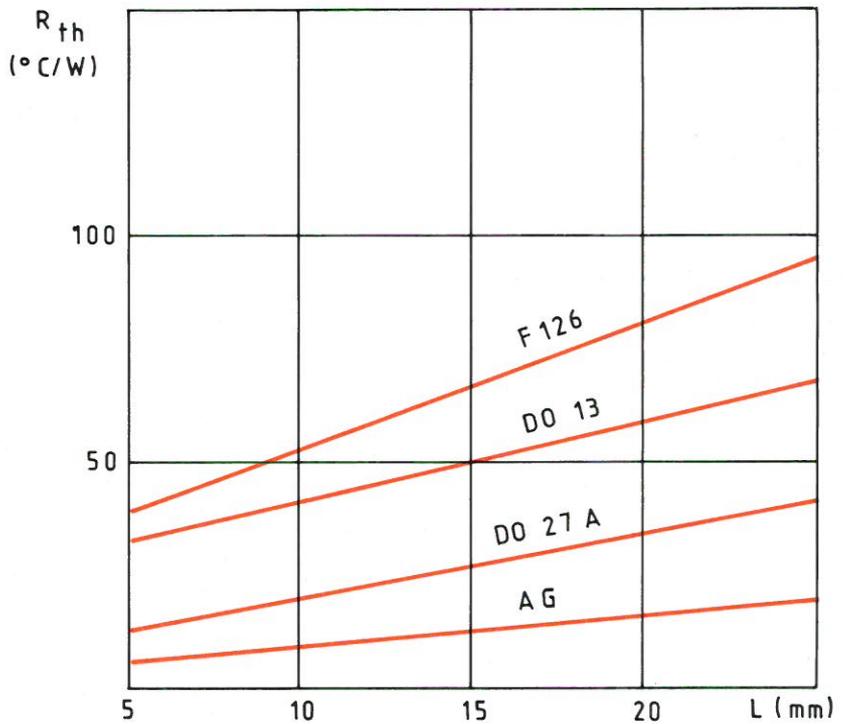
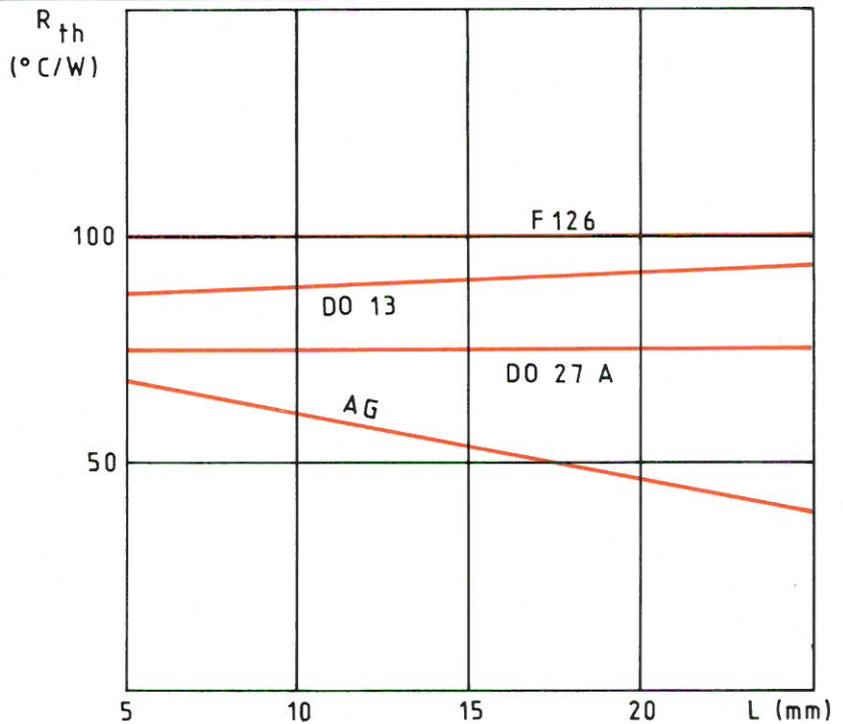


Fig. 4a (en haut). – Résistance thermique jonction-ambiante en fonction de la longueur des connexions : montage sur circuit imprimé.

Fig. 4b (en bas). – Montage dit « radiateur infini ».

**LES RÉSULTATS DÉFINITIFS  
 DE NOTRE GRAND CRITÉRIUM  
 D'APPLICATIONS AUTOUR DU  
 « MICROPROCESSEUR MIW-E »  
 SERONT PUBLIÉS DANS NOTRE NUMÉRO 45 (SORTIE FIN NOVEMBRE)**

Composants

# Les RAM statiques en technologie H-C-MOS

Les concepteurs de systèmes sont habitués à faire face au compromis rapidité/consommation pour les mémoires. Habituellement, si la conception nécessite une RAM très rapide, on sacrifie la consommation. Si l'on cherche une faible consommation ou la sauvegarde par batterie, on choisit des RAM lentes. Dans le passé, par exemple, si une RAM statique 45 ns était nécessaire, le concepteur était obligé d'utiliser une RAM N-MOS, avec une consommation supérieure aux possibilités de la sauvegarde par batterie ; ou, si la sauvegarde était absolument nécessaire, la RAM C-MOS 16 K la plus rapide, avec des cellules mémoires à six transistors très faible consommation, ayant un temps de cycle de 200 ns. Pour des vitesses plus élevées, il y avait des modèles de 100 et 120 ns de 16 K, à cellules « mixed MOS » (4 transistors, 2 résistances) qui accroissent la consommation en veille.

## 45 ns pour 0,5 $\mu$ A

La sévérité de ce compromis entre vitesse et consommation s'est réduite avec l'introduction d'une nouvelle RAM qui atteint un record. Ce circuit est la 21C16, une mémoire RAM 16 K statique de *Solid State Scientific*. Ses temps d'accès et de cycle ne dépassent pas 45 ns. Elle ne demande que 0,5  $\mu$ A en mode veille et seulement 40 mA en fonctionnement.

La performance supérieure de cette nouvelle RAM statique C-MOS 2 K  $\times$  8 est obtenue en partie grâce à un nouveau processus de fabrication H-C-MOS III. C'est un procédé direct et économique à portes de 1,5  $\mu$ m, avec

jonctions enterrées par implantation ionique, porte à faible épaisseur d'oxyde, un seul niveau de silicium polycristallin, un seul niveau de métallisation, alignement des tranches pas à pas, gravure sèche. Plusieurs techniques de conception ont été employées pour réduire la consommation en veille et en fonctionnement et accélérer la vitesse.

La combinaison d'une grande vitesse et d'une faible consommation rend la mémoire 21C16 très intéressante dans les systèmes rapides comme mémoire cache, mémoires de contrôle, traitement du signal à haute vitesse et systèmes de communication de données rapides.

## Les critères de conception

Le premier objectif, dans la conception de la 21C16, a été d'offrir à l'utilisateur la consommation la plus faible possible. De ce fait, elle a été conçue en utilisant une cellule mémoire à six transistors qui ne présente qu'un très faible courant de fuite de jonction. (Le courant de fuite pour les 16 384 cellules du circuit complet n'est que de quelques picoampères.) Les cellules ne contiennent pas de résistance en silicium polycristallin ni d'éléments à appauvrissement, qui sont courants dans les technologies de RAM « mixed MOS » et N-MOS, et qui consomment de ce fait plus de puissance.

Le second objectif était de minimiser autant que possible le temps d'accès. Pour augmenter la rapidité, on a développé un procédé de fabrication, par implantation ionique, à jonction enterrée et à géométrie fine, de haute densité. Ce processus, ainsi que le soin apporté à la fabrication, procurent à la 21C16 un temps d'accès typique de 40 ns. Parmi les techniques de conception mises en œuvre pour accroître la vitesse, il y a la détection de transition d'adresse pour l'égalisation des colonnes, le préchargement des adresses de rangées, et des « drivers » de milieu de rangées. Le détail de ces techniques, ainsi que plusieurs autres techniques de réduction de la consommation et le processus utilisé sont décrits dans les chapitres suivants.

Pour réduire les coûts, un certain nombre d'innovations techniques ont été utilisées afin de rendre le processus de fabrication aussi direct et simple que possible. Sans les contraintes de faible consommation et de grande vitesse, beaucoup de processus de conception peuvent être choisis pour réduire les coûts. Par exemple, les rangées redondantes permettent une réduction du coût par accroissement du rendement.

L'organisation en  $2\text{ K} \times 8$  et le brochage de type 6116 ont été choisis en raison de leur popularité auprès des concepteurs de systèmes. Cette organisation entraîne également une consommation plus basse que celle des autres organisations 16 K.

### Comment obtenir une faible consommation

Le premier objectif, une faible consommation, a imposé l'utilisation

d'une cellule mémoire à six transistors. Outre la conception de la cellule, plusieurs autres techniques ont été mises en œuvre pour réduire autant que possible la consommation. Par exemple, les circuits périphériques, autour de la zone de mémoire, ont été conçus pour ne consommer du courant que lorsque la RAM est en cours d'utilisation. La broche « chip-enable » (CE) inhibe tous les circuits qui pourraient servir de chemin au courant. Ces circuits sont les décodeurs de rangées et de colonnes, les amplificateurs de détection, le détecteur de transition d'adresse, les circuits de détection de fusibles (utilisés dans le schéma de redondance des rangées). Pour réduire encore la consommation, des portes NOR ont été incorporées à chacune des entrées, sauf sur (CE) qui est la fonction de commande de ces portes. La conception de la 21C16 utilise une structure de portes NOR sur chaque entrée, ce qui évite la consommation en courant lié aux entrées flottantes, en les inhibant avec le signal « chip enable » (CE). Dans une conception dépourvue de ces portes, l'étage d'entrée est un simple inverseur. Si une entrée est flottante, ou polarisée près du seuil de transition logique, l'inverseur consomme une puissance significative parce que les canaux P et N de l'élément d'entrée conduisent simultanément. Ce type d'étage d'entrée est indésirable pour cette raison. Les différentes structures d'étages d'entrées sont illustrées à la figure 1.

Bien que moins critique que le courant de veille, le courant de fonctionnement a aussi été considéré. Par un choix judicieux du schéma du décodeur, la 21C16 a été conçue pour être disponible et lue (ou écrite) sur une moitié seulement, en un même temps. Ceci évite à la moitié des décodeurs

« drivers » de rangée, des amplificateurs de détection et des éléments de charge des colonnes, de consommer du courant pendant la totalité du cycle mémoire. Dans beaucoup de modèles, de mémoires, le préchargement des lignes de colonnes (ou lignes de bits, comme on les appelle souvent) est utilisé pour porter toutes les colonnes au même potentiel pour préparer l'opération de lecture ou d'écriture. Ce préchargement accroît significativement la consommation. La conception améliorée de la 21C16 utilise la détection de transition d'adresse pour activer les éléments d'égalisation des colonnes plutôt que de précharger ces éléments, ce qui consomme plus.

### Comment obtenir une grande vitesse d'exécution ?

Pour atteindre le niveau de performances à grande vitesse de cette conception, un nouveau processus a été développé et plusieurs techniques intéressantes ont été employées. Le processus de développement a été soigneusement étudié pour obtenir des circuits très rapides sans recourir à des étapes de fabrication « exotiques » et coûteuses telles que le double puits ou la double métallisation. Ce nouveau processus, le H-CMOS III, est direct et économique, facile à industrialiser, car il emploie un seul niveau de métallisation, un niveau de silicium polycristallin, des puits N et l'implantation ionique. L'alignement direct pas à pas de la tranche et la gravure sèche permettent la géométrie suffisamment fine indispensable pour fabriquer économiquement le circuit. Ces caractéristiques sont rappelées dans le tableau 1.

#### STRUCTURES D'ENTREE

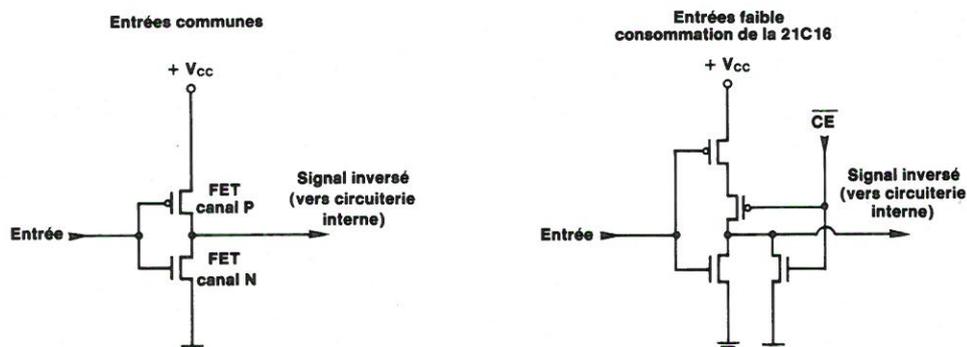


Fig. 1

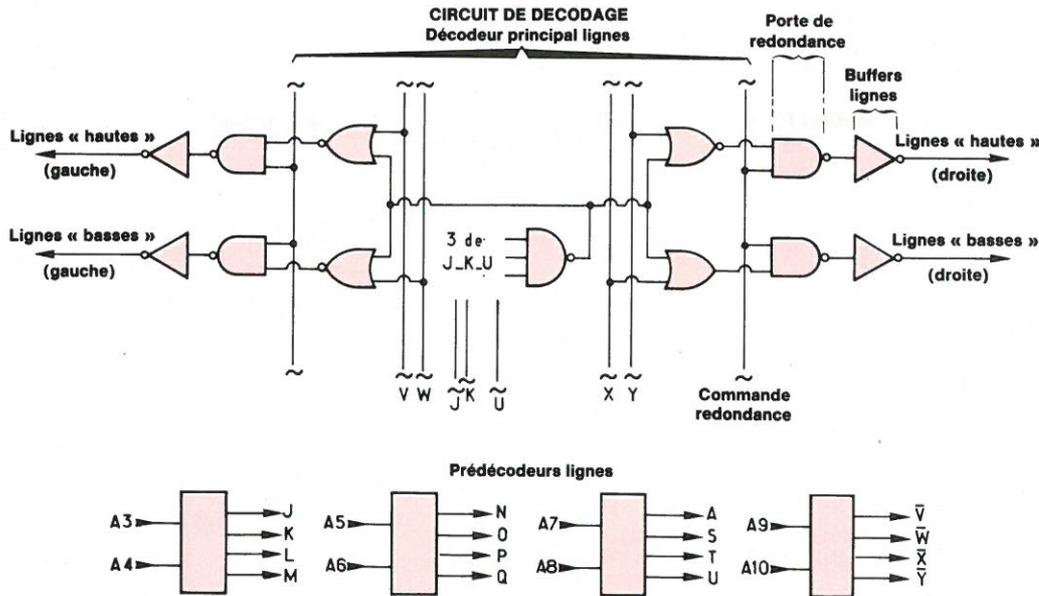


Fig. 2

Tableau 1. - Taille des éléments en H-C-MOS III.

Longueur des canaux (réelle)	
Canal N :	1,5 $\mu\text{m}$
Canal P :	1,5 $\mu\text{m}$
Largeur du Si polycristallin :	3,5 $\mu\text{m}$
Taille du contact :	2 x 2 $\mu\text{m}$
Largeur de l'élément :	5 $\mu\text{m}$
Largeur du métal :	4,5 $\mu\text{m}$
Épaisseur d'oxyde de la porte :	260 Å
Profondeur des jonctions	
N+ :	0,2 $\mu\text{m}$
P+ :	0,4 $\mu\text{m}$

Une des méthodes d'accroissement de la vitesse, la plus intéressante employée dans la conception de la RAM, est l'utilisation du précodage de l'adresse de rangée (fig. 2). Bien que cela complique quelque peu le circuit, on gagne néanmoins en performances. Dans ce cas, cette conception permet de réduire le temps d'accès d'environ 15 % par rapport au décodage conventionnel. Le schéma de précodage choisi aide également à réduire la consommation en fonctionnement, en permettant la déconnexion de la moitié du réseau et des circuits associés, comme décrit plus haut.

Le schéma de précodage fonctionne de la manière suivante. Les rangées adressées correspondent aux adresses A3 et A10 (A0 à A2 sont les adresses des colonnes). Chaque précodeur se comporte comme un décodeur de deux vers quatre lignes,

décodant des paires d'adresses. Il y a quatre précodeurs de rangées : le premier A3 et A4, le second A5 et A6, le troisième A7 et A8 et le dernier A9 et A10. Le décodeur principal de rangées est constitué d'une porte NAND à trois entrées, suivie par une NOR à deux entrées, suivie par une NAND à deux entrées, elle-même suivie par un inverseur pour commander la rangée.

Les sorties prédecodées dérivées de A3 à A8 sont décodées par la porte NAND à trois entrées du décodeur principal de rangée. Le réseau est constitué de 128 rangées et 128 colonnes. Le prédecodage de A3 à A8 et la porte NAND à trois entrées assurent une sélection de 1 sur 64. Comme il y a 128 rangées, il faut un niveau de décodage en plus. La sortie de chaque NAND à trois entrées est reliée à deux paires de portes NOR à deux entrées, une paire par côté. Les sorties du précodeur de A9 et A10 sont reliées à ces mêmes portes NOR permettant la sélection de la rangée supérieure ou inférieure de la paire de rangées pouvant être sélectionnée par la porte NAND à trois entrées, et permettant la sélection du côté gauche ou droit de la mémoire. Ces deux niveaux du décodeur principal de rangée (portes NAND à trois entrées et NOR à deux entrées), combinés aux précodeurs de rangée, décodent uniquement la demi-rangée désirée sur les 128. Le niveau suivant du décodeur principal est une NAND à deux entrées. Cette porte permet de

déconnecter une rangée « donnée » et de la remplacer électriquement par la rangée redondante. La rangée à remplacer est déterminée au moment du test fonctionnel de la puce. De petits fusibles en silicium polycristallin peuvent être sélectivement programmés pour déterminer quelle rangée redondante est désignée pour le remplacement.

L'étage final du décodeur principal est un « buffer » inverseur assez puissant pour piloter la rangée rapidement. Comme le temps de propagation de la ligne de rangée est un des plus longs et joue sur le temps d'accès dans n'importe quelle conception de mémoire, les concepteurs de la 21C16 ont ajouté des « buffers » au milieu de la rangée pour réduire ce temps. Ceci équivaut à insérer un second jeu de « drivers » de bus à micchemin sur ce bus, qui est en général très « chargé ».

Une autre technique utilisée dans la conception de la 21C16 pour accroître la vitesse sans la consommation est la détection différentielle et l'égalisation des colonnes. Pour lire rapidement, l'amplificateur de détection doit être sensible à une petite transition des colonnes (ou lignes de bit). Des amplificateurs très sensibles sont susceptibles de réagir au bruit intrinsèque de la puce et de donner de fausses lectures. La 21C16 a été conçue avec des charges de colonnes faibles (élé-

ments de polarisation) pour réduire la consommation.

La détection différentielle est employée pour réduire les effets des bruits de mode commun apparaissant sur les lignes de bits, tout en accroissant la sensibilité des FET de la cellule.

Une ligne de bits sera mise lentement au niveau bas par la cellule alors que l'autre sera mise au niveau haut. L'amplificateur de détection ne peut détecter rapidement laquelle des lignes descend au niveau bas que si le seuil de l'amplificateur est faible. Mais, pour avoir un faible seuil de détection tout en ayant une lecture correcte, il faut que les lignes de bits démarrent chaque cycle à une tension égale ; la cellule mémoire est alors la seule source du signal différentiel.

De par sa conception, la 21C16 effectue cette opération par détection de la transition d'adresse et égalisation de colonne. Lorsqu'une adresse change, si le circuit est déjà activé, un nouveau cycle de lecture ou d'écriture peut commencer. Chaque rangée a un détecteur de transition, qui donne une impulsion en sortie si cette adresse change. Toutes ces impulsions sont acheminées sur des portes OR dont la sortie attaque le circuit d'égalisation de colonne pendant le court instant où les décodeurs de rangées sont en transition. Ensuite, les décodeurs ont sélectionné une nouvelle rangée, les paires de lignes de bits ont toutes été égalisées et les éléments d'égalisation sont de nouveau coupés. Cette égalisation laisse le circuit dans l'état où l'amplificateur de détection peut accéder rapidement, avec une grande stabilité et fiabilité de la lecture. La figure 3 illustre la cellule, les charges de colonnes, les circuits d'égalisation et la configuration de l'amplificateur de détection.

### Simplification de la sauvegarde par batterie

La très faible consommation qui découle de la cellule mémoire C-MOS à six transistors rend la 21C16 idéale pour les systèmes nécessitant une grande vitesse de fonctionnement et une conservation des données en dépit d'une interruption d'alimentation. La 21C16 a été conçue avec des portes en entrées et avec un réseau de protection d'entrée spécial pour simplifier la conception des systèmes de sauvegarde sur batterie. Le détail

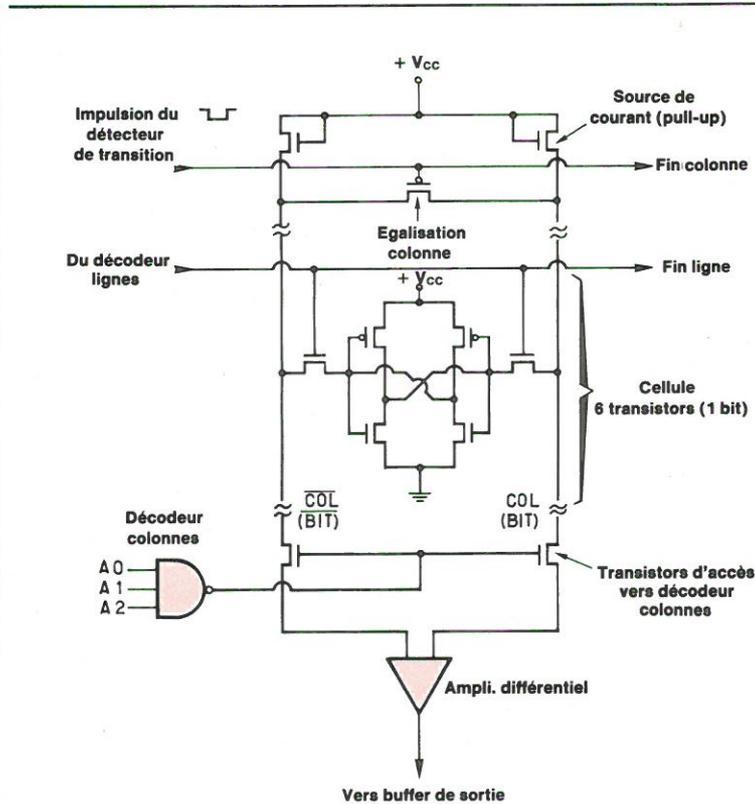


Fig. 3

de la structure des portes d'entrée a été décrit plus haut. Bien qu'elle réduise la consommation normale du système, le bénéfice le plus important est l'élimination des raccords d'entrée et la réduction de la consommation de la batterie en mode sauvegarde. Une entrée inverseuse normale ne peut être laissée flottante pendant la durée de la sauvegarde sans pénaliser la consommation de la batterie. La solution traditionnelle est de forcer le concepteur du système à placer des résistances sur toutes les entrées de la mémoire. La broche « chip enable » (CE) est portée à la tension d'alimentation de la batterie ou à la masse. Le coût, la consommation et les inconvénients dans la conception dues à ces résistances sont éliminés avec les portes d'entrée de la 21C16. Avec cette structure, tous les courants d'entrée sont bloqués lorsque la broche (CE) est à l'état haut. Cette caractéristique réduit les contraintes de conception du système au seul maintien de (CE) à l'état haut pendant les périodes de sauvegarde.

La conception traditionnelle des sauvegardes par batterie utilise des décodeurs TTL à collecteur ouvert avec des résistances de « tirage » ou des décodeurs C-MOS alimentés par la tension de batterie pour maintenir

la commande (CE) à l'état haut pendant la période de sauvegarde. Ces approches sont mal adaptées à la 21C16, car ces décodeurs assez lents ralentissent son fonctionnement. Une meilleure solution consiste à utiliser un décodeur de la famille FAST, tel que le 74F138 ou 74F139 dont le délai de propagation est inférieur à 10 ns.

Toutefois, une étude poussée de ces circuits révèle qu'un courant important les traverse lorsque l'entrée (CE) est portée à la tension de la batterie alors que l'alimentation du décodeur est à zéro. Ce chemin de courant est un circuit série consistant en une diode Schottky, une jonction base-collecteur (PN) d'une résistance Schottky, et la résistance collecteur du Darlington de « tirage » ( $\approx 40 \Omega$ ) vers le  $V_{cc}$  du décodeur. Il y a aussi d'autres cheminements cachés au travers des circuits internes du décodeur vers ses broches d'entrée. Ils sont habituellement équivalents à deux diodes, en série avec environ 15 k $\Omega$  selon la conception du décodeur. Ces circuits « cachés » consomment plus de courant que la RAM C-MOS, aussi doivent-ils être évités dès la conception. La solution la plus directe est de placer un interrupteur entre la sortie du décodeur et l'entrée (CE), avec une résistance de « tirage » vers l'alimen-

tation batterie du côté de la broche (CE). Cet interrupteur doit être choisi pour ne causer aucun retard significatif et aucun courant de fuite. Deux choix sont possibles : des interrupteurs à FET discrets et un circuit intégré interrupteur analogique.

Des quadruples interrupteurs analogiques économiques existent en boîtier plastique 14 broches (par exemple le 4016 et 4066). Les interrupteurs analogiques introduisent un petit retard, en raison de la résistance série à l'état conducteur et de la capacité parasite de (CE). On peut utiliser des FET canal N à enrichissement, en boîtier TO92 ou en réseaux logés dans un boîtier 14 broches. Leur résistance à l'état passant est suffisamment faible pour que RC soit négligeable, mais ils coûtent un peu plus cher que le circuit intégré. La figure 4 illustre l'utilisation d'un interrupteur analogique pour la commande de (CE), ainsi qu'une technique d'isolation de la batterie commune.

Un second souci souvent rencontré par les concepteurs d'un système de sauvegarde par batterie est que la plupart des RAM C-MOS n'autorisent pas des tensions d'entrées supérieures à  $V_{cc} + 0,3 V$ . Ceci résulte de la double diode de protection d'entrée qui protège contre les décharges élec-

trostatiques. Lorsqu'elles sont polarisées en direct, les diodes forment une partie de la structure parasite PNP. Cette structure agit comme un thyristor et cause souvent un problème de verrouillage. Une fois verrouillée, la RAM se comporte comme un excellent thyristor et consomme une puissance considérable jusqu'à ce que l'alimentation soit interrompue. Au mieux, cela provoque une perte des données. Au pire, des dommages permanents peuvent affecter la RAM (fusion des fils de connexion, destruction des métallisations, etc.).

La conception de la 21C16 utilise un réseau de protection spécial à diode Zener qui permet des tensions d'entrées supérieures à  $V_{cc}$  (plus de 5 V !) sans risque de verrouillage. Ce réseau de protection d'entrée permet au concepteur de s'affranchir des circuits de mise en route. La figure 5 illustre la structure traditionnelle et la conception utilisée dans la 21C16.

### Souplesse de conception

Les broches de commande de la 21C16 sont directement conçues pour permettre une grande souplesse de fonctionnement. Ces broches de

commande sont « chip enable » (CE), « output enable » (OE) et « write enable » (WE). La fonction de commande « output enable », indépendante de la fonction « chip enable », permet une grande souplesse de conception et permet d'éviter le mélange de données sur un bus de données E/S commun.

La table de vérité du tableau 2 résume les modes de fonctionnement.

CE	WE	OE	Bus E/S	Mode
H	X	X	Haute impédance	Veille
L	L	X	Entrées actives	Ecriture
L	H	L	Sorties actives	Lecture
L	H	H	Haute impédance	Actif

La table de vérité montre que la broche « output enable » commande les sorties seulement lorsque (CE) est à l'état bas et (WE) à l'état haut. Ceci assure au concepteur une extrême liberté dans la définition de la largeur de l'impulsion d'écriture, et les synchronisations entre l'impulsion d'écriture et les données à écrire. L'impulsion « chip enable » peut également arriver avant ou après l'adresse, avec la commande du bus de sortie laissée à une impulsion de lecture séparée sur (OE).

### Considérations sur la conception du système

Rappelons que le principal objectif de la conception était une faible consommation. L'organisation en  $2 K \times 8$  réduit la consommation du système par rapport au  $4 K \times 4$  ou  $16 K \times 1$ . La majeure partie de la puissance totale consommée par les mémoires l'est lorsqu'elles sont activées à un instant donné. Les autres composants de la mémoire consomment seulement la puissance de veille. En choisissant une organisation superficielle et large pour la 21C16, les concepteurs peuvent être certains que la mémoire aura moins d'éléments actifs à un même instant.

Un exemple peut aider à illustrer cette économie de puissance. Supposons que la conception nécessite une mémoire de 32 K mots de 16 bits. Elle nécessite 32 RAM, organisées en  $16 K \times 1$  ou  $2 K \times 8$ . Si l'on choisit des  $16 K \times 1$ , 16 blocs fonctionne-

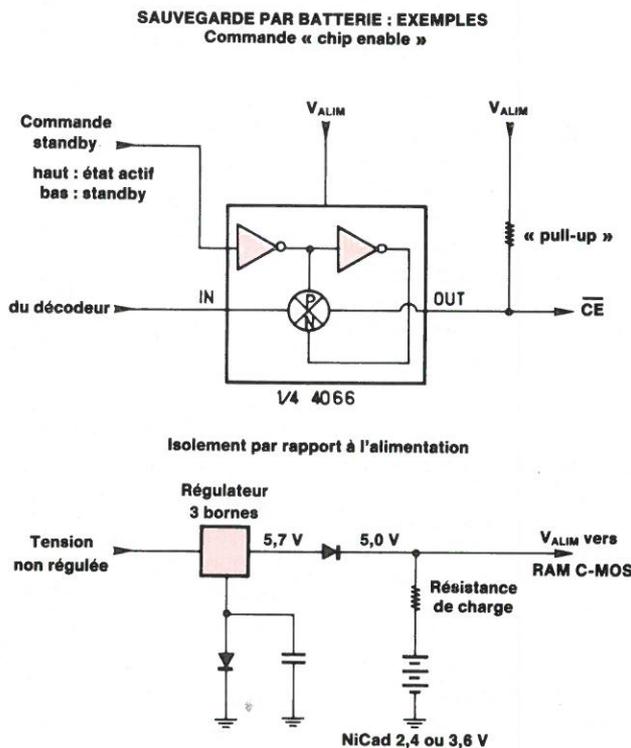


Fig. 4

Dunod

# des ouvrages de référence

nouveautés 85

## FILTRES ÉLECTRIQUES

M. HASLER, J. NEIRYNCK

Face à une technologie en perpétuelle évolution, les auteurs, à l'aide de nombreux exemples numériques proposent une conception centrale du filtre électrique et expliquent pourquoi certaines technologies se sont imposées.

Traité d'électricité, d'électronique et d'électrotechnique  
360 p - 160 F

## DISPOSITIFS À SEMICONDUCTEUR

J.-D. CHATELAIN

Un ouvrage de référence, complet sur le fonctionnement, les caractéristiques et les applications pratiques des principaux composants à semiconducteur : diodes, transistor bipolaire, thyristor, JFET, transistor MOS.

Traité d'électricité, d'électronique et d'électrotechnique  
336 p - 150 F

## DICTIONNAIRE MULTILINGUE D'ÉLECTRONIQUE anglais-allemand-français-néerlandais-russe

R.G. MIRIMANOV et al.

- 9000 termes sur les technologies les plus récentes de l'électronique (en tenant compte des normes et des concepts internationaux).

- Un outil indispensable pour traduire ou comprendre tout document d'électronique.

544 p - 250 F environ. En librairie fin novembre

CONSULTATION DU CATALOGUE ÉLECTRONIQUE EN LIBRAIRIE

SERVICE-LECTEURS N° 12

Composants

### PROTECTION PAR DIODES EN ENTREE

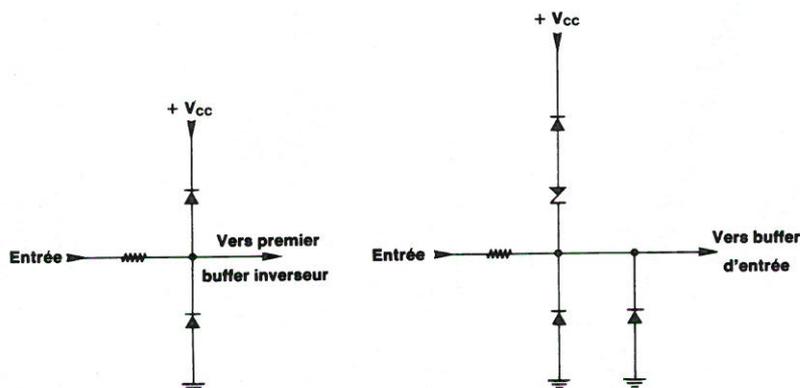


Fig. 5

ront ensemble à chaque cycle d'écriture ou de lecture, 16 autres étant en mode veille. Si l'on choisit une  $2K \times 8$ , deux seulement fonctionneront, les 30 autres étant en veille. La consommation de veille est de trois à quatre ordres de grandeur plus faible que celle de fonctionnement, la consommation de la mémoire sera huit fois plus faible. Le seul « coût » de ces économies de consommation est un accroissement de la complexité de la logique de décodage, du temps d'accès dû aux capacités parasites plus grandes du bus de données, et un accroissement de l'encombrement sur la carte (parce que les RAM  $\times 1$  sont disponibles en boîtiers plus petits que les RAM  $\times 8$ ).

La 21C16 a été conçue pour commuter rapidement les charges capacitatives de bus. En fait, elle est spécifiée pour la vitesse indiquée avec une charge réellement élevée de 108 pF par sortie. La dégradation due à l'accroissement de la charge est typiquement de 0,06 ns/pF (pour chaque pF au-dessus de 100 pF), pour la 21C16.

### Conclusion

La 21C16 est une RAM C-MOS à très faible consommation, et cependant très rapide. Les performances du circuit découlent de la cellule à six transistors, du processus de fabrication avancé H-C-MOS III, et de plusieurs techniques de conception originales. Le résultat est un circuit peu coûteux et d'industrialisation facile, pour utilisation dans des systèmes à hautes performances. La taille de puce est de  $4,27 \times 4,83$  mm. Le circuit a été crédité de temps d'accès

typiques inférieurs à 40 ns, d'un courant de veille typique inférieur à  $0,5 \mu A$  et d'une consommation en fonctionnement de 45 mA. Des circuits sont disponibles avec des temps d'accès plus longs, spécifiés à 45,44 et 70 ns sur toute la gamme des températures commerciales. Des circuits aux spécifications militaires sont disponibles avec des temps d'accès de 70 et 90 ns.

La cellule à six transistors assure aussi la stabilité sous des conditions sévères, ce qui est bien pour les concepteurs de systèmes militaires. La 21C16 offre une grande immunité aux rayonnements X, elle peut supporter de plus grandes doses de radiations et montre moins de dégradation que ses homologues à quatre transistors employant des résistances de charge en silicium polycristallin.

La 21C16 est totalement conforme aux nouvelles normes MIL 883C. Le procédé H-C-MOS III, à une couche de métallisation et une couche de silicium polycristallin, passe aisément les tests d'examen au microscope électronique pour la phase de recouvrement par la métallisation.

Cette RAM haute performance devrait trouver une large utilisation dans les systèmes de haute performance tels que : traitement rapide du signal, systèmes de communications rapides, mémorisation de commande d'écriture, et mémoire cache pour processeurs rapides. Dans ces types de systèmes à haute vitesse, la 21C16 demande moins d'énergie que n'importe quelle RAM du marché.

Ch. Hochstedler  
Directeur commercial et Marketing  
Solid State Scientific

Analyse

# Circuits intégrés logiques : les technologies en présence

L'ingénieur de projet devant réaliser une carte en logique câblée à l'aide de circuits intégrés logiques standard doit effectuer un choix parmi les différentes technologies que lui offrent les fabricants de semi-conducteurs. Ce choix sera guidé par des considérations de performances électriques (vitesse, consommation, immunité aux bruits, sor-tance), de coût, de qualité et de fiabilité.

Il est donc indispensable de bien connaître les performances des familles bipolaires et C-MOS. De plus, pour chaque circuit, il est nécessaire d'examiner attentivement les caractéristiques de la fiche technique ou des spécifications, c'est-à-dire d'analyser et de comparer – outre le brochage et le mode de fonctionnement – les caractéristiques statiques (courants, tensions, ...) et dynamiques (vitesse) des circuits.

Le présent article a pour objet l'analyse des paramètres de spécification d'un circuit intégré logique, afin de guider le choix de l'utilisateur.

## Les technologies

### Circuits bipolaires

On distingue plusieurs séries compatibles qui se distinguent principalement par le compromis vitesse-puissance dissipée. Ce sont les suivantes :

- série 54/74 : technologie TTL standard (1964) ;
- série 54S/74S : technologie TTL Schottky (1970) ;
- série 54LS/74LS : technologie TTL « Low power Schottky » (1971) ;
- série 54ALS/74ALS : « Advanced Low power Schottky » (1982) ;

– série 54FAST/74FAST : « Fairchild Advanced Schottky TTL » (1983) ;

– série 54AS/74AS : « Advanced Schottky » (1983).

A titre de comparaison, la famille « AS » améliore la rapidité de la série Schottky dans un rapport de deux, et la puissance dissipée dans le même rapport, suivant les types. Les temps de propagation par porte sont de l'ordre de 1,5 ns.

La famille « ALS » améliore, quant à elle, à la fois vitesse et consommation dans un rapport de deux par rapport à la famille « LS ». Elle offre un temps de propagation de 4 ns et une dissipation de 1 mW par porte.

Les performances de la famille « FAST » se situent entre celles de la « ALS » et de la « AS ».

Les figures 1 et 2 détaillent les performances de ces technologies.

Remarquons que la série 54 répond aux normes militaires (circuit fonctionnel de  $-55^{\circ}\text{C}$  à  $+125^{\circ}\text{C}$ , avec  $V_{cc} = 5\text{V} \pm 10\%$ , ...), alors que la série 74 répond aux normes commerciales standard (circuit fonctionnel de  $0$  à  $70^{\circ}\text{C}$ , avec  $V_{cc} = 5\text{V} \pm 5\%$ , ...). La distinction s'effectuera au moment du test du circuit.

Le schéma électrique d'un inverseur en technologie LS et ALS est

représenté sur les figures 3 et 4. On remarquera la meilleure tension de seuil  $V_{TH}$  du ALS04 par rapport au LS04, ce qui donnera un meilleur comportement électrique aux extrêmes de température.

### Circuits MOS

L'évolution de la technologie C-MOS (fig. 5), associant le MOS canal P (ou P-MOS) avec le MOS canal N (ou N-MOS), permet de réaliser aujourd'hui des circuits logiques ayant des performances supérieures à celles de la série TTL LS.

Historiquement, notons les étapes suivantes :

- 1970 : série CD 4000 (C-MOS grille aluminium) ;
- 1972 : série MM74C (C-MOS grille aluminium) introduite par *National Semiconductor*. Les circuits proposés étaient compatibles en fonction et en brochage avec les circuits TTL LS. Les avantages par rapport aux familles logiques bipolaires sont la faible dissipation de puissance en statique, la bonne immunité aux bruits, la large gamme d'alimentation ( $V_{CC}$  de 3 à 15 V), la grande plage de température (de -40 à 85 °C pour les circuits commerciaux) ;

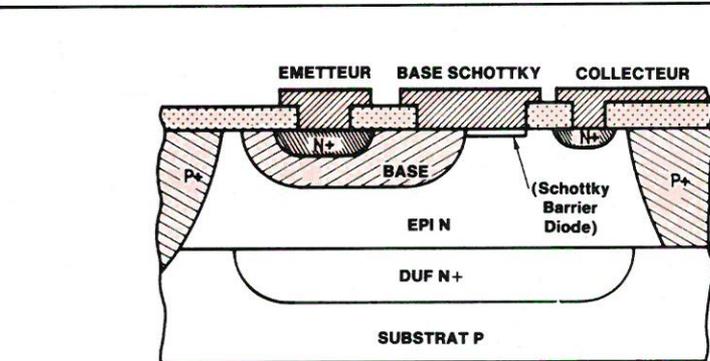
Les inconvénients sont la vitesse peu élevée, le faible courant de sortie, la consommation proportionnelle à la fréquence, la nécessité de prévoir un interface TTL-C-MOS (translation des niveaux logiques), la sensibilité aux charges électrostatiques ;

- 1982 : série 54/74HC (C-MOS grille polysilicium).

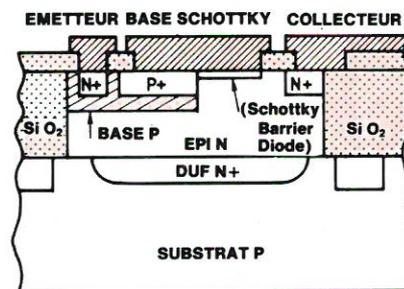
L'utilisation de la grille en polysilicium des transistors comme masque (ce qui permet de réaliser un autoalignement de la source et du drain), les progrès technologiques (implantation ionique, ...) ont permis de réaliser des circuits logiques C-MOS fonctionnant à des vitesses comparables aux circuits TTL LS, ceci avec des coûts très compétitifs à cause de la meilleure densité d'intégration.

### Comparaison des caractéristiques

Le tableau 1 résume quelques caractéristiques électriques des familles logiques les plus récentes. On notera qu'en cas de mixage TTL H-CMOS,



TECHNOLOGIE S/LS  
 • MASQUES CONVENTIONNELS  
 • ISOLATION PAR JONCTION



TECHNOLOGIE AS/ALS  
 • MASQUES COMPOSÉS  
 • IMPLANTATION IONIQUE  
 • ISOLATION PAR MUR D'OXYDE

Fig. 1. - Comparaison des technologies S/LS et AS/ALS.

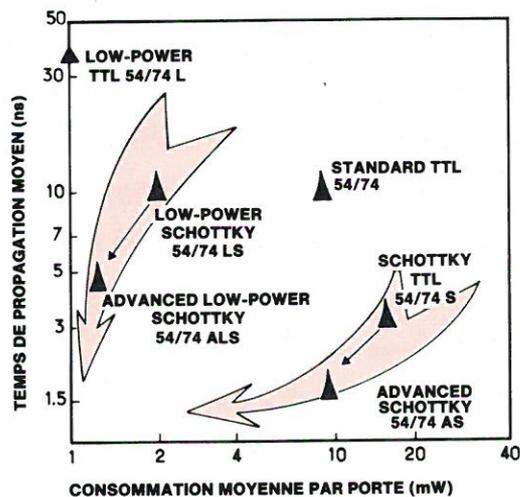


Fig. 2. - Evolution des performances vitesse et consommation.

avec une même tension d'alimentation de 5 V, une résistance de rappel au  $V_{CC}$  est nécessaire en sortie de la TTL pour obtenir un niveau de sortie  $V_{OH}$  accepté par l'entrée C-MOS (3,5 V). En revanche, dans l'autre sens, une sortie H-CMOS peut atta-

quer directement une entrée TTL. L'unique restriction concerne la sortie, c'est-à-dire les possibilités en courant des sorties H-CMOS.

La figure 6 montre l'évolution des temps de propagation en fonction de

la charge, et l'augmentation du courant en fonction de la fréquence, pour des portes logiques ET à deux entrées. On notera la puissance statique dissipée négligeable de la technologie C-MOS ; seuls les transistors qui commutent consomment du courant. En revanche, plus la fréquence augmente, plus la puissance dissipée en dynamique augmente.

## Spécification d'un circuit intégré

Pour une même technologie, les fabricants de semiconducteurs rassemblent les fiches d'utilisation dans des recueils (« data books »). La spécification comprend :

- la description du circuit (fonctionnement, etc.) ;
- les conditions extrêmes d'utilisation (électriques, environnement) ;
- les tests garantis (statique, dynamique).

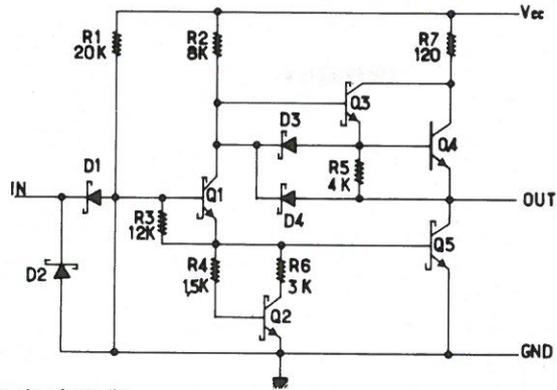
## Principaux paramètres électriques de la spécification

### ● Paramètres statiques

- $V_{IL}$ ,  $I_{IL}$  (ou  $V_{INO}$ ,  $I_{INO}$ ) : tension et courant d'entrée à l'état logique bas ;
- $V_{IH}$ ,  $I_{IH}$  : tension et courant d'entrée à l'état haut ;
- $V_{OH}$ ,  $I_{OH}$  : tension et courant de sortie à l'état haut ;
- $V_{OL}$ ,  $I_{OL}$  : tension et courant de sortie à l'état bas ;
- $V_{CC}$ ,  $I_{CC}$  : tension et courant d'alimentation ;
- $I_{OZH}$  : courant à l'état haut de la sortie en haute impédance (circuits 3 états),
- $I_{OZL}$  : courant à l'état bas de la sortie en haute impédance.

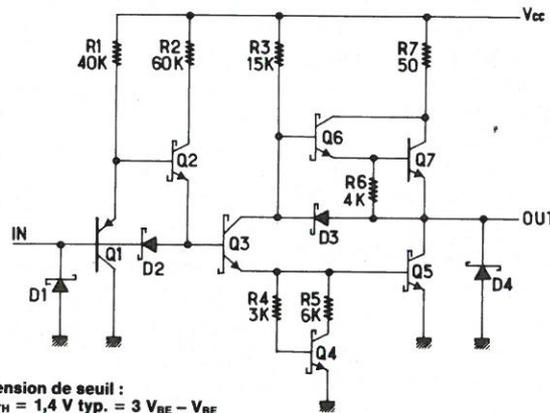
### ● Paramètres dynamiques

- $T_{PHL}$  : temps de propagation sortie haut vers bas ;
- $T_{PLH}$  : temps de propagation sortie bas vers haut ;
- $T_{SU}$  (« set up ») : temps d'établissement ;
- $T_H$  (« hold ») : temps de maintien ;
- $T_W$  : largeur d'impulsion (horloge) ;
- $T_{PZH}$ ,  $T_{PZL}$  : temps de passage de



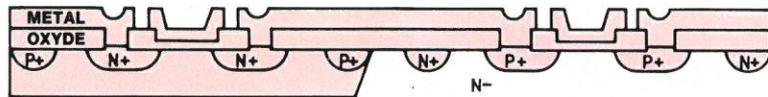
Tension de seuil :  
 $V_{TH} = 1,0 \text{ V typ.}$   
 $(V_{TH} = 2 V_{BE} - V_{FWD} = 0,7 \text{ V} + 0,7 \text{ V} - 0,4 \text{ V} = 1 \text{ V typ.})$

Fig. 3. - Schéma électrique d'une porte LS 04 (inverseur).

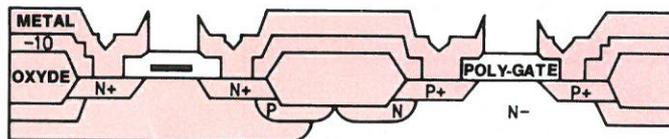


Tension de seuil :  
 $V_{TH} = 1,4 \text{ V typ.} = 3 V_{BE} - V_{BE}$   
 $= 3 \times 0,7 \text{ V} - 0,7 \text{ V} = 1,4 \text{ V}$   
 Géométries réduites  
 Diodes rapides

Fig. 4. - Schéma électrique d'une porte ALS 04 (inverseur).



C-MOS - GRILLE METAL



74 HC - GRILLE POLYSILICIUM

Fig. 5. - Evolution de la technologie C-MOS.

FAMILLE LOGIQUE		MOS « 74 HC »	BIPOLAIRE « 74 LS »	BIPOLAIRE « 74 ALS »	BIPOLAIRE « 74 FAST »
PARAMETRES					
Tension d'alimentation		3 à 6 V	5 V ± 5 %	5 V ± 10 %	5 V
Température de fonctionnement		- 40 à 85 °C	0 à 70 °C	0 à 70 °C	0 à 70 °C
$V_{IL}$ ( $V_{CC} = 5$ V)		1 V	0,8 V	0,8 V	0,8 V
$V_{IH}$ ( $V_{CC} = 5$ V)		3,5 V	2 V	2 V	2 V
$I_{IL}$ ( $V_{IL} = 0,4$ V)		1 $\mu$ A	0,4 mA	0,2 mA	0,6 mA
$I_{IH}$ ( $V_{IH} = 2,7$ V)		1 $\mu$ A	20 $\mu$ A	20 $\mu$ A	20 $\mu$ A
$I_{OL}$ ( $V_O = 0,4$ V) (standard buffer)		4/6 mA	8/24 mA	8/24 mA	20 mA
EXEMPLE		74 HC 00	74 LS 00	74 ALS 00	74 F 00
Courant de consommation (statique)					
$I_{CCH}$ MAX		40 $\mu$ A	1,6 mA	0,85 mA	2,8 mA
$I_{CCL}$ MAX		40 $\mu$ A	4,4 mA	3 mA	10,2 mA
$T_{PLH}$ *	MIN.	-	-	3 ns	2,4 ns
	TYP.	10 ns	9 ns	-	-
	MAX.	-	15 ns	11 ns	6 ns
$T_{PHL}$ *	MIN.	-	-	2 ns	2 ns
	TYP.	10 ns	10 ns	-	-
	MAX.	-	15 ns	8 ns	5,3 ns
* Circuit de test		$V_{CC} = 5$ V ; $C_L = 15$ pF ; $R = 2$ k $\Omega$ $T = 25$ °C		$V_{CC} = 4,5$ à $5,5$ V ; $C_L = 50$ pF $R_1 = R_2 = 500$ $\Omega$ ; $T = 0$ à $70$ °C	

Tableau 1. – Comparaison entre les différentes familles logiques.

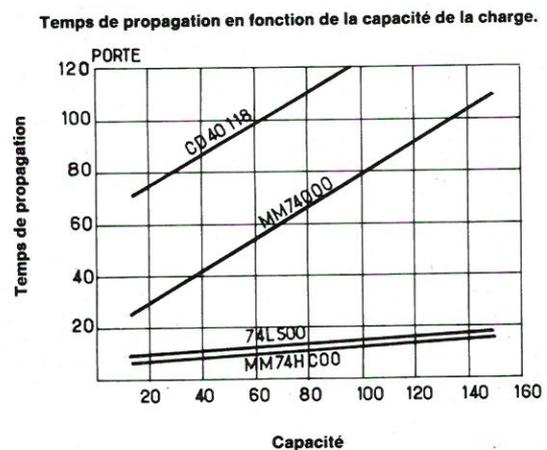
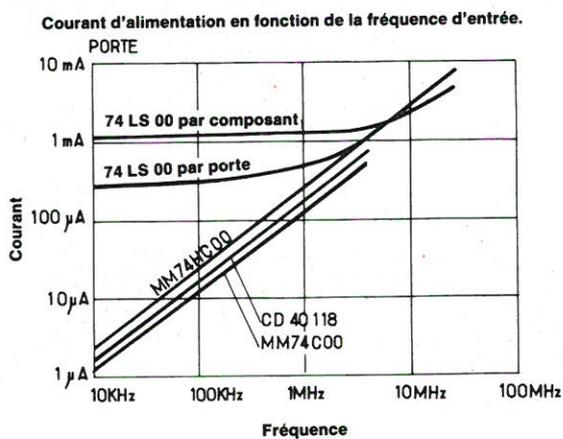


Fig. 6.

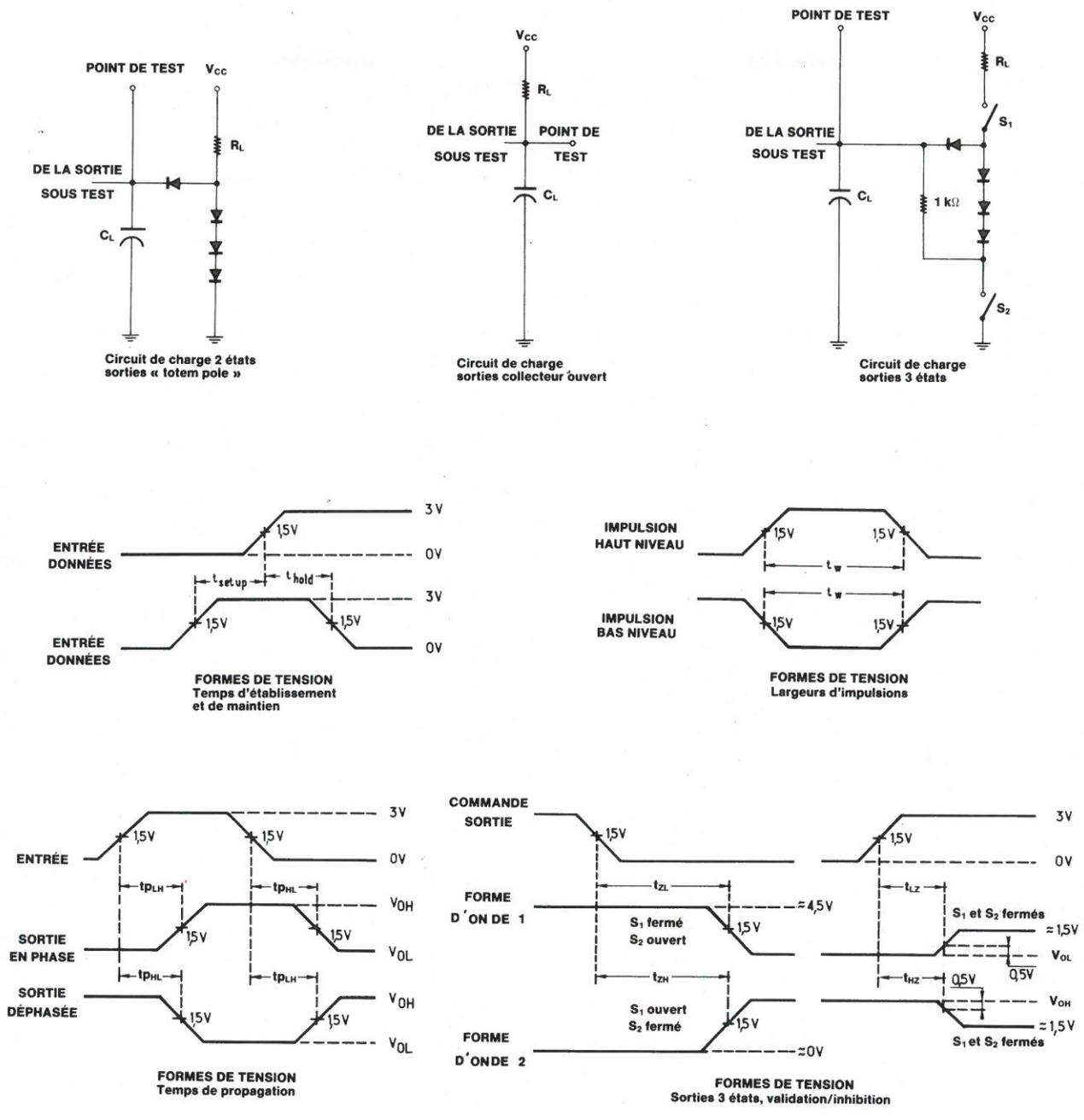


Fig. 7. - Conditions de mesure des paramètres électriques (Texas Instruments).

l'état haute impédance à l'état haut ou bas ;

- $T_{PHZ}$ ,  $T_{PLZ}$  : temps de passage de l'état haut ou bas à l'état haute impédance ;
- $T_R$  (« rise ») : temps de montée ;
- $T_F$  (« fall ») : temps de descente ;

Les valeurs de ces paramètres seront évidemment fonction du circuit de charge utilisé. La charge va dépendre du type de sortie (fig. 7). On distinguera en effet :

- les sorties « totem pole » (fig. 3 et 4),

- les sorties à collecteur ouvert, qui permettent de réaliser des fonctions logiques « ET CÂBLÉ » (fig. 8). Elles nécessitent une résistance de rappel au  $V_{CC}$ , pour fixer le niveau de sortie ;
- les sorties « 3 états » (fig. 9) adaptées à la transmission d'informations numériques sur une ligne omnibus. Les sorties des circuits sont branchées en parallèle sur la même ligne, mais les données ne sont transmises qu'à partir d'un seul circuit à la fois. Ces sorties présentent une faible impédance aux niveaux logiques haut et bas.

### Définitions

#### ● Immunité statique au bruit (ou marge de bruit)

- immunité statique au niveau 1 =  $V_{OH\ min} - V_{IH\ min}$  ;
- immunité statique au niveau 0 =  $V_{IL\ max} - V_{OL\ max}$ .

Ces paramètres permettent donc de connaître les variations de tension maximum autorisées sur les entrées/sorties des circuits. La figure 10 représente la courbe de transfert d'un inverseur bipolaire (TTL S) et montre les marges de bruit autorisées.

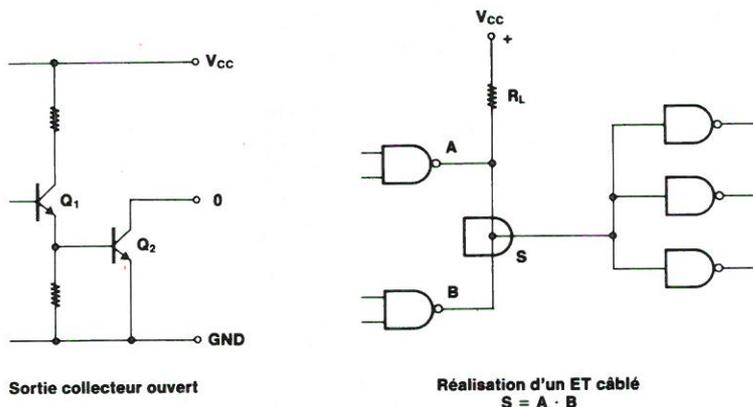


Fig. 8. - Etage de sortie collecteur ouvert. La résistance  $R_L$  fixe le niveau logique.

● Sortance (« fan out »)

La sortante (« FO ») représente le nombre maximum d'entrées qu'on peut brancher à la sortie d'un circuit, c'est-à-dire la capacité d'une sortie à fournir un courant à un certain nombre de charges. Autrement dit :

- au niveau haut,  $FO = I_{OH} / I_{OL}$  ;
- au niveau bas,  $FO = I_{OL} / I_{IL}$ .

Les circuits logiques bipolaires présentent des sortances beaucoup plus élevées que les circuits C-MOS.

**Le test électrique des circuits**

Tout composant est testé plusieurs fois par le fabricant

- Test sous pointes des tranches de silicium : son but est d'éliminer les circuits présentant des défauts de fabrication (métallisations coupées, court-circuit entre deux métallisations, etc.)

ou dont les paramètres sont hors spécification. Les circuits défectueux sont identifiés sur la tranche de silicium par un point d'encre.

- Test final : il a lieu après l'encapsulation, pour éliminer les pièces présentant des défauts d'assemblage, ou étant hors spécification sur des paramètres non testés sous pointes (tests de vitesse, tests en température, etc.).
- Contrôles par échantillonnage (assurance de la qualité).

**Les testeurs de circuits intégrés**

Les testeurs utilisés dans l'industrie sont constitués par :

- des alimentations électriques et des générateurs de signaux pour placer la pièce testée dans les conditions électriques requises ;
- des appareils de mesure (voltmètres, ampèremètres, oscilloscopes, etc.) ;

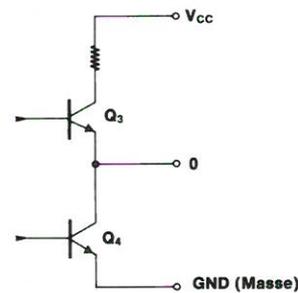


Fig. 9. - Etage de sortie 3 états. Le blocage simultané des transistors  $Q_3$  et  $Q_4$ , à l'aide d'une commande (E), crée l'état haute impédance.

- un calculateur pilotant les alimentations et les appareils de mesure à partir des séquences programmées par l'utilisateur (programme de test).

Les caractéristiques des testeurs sont liées à la rapidité, la précision, le nombre de broches, la capacité mémoire, les performances des logiciens.

**Le programme de test**

On distinguera dans le programme de test du circuit trois parties :

- test fonctionnel : c'est la vérification de la fonction logique du circuit ;
- test paramétrique : c'est la vérification des caractéristiques électriques (tension, courant) suivant la spécification du circuit ;
- test dynamique : il s'agit de la mesure des temps de réponse des circuits dans des conditions réelles de fonctionnement (utilisation d'un circuit de charge sur les sorties du circuit mesurées).

M. Robert  
Laboratoire d'Automatique et de Microélectronique de Montpellier U.S.T.L.

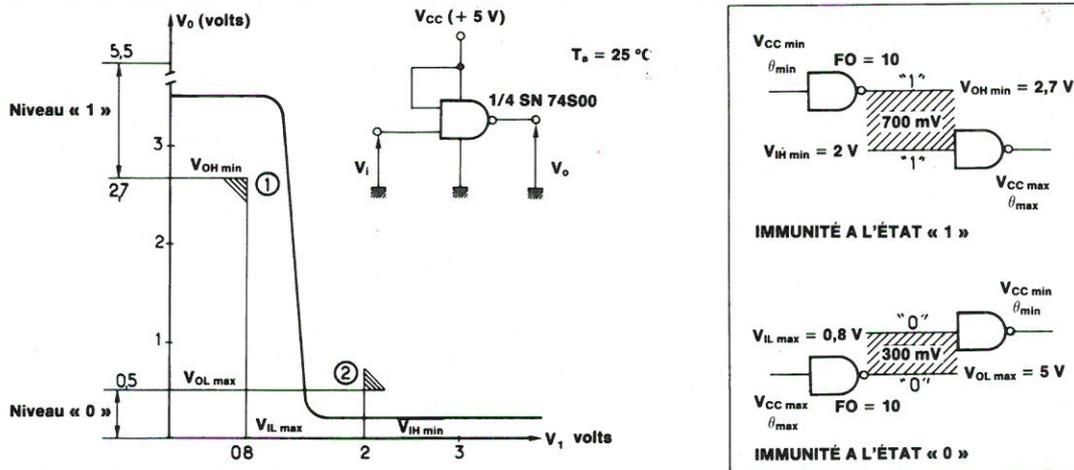


Fig. 10. - Caractéristiques de transfert typiques d'une porte 74500 et représentation des marges d'immunité au bruit.

*Etude*

# Les circuits intégrés « prétraités » :

une solution d'avenir dans la réalisation électronique

L'évolution des outils de C.A.O. appliqués à la microélectronique permet de réaliser rapidement l'intégration de fonctions logiques de complexité moyenne à l'aide de réseaux logiques prédiffusés ou de circuits précaractérisés (appelés en général « prétraités »).

Le but de cet article est de préciser les critères d'évaluation de ces circuits, et de décrire les technologies et les méthodes de conception utilisées.

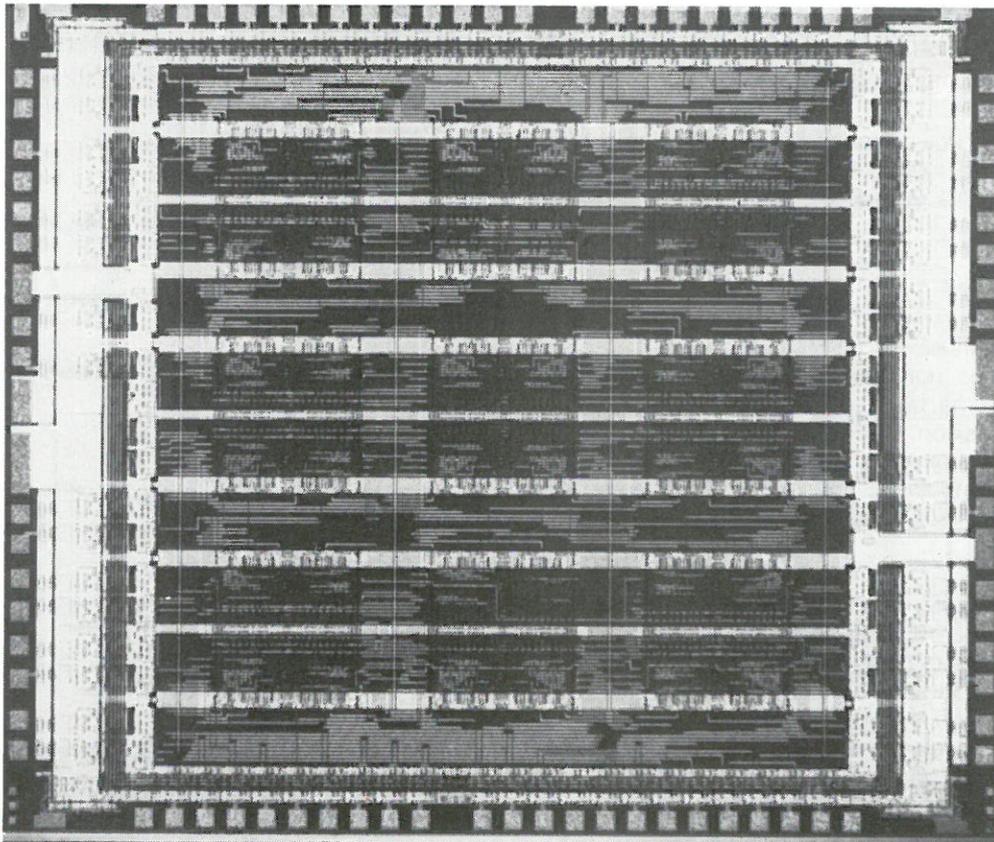


Fig. 1. – Réseau prédiffusé en technologie ECL (doc. RTC).

## Position du problème

La microélectronique, technologie de pointe en constante évolution, a donné naissance à différentes catégories de circuits électroniques : micro-processeurs, micro-ordinateurs programmés, circuits hybrides, circuits intégrés à la demande, circuits intégrés programmables par fusibles, circuits intégrés prétraités.

Ces composants électroniques permettent d'améliorer et de renouveler, tout en les personnalisant, les produits industriels d'aujourd'hui et de demain.

Introduits récemment, les circuits « prétraités » (prédifusés – fig. 1 – et précaractérisés) connaissent aujourd'hui un très fort développement : ils peuvent remplacer rapidement les fonctions logiques d'une à plusieurs cartes imprimées en un seul boîtier.

Le succès de ces circuits est lié à l'évolution des performances des outils de C.A.O. (Conception Assistée par Ordinateur). L'auteur va maintenant décrire les différentes étapes de la conception de tels circuits, du cahier des charges à la réalisation des prototypes.

## Rappel des concepts

La réalisation d'une fonction logique peut être effectuée en utilisant une ou plusieurs des approches suivantes.

### ● Réseau prédifusé (« gate arrays » ou « logic arrays »)

Un réseau prédifusé est un réseau de portes logiques non connectées, implantées dans une tranche de silicium. L'interconnexion finale de ces portes par le fabricant de tranches prédifusées va conduire à une fonction intégrée déterminée de complexité moyenne.

Tous les utilisateurs vont donc se servir du même type de tranches pour un réseau donné, ce qui réduit le coût de fabrication. Les temps de conception et de fabrication des prototypes sont de l'ordre de quelques semaines. Les points essentiels de la description d'une matrice prédifusée par le fabricant de semiconducteur sont (outre les paramètres électriques) le nombre de portes logiques et d'entrées/ sorties disponibles.

### ● Circuit précaractérisé (« standard cells »)

Les paramètres des différentes fonctions de base (portes, bascules, compteurs, mémoires...) sont gardés dans une banque de données. Le circuit sera construit par C.A.O. en as-

semblant des cellules préétudiées et optimisées au niveau du silicium par le fabricant de semiconducteurs. Une fois le circuit conçu, toute la diffusion reste à faire. Le temps de conception et de fabrication des prototypes est aujourd'hui de l'ordre de trois mois.

### 1° Circuits prédifusés et circuits précaractérisés : comparaison avec l'approche classique (utilisation de composants standard pour réaliser la fonction)

*Avantages de l'approche « prédifusé » ou « précaractérisé » :*

- réduction du coût du système, car : nombre de composants réduit, encombrement réduit, alimentation, climatisation moins coûteuses, stocks réduits, coûts de fabrication et de maintenance réduits ;
- augmentation de la fiabilité (moins de soudure, diminution du nombre de connexions, optimisation du silicium, etc.) ;
- amélioration des performances statiques et dynamiques du système ;
- sécurité : protection de l'architecture développée contre les recopies.

*Désavantages de l'approche « prédifusé » ou « précaractérisé » :*

- coût unitaire plus élevé ;
- reconfiguration plus difficile.

### 2° Circuits prédifusés et circuits précaractérisés : comparaison avec les circuits à la demande

*Avantages de l'approche « prédifusé » ou « précaractérisé » :*

- délai et coût de conception réduit ;
- quantité économique plus faible ;
- reconfiguration plus facile ;
- probabilité de réussite plus élevée ;
- meilleure estimation des performances.

*Désavantages de l'approche « prédifusé » ou « précaractérisé » :*

- performances électriques inférieures ;
- moins bonne optimisation de la surface du circuit (donc du coût pour des quantités de pièces très élevées).

### 3° Circuits précaractérisés : comparaison avec les circuits prédifusés

*Avantages de l'approche « précaractérisé » :*

- performances électriques supérieures ;
- pas de limitation du nombre d'entrées/sorties du circuit ;
- pas de limitation du nombre de transistors du circuit ;
- meilleure optimisation de la surface du circuit ;
- placement/routage plus facile.

*Inconvénients de l'approche « précaractérisé » :*

- délais et coûts de conception plus élevés ;
- délais et coûts de fabrication plus élevés ;
- probabilité d'avoir des défauts de fabrication plus élevée (à cause du nombre de masques plus élevé) ;
- en cas d'erreur de conception, le délai de fabrication d'une deuxième série de prototypes est plus élevé.

Tableau 1

● **Circuit à la demande**  
 (« full custom »)

Cette approche conduit aux solutions optimales en termes de densité et de performance. L'optimisation de la fonction à intégrer est faite au niveau du transistor. Le temps de conception d'un circuit à la demande peut dépasser une année. Ce type d'approche ne peut être réalisé que par un concepteur de circuit intégré expérimenté.

● **Circuit standard programmable**

On trouve dans cette catégorie les PAL (« Programmable Array Logic ») qui sont des circuits logiques standard programmables par claquage de fusibles. L'opération de programmation est directement effectuée par l'utilisateur.

En raison de leur structure, ces circuits ne permettent de réaliser que des fonctions logiques simples. De plus, le coût unitaire étant élevé, ils ne conviennent que pour des quantités de pièces faibles.

Nous nous intéresserons seulement, dans cet article, à l'analyse des circuits prédiffusés et précaractérisés.

Comparaison  
des différentes approches

Plutôt que de longs développements, le **tableau 1** résume clairement les avantages et inconvénients de chaque approche.

En conclusion de l'examen du **tableau 1**, on retiendra que les critères de choix seront essentiellement liés au volume de pièces, rapporté à la durée de vie du circuit, au nombre de portes logiques et d'entrées/sorties du système, et au temps de développement des prototypes.

A titre très indicatif, les circuits prédiffusés conviennent pour des quantités de l'ordre de mille unités à dix ou vingt mille unités, les circuits précaractérisés pour des quantités de dix mille unités à cent ou deux cent mille unités. On peut envisager dans certains cas une approche « prédiffusée » suivie d'une approche « précaractérisée », voire circuit à la demande, sur la durée de vie d'une application.

Par ailleurs, une enquête parue dans la revue *EDN* en 1984 a montré

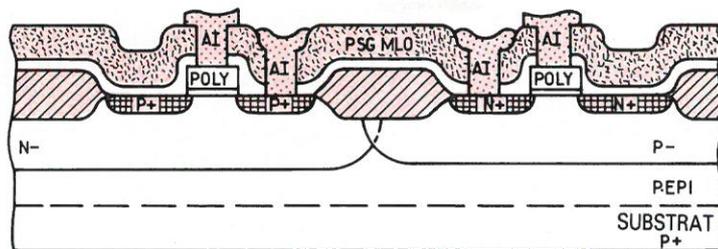


Fig. 2.

les perspectives d'évolution pour le marché des circuits intégrés spécifiques aux Etats-Unis qui sont celles du **tableau 2**.

D'après une étude réalisée par *Mac-Intosh*, il y aurait actuellement plus de 80 fournisseurs de circuits intégrés prétraités dans le monde et plus de 70 centres de conception en Europe (dont 13 en France).

Critères d'évaluation  
des circuits prédiffusés  
et précaractérisés

Le cahier des charges de l'application à intégrer qui va être soumis pour évaluation à un fabricant de circuits prédiffusés ou précaractérisés doit être écrit en tenant compte des limitations de ces différentes approches.

Afin de déterminer une orientation « prédiffusée » ou « précaractérisée », le cahier des charges doit au minimum envisager les points suivants :

- le nombre d'entrées/sorties du circuit ;
- le type de boîtier ;
- préciser si le brochage est imposé (ce point est important pour les circuits précaractérisés où la surface du circuit pourra être déterminée, suivant les cas, par le placement des plots d'entrée/sortie) ;

- le nombre de portes (« Nand 2 entrées ») et bascules D équivalentes à la fonction à intégrer (ou bien préciser la découpe du circuit en termes de cellules) ;
- le volume par rapport à la durée de vie du circuit ;
- le temps de développement ;
- la fréquence d'utilisation de l'horloge (en cas de fréquence élevée il est important de préciser si cette fréquence est requise sur tout le circuit ou seulement en partie) ;
- préciser les éventuelles fonctions analogiques requises ;
- décrire les éventuels chemins critiques, les plages de fonctionnement (température, alimentation) ainsi que tout paramètre non conforme aux spécifications du fabricant de circuit ;
- préciser enfin si le projet a déjà été réalisé (et est fonctionnel !) avec des circuits standards (TTL, H-CMOS).

Critères complémentaires pour les circuits précaractérisés

Dans le cas où l'on retiendra une solution « précaractérisée », l'analyse doit être approfondie afin d'aider le fabricant à déterminer la surface de la puce, donc son coût.

Un circuit sera dit « délimité par ses entrées/sorties » si la taille de la puce n'est fixée que par la zone périphérique des plots d'entrée/sortie. Dans

	1982	1991
Circuits à la demande	74 %	29 %
Circuits précaractérisés	5 %	39 %
Réseaux logiques prédiffusés	19 %	27 %
Réseaux analogiques	2 %	5 %
(On notera que les circuits précaractérisés sont bien adaptés à la taille du marché U.S.)		
Tableau 2.		

ce cas, une partie du silicium sera inutilisée au niveau des portes logiques.

Un circuit sera dit « délimité par sa logique interne » si la taille de la puce n'est fonction que de la surface des portes logiques constituant le circuit.

Il est donc important de préciser les points suivants.

● **Analyse de la périphérie du circuit**

– Déterminer le nombre et le type des entrées et sorties du circuit (TTL, C-MOS...).

– Préciser les valeurs des courants  $I_{OL}/I_{OH}$  requis, et la capacité de charge de chaque sortie dans l'application.

– Préciser aussi afin de déterminer le réseau d'alimentation, le nombre de sorties risquant de commuter au même instant et la fréquence.

● **Analyse de la logique interne**

On consultera au préalable la bibliothèque de cellules du fabricant, puis on découpera le circuit en cellules élémentaires, en précisant le type et la quantité de cellules nécessaires. La répétition d'une fonction de base devra être notée afin d'analyser l'intérêt de créer une nouvelle cellule pour faciliter le placement et le routage du circuit.

Pour les technologies C-MOS, le choix d'une cellule va être déterminé par le meilleur compromis surface/vitesse. Il est donc indispensable de connaître, pour chaque cellule, les paramètres suivants :

- capacité d'entrée ( $C_i$ ) ;
- temps de propagation ( $T_{PD}$ ) ;
- variation du temps de propagation en fonction de la charge ( $DT_{PD}$ ) ;
- surface de la cellule.

Par exemple, la bibliothèque de cellules H-CMOS *Texas Instruments* offre cinq types d'inverseurs (tableau 3).

**Les technologies**

Les principales technologies utilisées par le fabricant de semiconducteur sont données dans le tableau 4 (*Mac Intosh*, 1984).

On note donc la forte tendance à l'utilisation de la technologie H-CMOS à grille polysilicium.

TYPE	$C_i$ (pF)	$T_{PD}$ (ns)	$DT_{PD}$ (ns/pF)	X ( $\mu$ m)	Y ( $\mu$ m)
IV110	0,15	2,8	1,5	27	99
IV120	0,32	1,8	0,8	36	99
IV140	0,67	1,2	0,5	54	99
IV160	1,01	1,1	0,4	72	99
IV180	1,34	1,0	0,3	90	99

Tableau 3.

Cette technologie permet maintenant des vitesses proches de la nanoseconde pour des consommations inférieures à un dixième de milliwatt.

Les fabricants de semiconducteurs semblent aujourd'hui s'orienter vers une technologie H-CMOS « Twin Well », représentée à la figure 2.

Les interconnexions sont en général réalisées à l'aide de deux niveaux de métal et un niveau de polysilicium. Les largeurs de ces conducteurs sont de l'ordre de 2 à 3  $\mu$ m.

L'intérêt de cette technologie est de permettre un ajustage indépendant des caissons *N* et *P*, une meilleure intégration (diminution de l'espace entre les caissons), et un nombre de masques inférieur à celui des autres technologies C-MOS.

La couche d'épithaxie *P* au-dessus du substrat *P+* a pour effet de réduire les phénomènes de « latch up », ce qui rend possible la suppression de certains anneaux de garde.

On trouve aujourd'hui dans les technologies C-MOS des matrices prédiffusées allant de 200 à 10 000 portes logiques (une porte logique « Nand 2 » ou « Nor 2 » est équivalente à quatre transistors en technologie C-MOS, comme le montre la figure 3). Notons que les applications utilisant des réseaux prédiffusés de plus de 2 000 portes sont marginales. En ce qui concerne les circuits précaractérisés, la complexité des circuits dépasse rarement les 5 000 portes logiques. Toutefois, les nouvelles bibliothèques de cellules, développées avec des règles de conception très fines permettent d'envisager maintenant la conception de précaractérisés beaucoup plus complexes.

**Exemples de structures**

● **Réseau prédiffusé**

La figure 3 donne un exemple de réalisation d'une fonction « Nand 2 » à l'aide d'une matrice prédiffusé H-

CMOS utilisant un niveau de polysilicium et un niveau de métallisation (bibliothèque *Texas Instruments*).

● **Cellule précaractérisée**

Un exemple de cellule de base pour une technologie H-CMOS à un niveau de métallisation et un niveau de polysilicium est représenté sur la figure 4.

Toutes les cellules qui ont la même largeur seront superposées dans des colonnes délimitées par une ligne de masse et une ligne de  $V_{CC}$  (fig. 5).

Les cellules plus complexes (RAM, ROM, PLA...) auront des longueurs et des largeurs variables. A chaque cellule sera affecté un symbole auquel correspondront les informations nécessaires pour la simulation ( $C_i$ ,  $T_{PD}$ , etc.). Le concepteur du circuit n'a pas *a priori* à connaître comment les cellules ont été conçues.

**Flot de conception**

La conception de ces circuits est faite sur des stations de travail assistées par ordinateur (« Daisy », « Apollo/Menthor » « Valid logic », « Silvar Lisco », etc.) qui sont conçues pour être un support permanent de travail de l'ingénieur dès le cahier des charges. Il est aussi possible d'effectuer la saisie graphique et les simulations avec des logiciels disponibles sur ordinateur personnel (« PCAD », « TILADS » de *Texas Instruments*, etc.).

Quel que soit le type de matériel utilisé, les étapes de la conception sont pratiquement identiques.

Les différentes opérations sont celles du synoptique général de la figure 7.

**Description de la structure de la fonction à intégrer**

Cette description peut être directement faite en utilisant des logiciels de

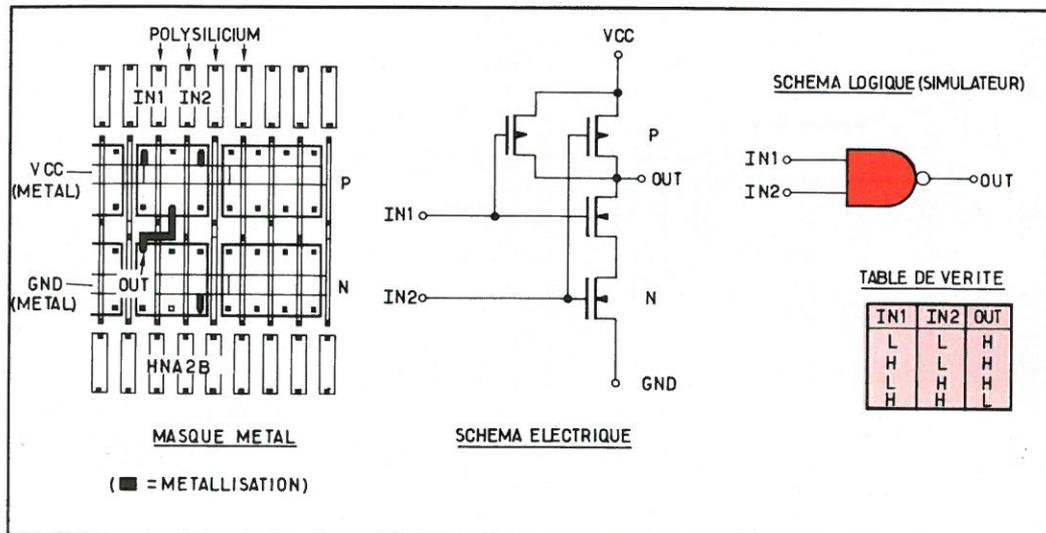


Fig. 3. - Exemple de programmation d'une porte « 'NAND 2' » (prédiffusé TAHC Texas instruments).

saisie graphique. L'utilisateur crée son circuit à partir de bibliothèques standard de composants ou à partir de ses propres symboles (fig. 6).

### Première analyse de testabilité

Il est fondamental de concevoir un circuit qui sera testable, c'est-à-dire dont on pourra exciter ou observer chacun des nœuds internes à partir de séquences de test appliquées sur les broches d'entrée/sortie du circuit. Un programme calcule automatiquement la contrôlabilité des nœuds de la fonction.

La contrôlabilité à 1 (resp. 0) d'un signal *N* représente le nombre minimum de signaux à appliquer sur les entrées du circuit, pour forcer le signal *N* à l'état haut (resp. bas) (tableau 5).

L'observabilité d'un signal *N* représente le nombre de signaux permettant d'observer l'état du signal *N* sur une sortie du circuit.

En fonction des résultats obtenus, on pourra estimer le nombre de vecteurs de test nécessaires pour détecter les pannes de circuit.

### Simulations du circuit

Les cellules de base utilisées pour les circuits prédiffusés ou précaractérisés ont été caractérisées au préalable par le fabricant de semiconducteur en vitesse et consommation (à l'aide de simulateur électrique, comme « Spice »). Les simulateurs fonctionnel et logico-temporel vont donc permettre d'évaluer la conformité du circuit au cahier des charges fixé. L'utilisa-

teur fournit au simulateur les vecteurs de test et les informations relatives au type de simulation envisagée (fréquence, description des signaux d'horloge, etc.).

On notera qu'afin d'améliorer la précision des simulations, l'utilisateur dispose de programmes estimant les retards introduits par les interconnexions.

### Deuxième analyse de testabilité

Un programme évalue le pourcentage de fautes détectées par les séquences de test mises au point par le concepteur. Il n'est pas raisonnable de poursuivre l'étude si ce taux de couverture est inférieur à 80 %.

Le concepteur de circuit prétraité peut arrêter sa tâche après les simulations. Les étapes suivantes seront alors sous la responsabilité du fabricant de semiconducteur.

### Placement/routage

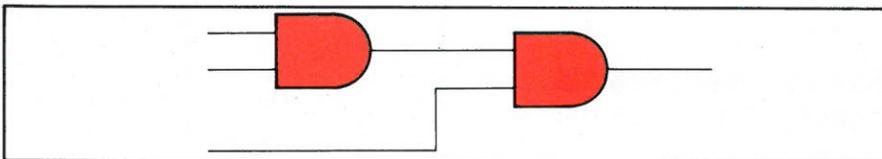
Des logiciels effectuent automatiquement ou interactivement le placement et les interconnexions des différentes cellules du circuit.

Dans le cas des circuits précaractérisés, cette étape va déterminer la surface du circuit. La surface  $S_L$  de la logique interne (on ne tient pas compte là de la surface des plots d'entrée/sortie) va être donnée par la relation  $S_L = (1 + F_I) S_C$  où :

$S_C$  désigne la somme des surfaces de cellules du circuit ;

$F_I$  désigne le facteur d'interconnexion, c'est-à-dire caractérise la surface relative aux interconnexions ;

$F_I$  varie en général de 1,5 à 3 pour des circuits ne dépassant pas 3 000 portes logiques. Ce facteur va dépendre des performances des programmes de placement/routage et de la complexité du circuit en termes d'interconnexions.



TECHNOLOGIE	NOMBRE DE FABRICANTS DE PRÉDIFFUSÉS	NOMBRE DE FABRICANTS DE PRÉCARACTÉRISÉS
N-MOS	3	5
C-MOS grille métal	17	4
C-MOS grille polysilicium	54	25
Bipolaire	31	3

Tableau 4

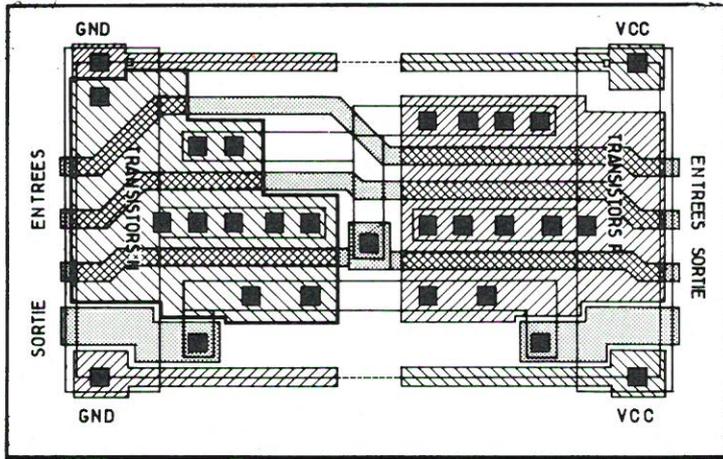
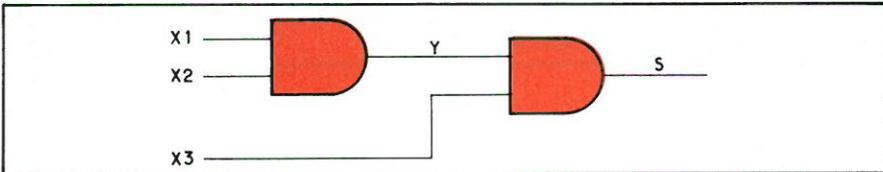


Fig. 4. - Cellule précaractérisée H-CMOS (Texas Instruments).



Signal	Contrôlabilité à 0	Contrôlabilité à 1	Observabilité
X1	1	1	2
X2	1	1	2
X3	1	1	2
Y	1	2	1
S	3	1	0

Tableau 5

La figure 5 montre les surfaces relatives aux cellules et aux interconnexions.

### Digitalisation

Cette opération entièrement automatique sur les stations de travail va permettre de codifier tous les niveaux du circuit dans un format, suivant des normes compatibles avec la fabrication, telles que GDSII.

### Extraction du schéma logique et comparaison

Afin de corriger toute erreur introduite aux cours des opérations de placement et de routage, des logiciels permettent d'extraire la structure logique du circuit intégré réalisé, et de la comparer à la description initiale effectuée par l'utilisateur.

### Simulations finales

Un programme extrait les longueurs réelles d'interconnexion et donc les

capacités d'interconnexions de chaque signal du circuit.

Les résultats sont injectés dans les simulations finales du circuit et permettent donc une vérification des temps de propagation et une évaluation précise des chemins critiques.

### Vérification des règles de dessin

Un programme vérifie la conformité du circuit aux différentes règles de dessin imposées par la technologie. Cette vérification finale est faite au niveau du transistor pour les circuits précaractérisés. En revanche, pour un circuit prédiffusé, il suffit de vérifier uniquement les règles relatives aux interconnexions.

D'autres programmes complémentaires permettent de vérifier si le circuit respecte bien les règles imposées par les contraintes d'encapsulation (placement des plots d'entrée/sortie).

### Génération des masques

Une bande magnétique contenant toutes les informations relatives au circuit digitalisé est générée à partir de la station de travail. Cette bande magnétique va être utilisée pour fabriquer les différents masques.

### Fabrication et test des prototypes

- Les principales étapes sont :
- diffusion des tranches (circuits précaractérisés) ou étapes finales d'interconnexions (circuits prédiffusés) ;
  - test sous pointes des tranches ;
  - encapsulation des circuits. Les puces sont, en général, assemblées dans des boîtiers en céramique pré-usinés, ce qui a pour avantage de réduire le temps de cycle ;
  - test final des circuits (tests fonctionnel et tests des paramètres statiques et dynamiques).

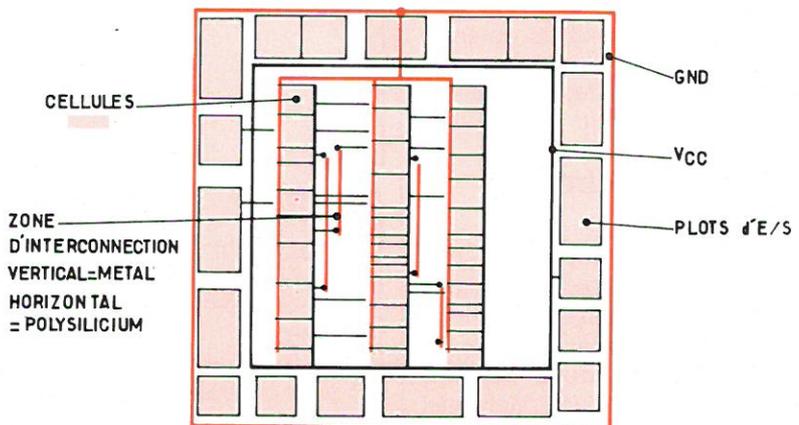


Fig. 5. - Structure d'un circuit précaractérisé.

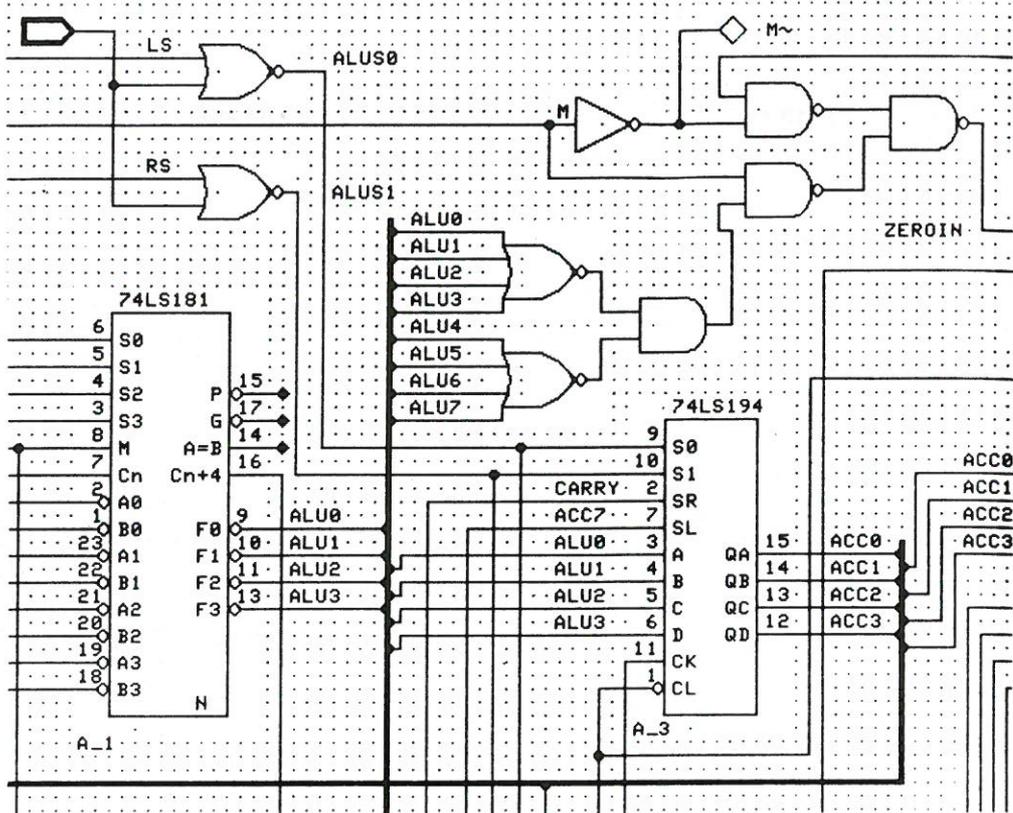


Fig. 6. - Saisie graphique d'un circuit logique sur un poste de travail (Daisy). On distingue des composants standard (et, ou...) et des blocs (LS181, LS194) équivalant fonctionnellement aux fonctions TTL bien connues, qui sont construits à partir des composants standard. L'utilisateur peut créer ses propres blocs, ce qui permet une description hiérarchisée du circuit.

## Les rapports entre utilisateurs et fournisseurs

Jusqu'à présent, la conception de circuits intégrés était l'exclusivité des fabricants de semiconducteurs. Les utilisateurs de circuits intégrés avaient pour seule responsabilité la définition de leur cahier des charges.

Depuis le début des années 1980, de nombreuses sociétés mettent à la disposition des utilisateurs des stations de travail permettant de réaliser entièrement la conception de circuits intégrés.

Les bibliothèques de cellules et les matrices des réseaux prédéfinies des fabricants de semiconducteurs sont disponibles sur ces stations.

On notera aussi que, vu la multiplication des différentes applications, il est difficile pour les fabricants de semiconducteurs d'augmenter sans cesse les effectifs de leurs équipes de concepteurs.

On assiste donc à une nouvelle répartition des responsabilités.

On trouve d'un côté les fabricants de semiconducteurs dont le métier est le « silicium », et d'un autre côté les utilisateurs qui peuvent réaliser soit les simulations, soit toutes les étapes de la conception de leurs circuits.

On assiste naturellement à la naissance de sociétés indépendantes dont la vocation est d'être un interface entre les utilisateurs (PME et PMI) et les fabricants.

Leur rôle est d'offrir tous les équipements et l'expérience nécessaires aux industriels qui ne peuvent investir dans des équipes de conception.

## Choix d'un fabricant de circuits pré-traités

La sélection du constructeur sera essentiellement liée aux critères suivants :

- Technologie, vitesse, consommation (spécification électrique).
- Complexité en nombre de portes, entrées/sorties des circuits proposés.

- Importance et qualité de la bibliothèque de fonctions.
- Durée des cycles de fabrication des prototypes et des pièces de série.
- Outils de conception disponibles et moyens de test.
- Prix, qualité, fiabilité.
- Disponibilité d'une seconde source.

## Coût de réalisation

Le coût de réalisation d'un circuit précaractérisé va dépendre de la complexité et donc de la surface du circuit. En ce qui concerne les circuits prédéfinis, le coût de développement englobant le placement, le routage, la fabrication et le test des prototypes (ce qui suppose que l'utilisateur a déjà simulé son circuit) sur une matrice prédéfinie H-CMOS de 300 portes est de l'ordre de 80 000 F. Le prix unitaire des pièces de production va dépendre des quantités demandées. L'ordre de grandeur pour une série de 10 000 pièces est de 30 F pour un circuit prédéfini H-CMOS de 300 portes encapsulé dans un boîtier 28 broches plastique.

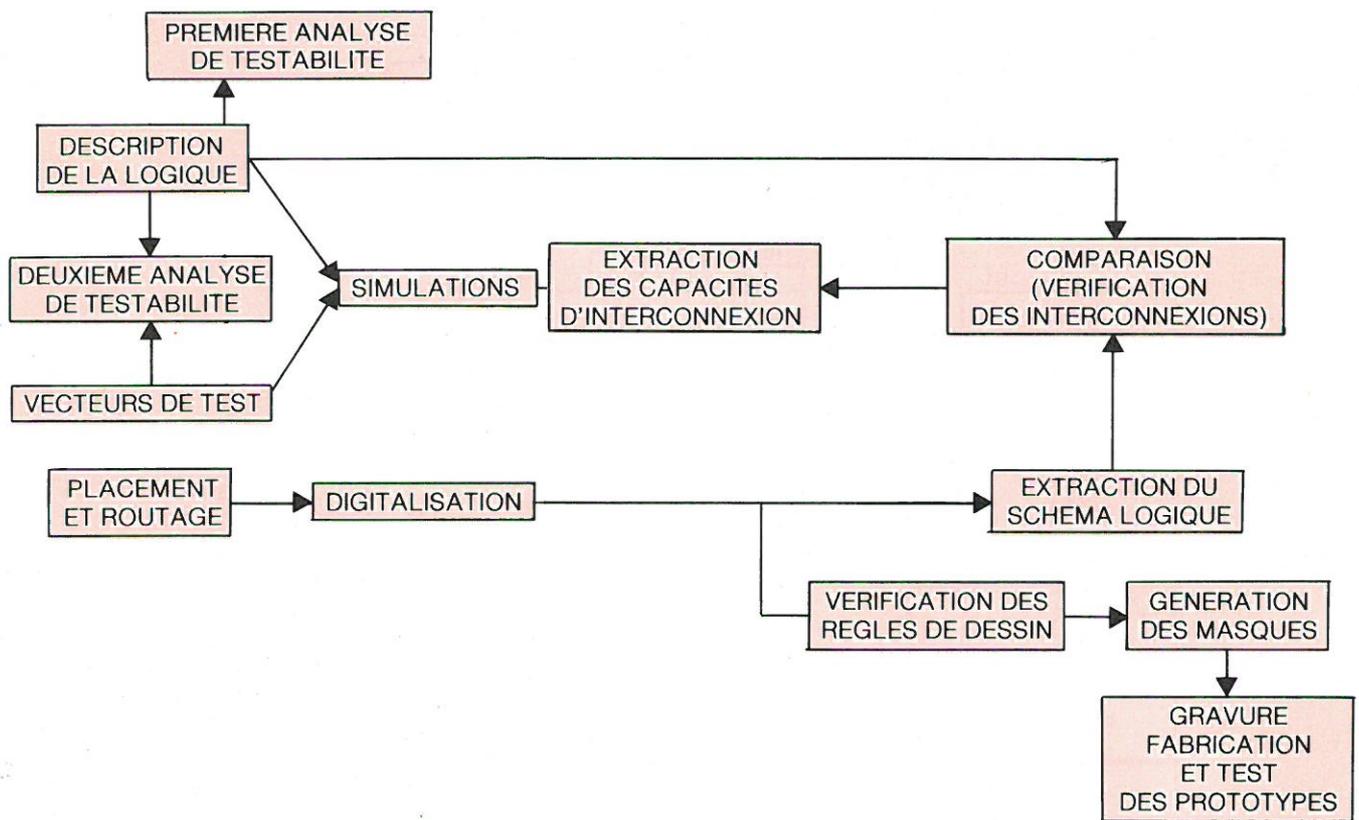


Fig. 7. - Flot de conception.

Le gouvernement français a introduit, depuis 1984, le programme PUCE (« Produits utilisant des composants électroniques »), destiné à aider les entreprises désireuses d'introduire dans leurs produits les composants et les techniques de la microélectronique. Il se découpe en deux étapes :

- phase de faisabilité où l'aide est de 70 %, plafonnée à 70 000 F ;
- phase de réalisation où l'aide est de 50 %, plafonnée à 300 000 F.

On notera d'autre part que, vu l'automatisation pratiquement complète des étapes de conception et la bonne maîtrise des technologies de fabrication (donc des rendements de test), les coûts de développement et de production ont tendance à baisser.

## Perspectives

L'évolution des performances des stations de travail au niveau matériel et logiciel va conduire à des systèmes facilitant et accélérant la « conception » (synthèse automatique des fonctions logiques).

L'apparition d'un format d'échange standard, « EDIF », montre la préoccu-

pation des fabricants de semi-conducteurs, des fabricants d'équipements assistés par ordinateur et des utilisateurs à définir un interface standard entre les nombreux types de matériels et de logiciels utilisés pour concevoir, tester et produire les circuits intégrés.

Les bibliothèques de cellules précaractérisées qui suivent l'évolution des technologies vont offrir des fonctions de plus en plus complexes et paramétrables (PLA, ALU, parties de microprocesseurs...) permettant de réaliser la conception automatisée de circuits contenant plusieurs dizaines de milliers de portes logiques. Une des difficultés importantes sera de rendre ces structures facilement testables.

Ces perspectives présagent un bouleversement important des méthodes de conception d'un circuit logique.

## Conclusion

Cet article a montré quelques solutions offertes aujourd'hui par la microélectronique aux concepteurs de systèmes électroniques. Il devrait aider à une meilleure définition des cahiers

des charges des utilisateurs, adaptée aux contraintes imposées par les circuits intégrés prétraités, et ainsi faciliter l'interface avec les fabricants de semi-conducteurs.

**M. Robert**  
Ingénieur I.S.I.M.,  
Laboratoire d'automatique et  
de microélectronique  
de Montpellier (L.A.M.M.)

Analyse

# L'amplificateur opérationnel :

## Définitions et caractéristiques d'emploi

L'expression « amplificateur opérationnel » est originaire des premiers calculateurs analogiques dans lesquels un amplificateur continu de grand gain était utilisé pour réaliser des opérations comme l'addition, la soustraction, la différentiation, l'intégration... Initialement à tubes, ces amplificateurs étaient volumineux et présentaient des dérives difficiles à compenser.

Grâce aux progrès technologiques, ce procédé a retrouvé une seconde et brillante jeunesse. Etant donné ses performances, le composant « amplificateur opérationnel » continue à faire du calcul analogique, mais il remplace aussi le transistor, même aux fréquences et puissances élevées.

### Caractéristiques de l'amplificateur opérationnel

Les caractéristiques d'un amplificateur opérationnel idéal sont :

- un gain infini ;
- une bande passante infinie (y compris le continu) ;
- une impédance d'entrée infinie ;
- une impédance de sortie nulle.

Les caractéristiques réelles seront précisées tout au long des définitions qui suivront.

Le symbole d'origine de la fonction amplificateur opérationnel (A.O.) a été conservé : c'est un triangle avec deux entrées marquées des signes « - » et « + » suivant que le signal entrée/sortie est déphasé ou non de  $\pi$  (180°) (fig. 1).

L'alimentation est en général symétrique. Elle est notée +  $V_o$  et -  $V_o$ , la tension  $V_o$  étant de l'ordre de 5 à 20 V.

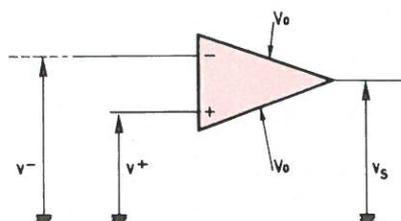


Fig. 1. - Définition des potentiels.

La caractéristique de transfert de l'A.O. est reproduite à la figure 2.

On y distingue trois zones :

- la caractéristique linéaire AB pour laquelle la tension de sortie est proportionnelle à la tension différentielle d'entrée. C'est le régime de fonctionnement linéaire. Il n'y a pas de distorsion ;

– la caractéristique horizontale de saturation positive AA'. Dans cette région, quelle que soit  $v_d$ , la tension de sortie est constante et vaut :  $+v_{sat}$ . C'est la saturation ;

– la caractéristique BB'. C'est la saturation négative. Comme dans tous les montages amplificateurs, la tension de saturation est légèrement inférieure à la tension d'alimentation.

$$v_{sat} \approx 0,9 V_o.$$

Dans certaines applications particulières, il pourra être utile d'employer une alimentation non symétrique. On distinguera dans ce cas deux valeurs de saturation. Ce sont :

$$+v_{sat} = 0,9 V_{O1}$$

$$-v_{sat} = 0,9 V_{O2}$$

( $V_{O2}$  étant négatif)

### Rappel de méthode de calcul

Deux cas sont à considérer suivant que l'on est en régime linéaire ou de saturation.

### En régime linéaire

Le fonctionnement est régi dans ce cas par la relation :

$$v_s = g (v^+ - v^-).$$

$g$  est le gain en boucle ouverte.

Par le théorème de Millmann ou toute autre méthode, on écrira les relations :

$v^+ = \dots$  (fonction des paramètres du circuit)

$v^- = \dots$  (fonction des paramètres du circuit).

Ensuite, le gain étant infini (cas de l'A.O. idéal), ou du moins très grand, on notera :

$$v^+ \approx v^- \text{ et } v^+ = v^-$$

La relation résultante est fonction de  $v_e$  et  $v_s$  de l'étage ainsi que des composants associés.

Prenons l'exemple de la figure 3. On écrit successivement :

$$v^- = \frac{v_s R_1 + v_{e2} R_2}{R_1 + R_2}$$

$$v^+ = v_{e1} \left( \frac{R_2}{R_1 + R_2} \right)$$

$v^+ \approx v^-$ , soit, après mise en forme et simplification :

$$v_s = \frac{R_2}{R_1} (v_{e1} - v_{e2})$$

C'est le montage différentiel, dit aussi de soustraction.

Nota : Dans le cas général d'impédances, les calculs sont faits en notation complexe.

### En régime de saturation

La relation précédente ne s'applique évidemment pas. Une forme analogue fort commode est :

$$v_s = K (v^+ - v^-)$$

$v_s$  : tension sortie valant  $+v_{sat}$  OU  $-v_{sat}$

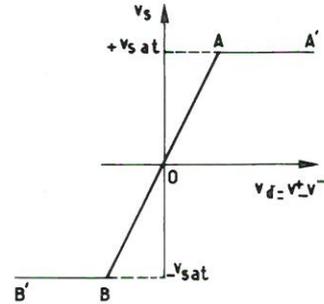


Fig. 2.

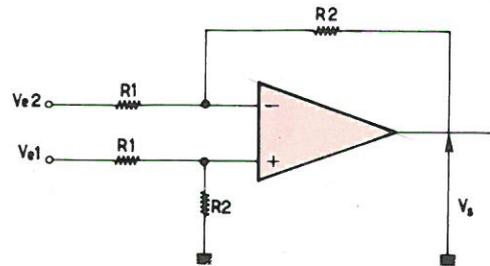


Fig. 3.

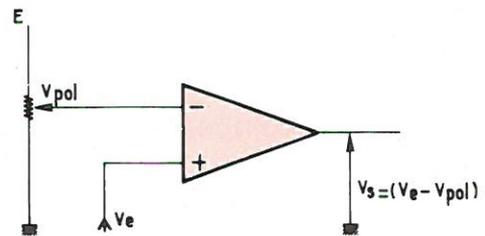


Fig. 4.

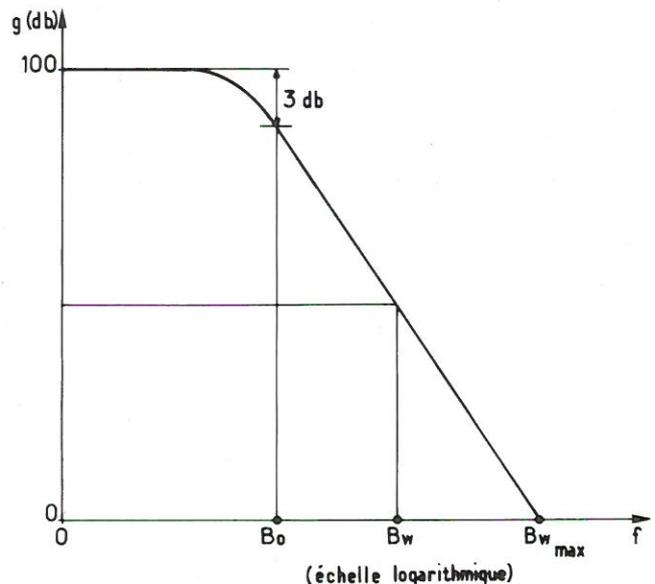


Fig. 5.

Le raisonnement est le suivant :

Si à un temps donné :

- $v^+ > v^-$ , alors  $(v^+ - v^-)$  est positif et  $v_S$  positif vaut  $+V_{sat}$ .
- $v^+ < v^-$ , alors  $(v^+ - v^-)$  est négatif et  $v_S$  négatif vaut  $-V_{sat}$ .

Prenons l'exemple d'un comparateur (fig. 4).

Si  $v_e > v_{pol}$  :  $v_S = +V_{sat}$ .

Si  $v_e < v_{pol}$  :  $v_S = -V_{sat}$ .

## Quelques définitions et compléments

### Gain en tension en boucle ouverte (« large signal voltage gain »)

C'est la lettre « g » rencontrée précédemment. Elle est définie par le rapport de la tension de sortie sur la tension différentielle d'entrée. L'ordre de grandeur est de  $10^5$  (100 dB) et plus.

La courbe du gain en boucle ouverte est très intéressante du point de vue de l'utilisation de l'A.O. (fig. 5).

A noter que l'échelle des fréquences étant logarithmique, le continu (fréquence zéro) devrait être situé à moins l'infini.

On définit trois bandes passantes :

- $B_0$  (donc une bande de 0 à  $B_0$ ) est la fréquence pour laquelle le gain a chuté de 3 dB par rapport à sa valeur des fréquences les plus basses. C'est la bande passante en boucle ouverte (« Open loop bandwidth »).

Suivant les modèles,  $B_0$  peut varier de 10 Hz à quelques centaines de kHz pour les A.O. utilisés en vidéofréquences.

- $B_W$ . Pour un étage amplificateur quelconque – inverseur ou non inverseur – de gain G, l'intersection des asymptotes : horizontale de G avec celle du gain en boucle ouverte se situe à  $B_W$ . Elle dépend des valeurs des résistances ; plus le gain sera faible et plus la bande passante sera large.
- $B_{Wmax}$ . C'est la plus grande valeur de  $B_W$ . Celle pour laquelle le gain de l'amplificateur est de 1 (0 dB).

Les paramètres  $B_W$  définissent les bandes passantes dites en petits signaux.

Le temps de montée d'un signal (« rise time »), de 10 % à 90 % de la valeur, pourra dans cette hypothèse être calculé par la relation :

$$t_r = \frac{0,35}{B_W}$$

Ce temps sera d'autant plus faible que  $B_W$  sera élevé. La valeur minimale de  $t_r$  sera obtenue pour un gain unité.

### Les circuits de compensation

Pour de nombreux A.O., la courbe du gain en boucle ouverte peut être ajustée suivant les besoins par un ou plusieurs composants extérieurs – en général, un seul condensateur. On peut remarquer sur l'exemple de la figure 6 que la fréquence limite peut facilement varier dans un rapport de 10.

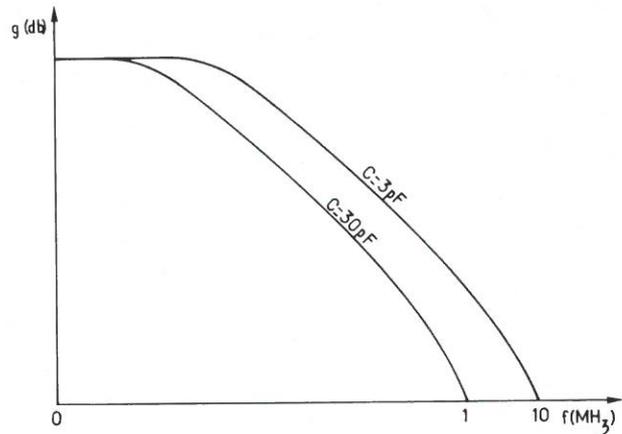


Fig. 6. – Gain en boucle ouverte pour différentes valeurs du condensateur de compensation.

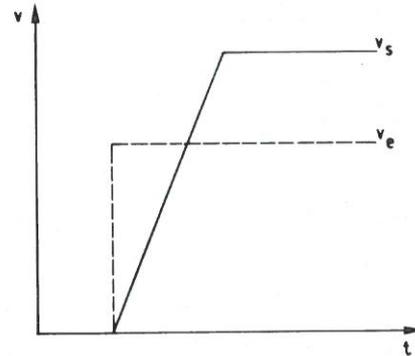


Fig. 7.

### Vitesse maximale de variation de tension de sortie (dV/dt) (« slew rate »)

Cette vitesse est limitée par la durée de charge ou de décharge des capacités parasites par le courant maximal que peuvent fournir les transistors de sortie. Elle dépend du taux de contre-réaction adopté, de la valeur du circuit de compensation et de la charge.

Le « slew rate » peut varier, suivant le modèle, de 1 à plusieurs milliers de volts par microseconde.

Ces effets sont importants par la distorsion du signal de sortie et une limitation de la fréquence limite d'utilisation.

- Un signal impulsionnel d'entrée va se transformer en rampe de pente égale à  $(dV/dt)$  (fig. 7).

- Limitation de la réponse aux grands signaux : un signal sinusoïdal de la forme :

$$v = A \sin \omega t$$

ne peut être obtenu sans distorsion que si sa variation est inférieure ou égale au « slew rate », soit :

$$\frac{dv}{dt} = A\omega \cos \omega t \leq \left(\frac{dV}{dt}\right)$$

Soit pour le cas le plus défavorable ( $\cos \omega t = 1$ ) :

$$A \omega \leq \left(\frac{dV}{dt}\right)$$

Deux cas sont à considérer :

- pour une fréquence limite donnée, l'amplitude maximale de sortie sans distorsion est :

$$A \leq \frac{1}{2\pi f} \left( \frac{dV}{dt} \right)$$

- pour une amplitude donnée, la fréquence maximale, toujours sans distorsion, vaut :

$$f \leq \frac{1}{2\pi A} \left( \frac{dV}{dt} \right)$$

C'est la courbe limite des grands signaux (fig. 8).

Pour une compensation donnée, la relation entre les fréquences de coupures aux faibles et forts signaux peut atteindre un rapport de 100.

A fréquence croissante, la distorsion se manifeste tout d'abord par une linéarisation de la sinusoïde de sortie, puis une transformation progressive en dent de scie d'amplitude de plus en plus faible puisque la période diminue alors que la pente reste constante.

### Tension de sortie disponible (« output swing voltage »)

Elle est liée à la notion d'impédance de sortie en boucle ouverte et aux problèmes d'échauffements internes qui font dériver les points de repos des transistors montés en « push pull ».

Pour un montage amplificateur donné, relevons la courbe de la tension crête maximale de sortie – sans distorsion de saturation – en fonction du courant de sortie, donc de la résistance de charge.

A titre d'exemple, on peut obtenir une caractéristique du genre de celle de la figure 9. La pente d'une centaine d'ohms correspond à la résistance de sortie de l'A.O.

Cette courbe s'applique aux valeurs crêtes d'un signal périodique ou à une tension de sortie continue.

### Les impédances d'entrée

L'impédance différentielle d'entrée  $Z_d$  est celle qui apparaît entre les bornes d'entrée « + » et « - ». Elle est de l'ordre du mégohm ou plus (fig. 10).

Les impédances entre chacune des bornes d'entrée et la masse se nomment « Z commun » ou « Z de mode commun ».

Elles sont en général supérieures à  $Z_d$ .

Ces impédances varient énormément avec la fréquence. C'est pour cela que l'on préfère souvent indiquer leur valeur en continu ainsi que celles des capacités parasites qui les shuntent.

### Courant de décalage ou courant résiduel d'entrée (« input offset current »)

Considérons un A.O. dont l'entrée est ouverte et auquel on n'applique aucune tension. Dans ces conditions, on ne devrait rien obtenir en sortie. Or, on peut vérifier expérimentalement qu'il y a une faible tension continue. Cette tension de sortie est due à une dissymétrie dans les transistors d'entrée. On la matérialise par deux générateurs de courant continu  $i_1$  et  $i_2$  (fig. 11).

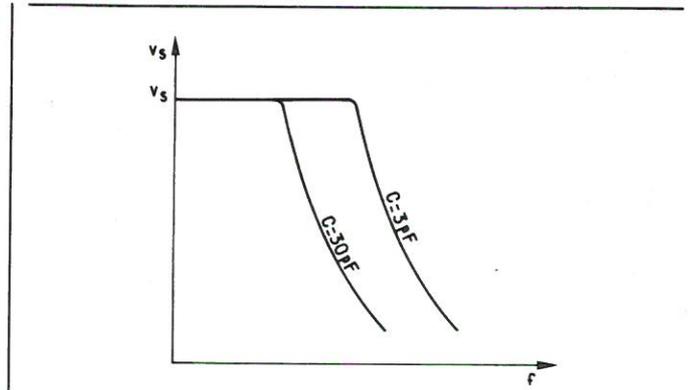


Fig. 8. – Réponse en fréquence aux grands signaux.

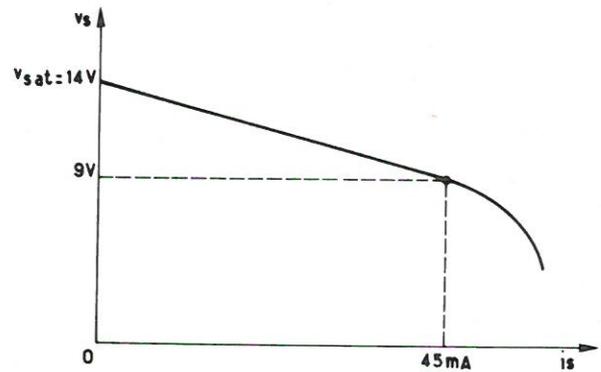


Fig. 9.

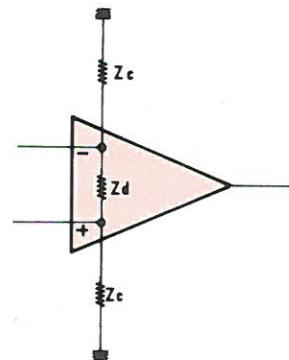


Fig. 10.

talement qu'il y a une faible tension continue. Cette tension de sortie est due à une dissymétrie dans les transistors d'entrée. On la matérialise par deux générateurs de courant continu  $i_1$  et  $i_2$  (fig. 11).

La quantité  $i_1 - i_2 = i_d$  est le courant de décalage. Exemple :  $i_d = 100$  nA, alors que la valeur moyenne est le courant de polarisation (« input bias current ») :

$$i_p = \frac{i_1 + i_2}{2}$$

Exemple :  $i_p = 0,3$   $\mu$ A. Dans les modèles bi-FET, on minimise l'effet de ces courants en adoptant des valeurs de

composants telles que les résistances équivalentes, vues des bornes d'entrée « + » et « - » en direction de la masse, soient sensiblement égales.

### Tension de décalage ou tension résiduelle d'entrée (« input offset voltage »)

Par une opération similaire à la précédente mais en circuit d'entrée fermé, on fait apparaître une tension parasite d'entrée : c'est la tension de décalage, de l'ordre de quelques mV (fig. 12).

Ayant neutralisé le courant de polarisation par  $R_0$ , l'effet en sortie de  $v_d$  et de  $i_d$  se traduit d'après l'expression :

$$v_s = -\frac{R_2}{R_1} v_e + \left(1 + \frac{R_2}{R_1}\right) v_d + R_2 i_d$$

signal utile      tension de décalage      courant de décalage

La tension et le courant de décalage ne sont pas définis au signe près. Pour les neutraliser, les fabricants proposent des schémas de compensation extérieure (par exemple celui de la figure 13).

### Facteur de rejection des tensions d'alimentation (« supply voltage rejection ratio »)

C'est le rapport de la variation de la tension de décalage à la variation de la tension d'alimentation.

Exemple :  $\frac{\Delta v_d}{\Delta V_0} = 25 \mu V/V$

Nota :  $v_d$  diminue quand la température augmente.

### Mode commun (« common mode »)

Théoriquement (fig. 14) un A.O. ne réagit qu'à la différence de potentiel entre les deux entrées en tension différentielle.

$$v_d = v^+ - v^-$$

Pratiquement, la tension de sortie est aussi fonction de la valeur moyenne de ces tensions, appelées tensions de mode commun (« common mode voltage »).

$$v_s = g(v^+ - v^-) + K \left(\frac{v^+ + v^-}{2}\right)$$

Avec :  
 g : gain différentiel,  
 $(v^+ - v^-)$  : tension différentielle,  
 K : gain de mode commun,  
 $(v^+ + v^-)/2$  : tension de mode commun.

Le rapport  $g/K$  s'appelle rapport de rejection en mode commun ou RRM ( « Common Mode Rejection Ratio » ). Ordre de grandeur 80 à 100 dB.

L'erreur due au RRM sera d'autant plus grande que :

- le RRM est faible ;
- la tension de mode commun est élevée ;
- la tension différentielle est faible.

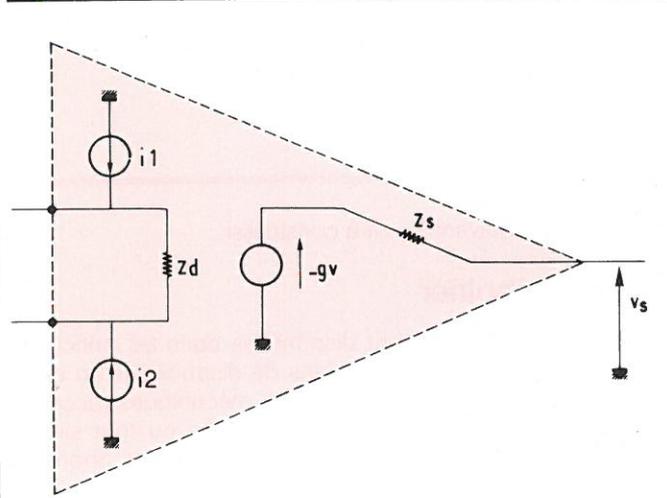


Fig. 11.

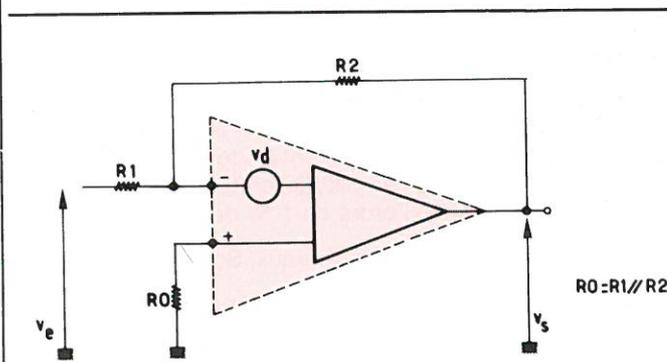


Fig. 12.

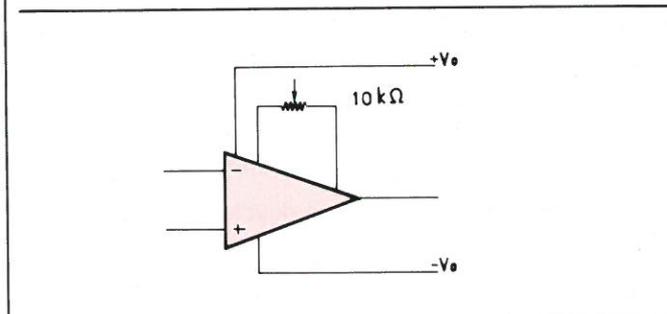


Fig. 13. - Offset nul.

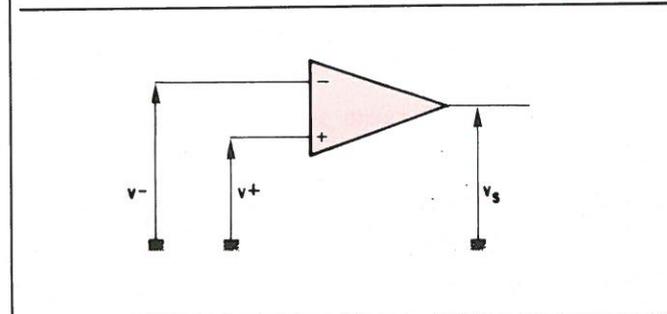


Fig. 14.

Exemple : Pour le montage différentiel vu précédemment (voir également la figure 3) :

$$V_S = \frac{R_2}{R_1} \left[ (V_{e1} - V_{e2}) + \left( \frac{V_{e1} + V_{e2}}{2 R_{RMC}} \right) \right]$$

## Utilisation des A.O.

Les points suivants sont à considérer.

### Choix du boîtier

Les A.O. courants sont disponibles dans les principaux types de boîtiers. Les conditions de disponibilité en quantité, de délai, de prix, de contraintes mécaniques (accélération, vibrations), de mode d'assemblage ou tout simplement du cahier des charges guideront le choix du concepteur.

### Alimentation

Elle est du type symétrique, ce qui ne présente pas de difficulté particulière. Une méthode commode consiste à utiliser des régulateurs intégrés disponibles, maintenant, chez tous les fabricants.

La consommation est très faible : de l'ordre de quelques milliampères sur chaque voie pour les plus petits modèles. Les A.O. de puissance nécessitent évidemment plus. Quant à l'ondulation tolérée, l'amplitude crête-crête de l'ondulation plus le bruit est de l'ordre de 1 % de  $V_o$ .

Les découplages seront nombreux. Soit par exemple :

- un condensateur de 1  $\mu$ F par carte imprimée ;
- un condensateur de 10 nF en parallèle avec un de 220 pF, pour chaque ensemble de cinq circuits ;
- un condensateur de 10 nF en parallèle avec 220 pF, qui forme avec une résistance de 56  $\Omega$  en série une cellule supplémentaire de découplage pour chaque étage dont le gain en boucle fermée est supérieur à 30 dB.

### Les connexions

Elles seront toujours courtes, surtout celles qui correspondent aux entrées de l'A.O. Un élément réglable sera toujours placé côté masse ou basse impédance.

L'utilisation du circuit imprimé double face permettra de résoudre élégamment le problème des blindages intercartes (fig. 15).

### Problèmes de masse

Dans les équipements de grande précision travaillant à faibles niveaux, il faudra distinguer trois sortes de masses :

- la masse électrique. C'est le point milieu de l'alimentation ;
- la masse de haute qualité ou masse de mesure (HQ). C'est le nœud d'une distribution des masses en étoile. Celle-ci sera constituée de fils les plus courts possibles et de forte section - résistance due à l'effet de peau ;
- la masse mécanique ou métallique. C'est un point du châssis que l'on mettra à la terre (fig. 16).

Ces différentes masses pourront, suivant les équipements, être réunies entre elles en un seul point, alors que

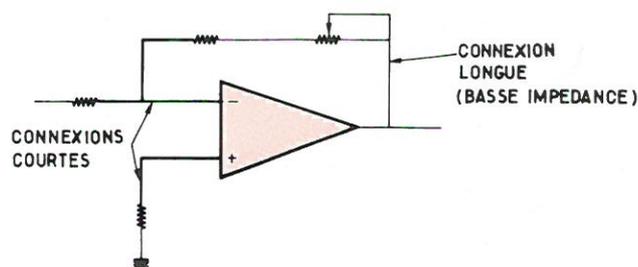


Fig. 15.



Fig. 16.

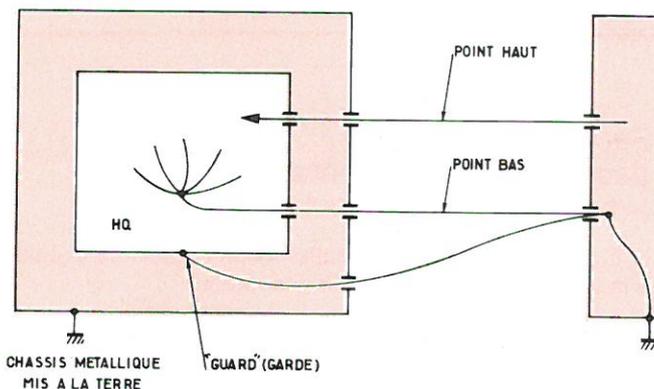


Fig. 17.

parfois certaines restent isolées et ne sont connectées qu'à l'extérieur même de l'appareil.

Un exemple de distribution est celui de la figure 17. L'isolement des différentes parties évite les courants de circulation.

### Quelques règles générales à observer

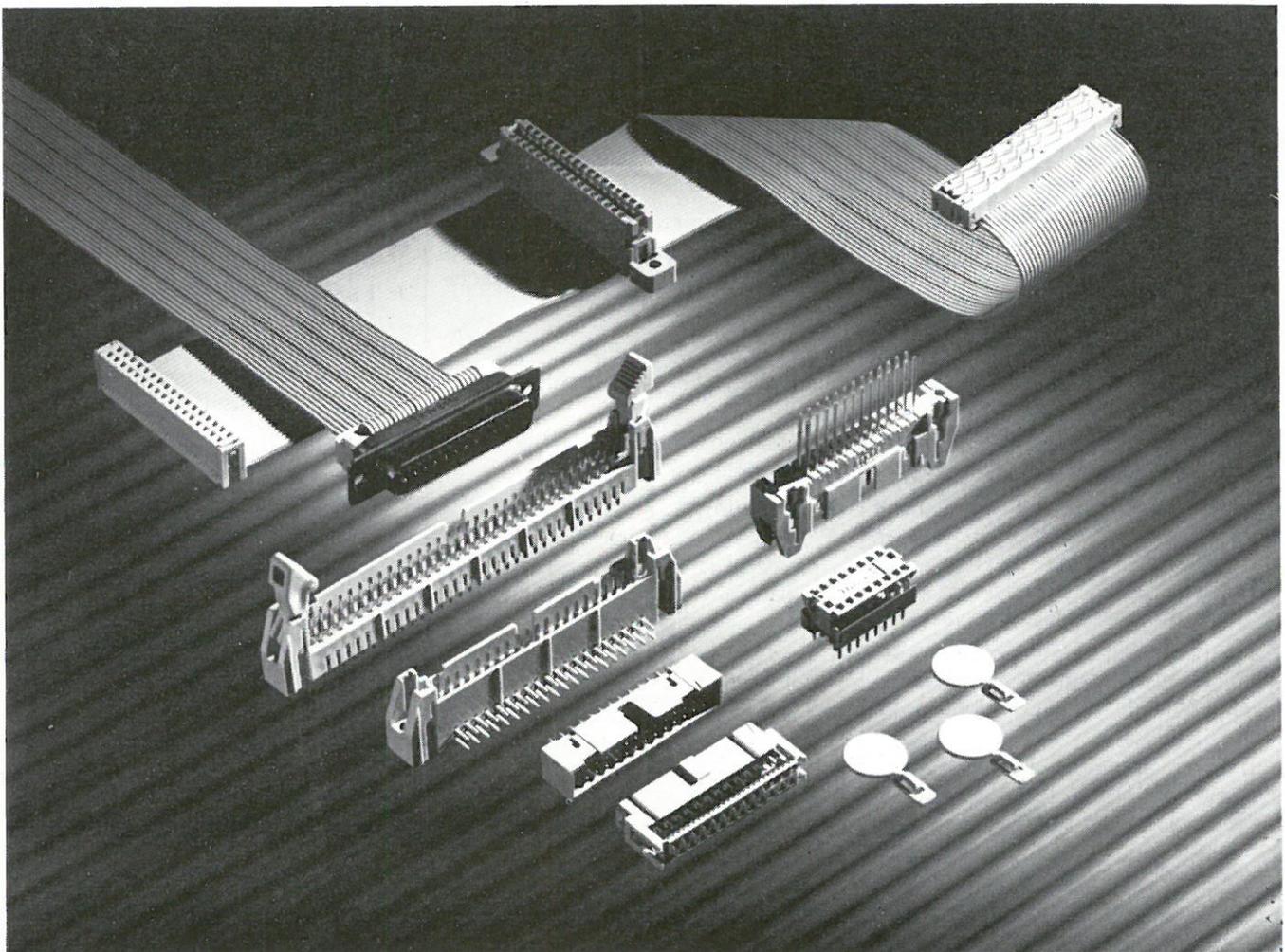
Elles sont les suivantes :

- Il faut toujours observer le principe des masses en étoile pour éviter les boucles et courants de circulation.
- Le montage sera réuni au châssis en un seul point choisi, à l'endroit où le niveau du signal est le plus faible (entrée d'un amplificateur, par exemple).
- Les liaisons de masse seront en fil de fort diamètre (supérieur à 12/10<sup>e</sup>) ou, mieux, en tresse métallique. Elles seront *a priori* toutes isolées du châssis.
- Pour les fréquences basses (inférieures à 100 Hz), on utilisera des blindages à perméabilité élevée, alors qu'aux fréquences supérieures ils seront en matériaux à conductibilité élevée (cuivre par exemple). Ils seront eux-mêmes isolés et réunis au châssis en un seul point.

A. Billès

*Technologie*

# Connecteurs « télécom » : comment accroître la fiabilité



La connectique : une technologie hautement qualifiée (doc. TRW Daut et Rietz).

Il est d'usage de considérer le composant passif – tel le connecteur – comme présentant une fiabilité quasi absolue dès lors qu'il a été inséré dans un système en respectant les précautions d'implantation nécessaires.

Il n'empêche que le connecteur, pour reprendre cet exemple, est un maillon important, bien que « discret », dans nombre de circuits complexes ; et que de son fonctionnement sans défaillance, dépend la bonne marche du système tout entier.

Il convient donc de garder à la connectique toutes ses « lettres de noblesse » et d'étudier, régulièrement, ce que la recherche technologique apporte à la fiabilité.

Travail qui est peut-être essentiellement du domaine de la résistance des matériaux, de la métallurgie, de la micromécanique, mais dont électroniciens et informaticiens ressentent toute l'importance. Voici, à leur intention, un résumé d'une étude menée par le CETEHOR (Centre technique de l'Industrie horlogère), sur la base d'un marché CNET, en collaboration avec ESD, UMD-Amphenol, CTM, Condat, concernant la « lubrification des connecteurs à contacts semi-permanents en télécommunications ».

## Objet de l'étude

### CETEHOR

#### sur la fiabilité

Des travaux antérieurs à l'étude citée ci-avant avaient montré que la lubrification des contacts électriques améliorerait les propriétés mécaniques des connecteurs et la résistance aux phénomènes de corrosion par frottement (« fretting corrosion »).

L'objet de l'étude a été ainsi de :

- définir la nature des lubrifiants ; leurs propriétés électriques et leur compatibilité chimique dans différentes conditions de : rayonnement, température, atmosphères corrosives ;
- comparer, par des essais de frottement, le comportement de différents revêtements de contacts lubrifiés ou non ;
- pouvoir appliquer les méthodes d'essais normalisés et non normalisés à des connecteurs obtenus dans des conditions industrielles avec et sans lubrification ;
- pouvoir examiner, en vraie grandeur, chez un équipementier, l'influence de la lubrification sur un revêtement différent du revêtement nickel + or.

## Nature du lubrifiant et propriétés

Après examen de plusieurs types de lubrifiants, le choix définitif a porté sur un hydrocarbure saturé, caractérisé par :

- son spectre infrarouge ;
- sa viscosité : 130 centipoises à 20 °C ;
- sa tension superficielle : 35 dynes/cm ;
- sa résistance à l'évaporation et à l'oxydation ;
- sa résistivité électrique supérieure à 1,5 M $\Omega$ /cm.

## Choix du revêtement

Le revêtement de référence comportait une couche de 5  $\mu$ m de nickel revêtu de 0,2  $\mu$ m d'or. Ce type de revêtement est courant sur les connecteurs He 9 et DIN He 11.

Celui choisi, pour essais, était l'étain-plomb 60/40 utilisé par de nombreux fabricants de connecteurs.

Les résultats des essais effectués sont indiqués par ordre décroissant,

pour les deux propriétés essentielles de résistance à la corrosion et au frottement.

## Résistance à la corrosion

1. Etain/plomb mat lubrifié,
2. Etain/plomb mat,
3. Nickel + étain/plomb mat lubrifié,
4. Nickel + étain/plomb mat,
5. Nickel + or lubrifié,
6. Nickel + or,
7. Etain/plomb microcristallin lubrifié,
8. Etain/plomb microcristallin.

## Frottement (effort d'accouplement et résistance de contact)

1. Nickel + or lubrifié,
2. Etain/plomb mat lubrifié,
3. Nickel + étain/plomb mat lubrifié,
4. Etain/plomb microcristallin lubrifié,
5. Nickel + or,
6. Etain/plomb mat,
7. Nickel + étain/plomb mat,
8. Etain/plomb microcristallin.

En résumé, la lubrification d'un revêtement étain/plomb conforme aux normes de résistance à la corrosion permet d'assurer les fonctions de frottement.

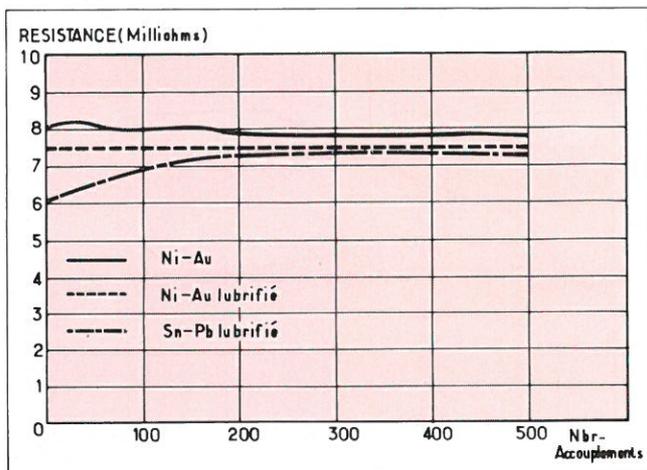


Fig. 1. - Cas d'un connecteur HE-9.

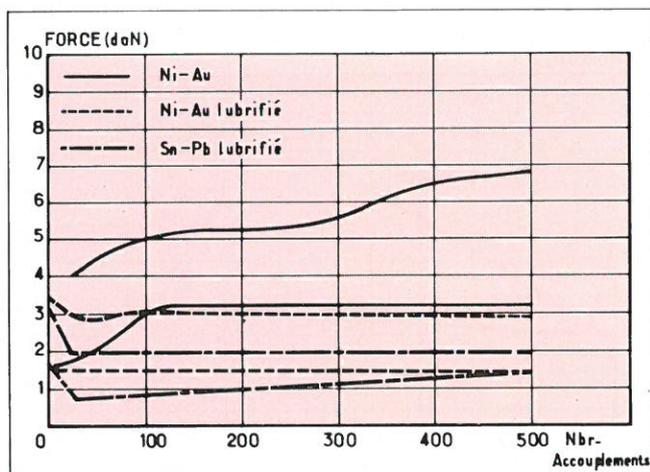


Fig. 2. - Cas d'un connecteur HE-9.

## Résultats des essais

### Essais de qualification ou de contrôle de qualité des connecteurs en fabrication

● Les essais d'endurance ont été effectués sur connecteurs He 9 et DIN He 11 revêtus de nickel + or (témoins), nickel + or lubrifié, étain/plomb mat lubrifié.

Le dispositif utilisé a mesuré périodiquement les résistances de contacts, qui ont peu varié, et les forces d'accouplement-désaccouplement qui, bien entendu, ont été plus faibles sur les connecteurs lubrifiés (fig. 1, 2, 3 et 4).

● Des essais de corrosion ont été réalisés en atmosphère H<sub>2</sub>S (norme NF C 93024 à 125 °C) et en atmosphère dite « industrielle », H<sub>2</sub>S + SO<sub>2</sub> (norme UTEC 20471 à 21 jours).

La résistance à la corrosion d'un bon revêtement étain/plomb d'épaisseur 8-12 μm non lubrifié est équivalente à celle du même revêtement lubrifié.

La résistance à la corrosion d'un revêtement étain/plomb est bien supérieure à celle d'un revêtement de nickel recouvert d'un flash d'or lubrifié ou non.

#### ● Rayonnement ultraviolet

Après exposition de connecteurs désaccouplés sous lampe U.V. de 15 mW/cm<sup>2</sup> et durant 20 heures, on ne constate aucune dégradation des forces d'accouplement ni de résistance des contacts.

#### ● Essais de comportement aux vibrations

Les vibrations engendrent des phénomènes de corrosion par frottement avec formation d'oxydes noirs de nickel provoquant la détérioration systématique, souvent après des durées d'utilisation brèves.

Des essais de vibrations (norme NF C 20-600 sévérité 2000 A suivant les trois axes) ont été faits sur des connecteurs nickelés dorés (témoins), nickelés dorés lubrifiés, revêtus d'étain/plomb lubrifiés.

Les résultats prouvent que la lubrification améliore le comportement des connecteurs aux vibrations (tabl. 1).

Un revêtement étain/plomb lubrifié se comporte de la même façon qu'un revêtement nickel + or lubrifié.

### Essais de mise en œuvre

L'objectif de ces essais était de confirmer la possibilité d'utilisation industrielle du procédé et de la technologie.

Les essais ont été réalisés sur des connecteurs DIN He 11 revêtus de nickel + or (témoin), nickel + or lubrifié, étain/plomb lubrifié.

Nature du revêtement	1 <sup>er</sup> axe	2 <sup>e</sup> axe	3 <sup>e</sup> axe
Au + Ni	RAS	Ouverture au 5 <sup>e</sup> cycle sur 1 des 2 pièces	Ouverture au 4 <sup>e</sup> cycle sur les 2 pièces
Au + Ni lubrifié	RAS	RAS	Ouverture au 4 <sup>e</sup> cycle sur 1 des 2 pièces
SnPb lubrifié	RAS	RAS	Ouverture au 4 <sup>e</sup> cycle sur 1 des 2 pièces

Tableau 1. - Ouvertures des contacts en cours de vibrations.

- Essais de soudure à la vague sur machine Anglade 900 B et soudure en bain mort sur machine Zevatron EFTI

Que le revêtement soit lubrifié ou non, le nombre de reprises est identique.

Pour l'équipementier, la soudure de contacts des connecteurs lubrifiés sur des cartes imprimées ne présente aucun problème particulier.

- Nettoyage des cartes après soudure dans un bain Arkclone AMT

Comme on pouvait l'attendre, il y a pollution rapide des bains, et les traces de lubrifiant sur les connecteurs et les cartes empêchaient l'opération de vernissage.

Il y a donc un problème de nettoyage des connecteurs lubrifiés avant vernissage.

## Conclusion

Aux différentes questions posées, on peut actuellement répondre que la lubrification des contacts avec des produits sélectionnés et adaptés améliore la fiabilité des connecteurs en endurance, corrosion et vibrations.

La lubrification permet de remplacer la solution traditionnelle nickel + or par des revêtements moins onéreux tels que étain/plomb, à condition que le revêtement choisi à l'état non lubrifié réponde aux normes de résistance à la corrosion prévues par le connecteur employé.

## Bibliographie

Publication du CETEHOR :  
DI n° 85.3043.

### Adresses utiles

CETEHOR : 39, avenue de l'Observatoire - B.P. 1145, 25003 Besançon Cedex.

Condat : avenue Frédéric-Mistral, 38670 Chasse-sur-Rhône.

CTM : 28, rue Broca, 75005 Paris.

ESD-Electronique Serge Dassault : 55, quai Carnot, 92214 Saint-Cloud.

UMD-Amphenol : 21, chemin du Défois, B.P. 349, 39105 Dole Cedex.

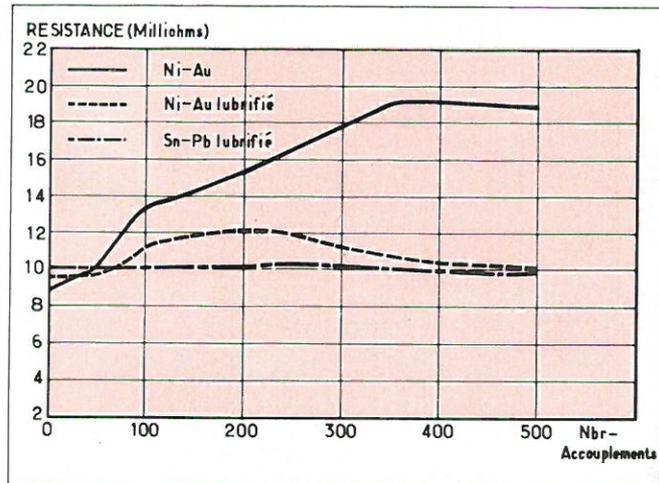


Fig. 3. - Cas d'un connecteur HE-11.

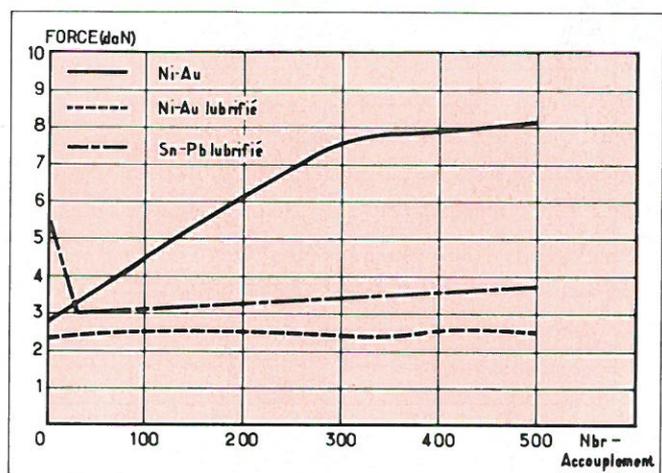
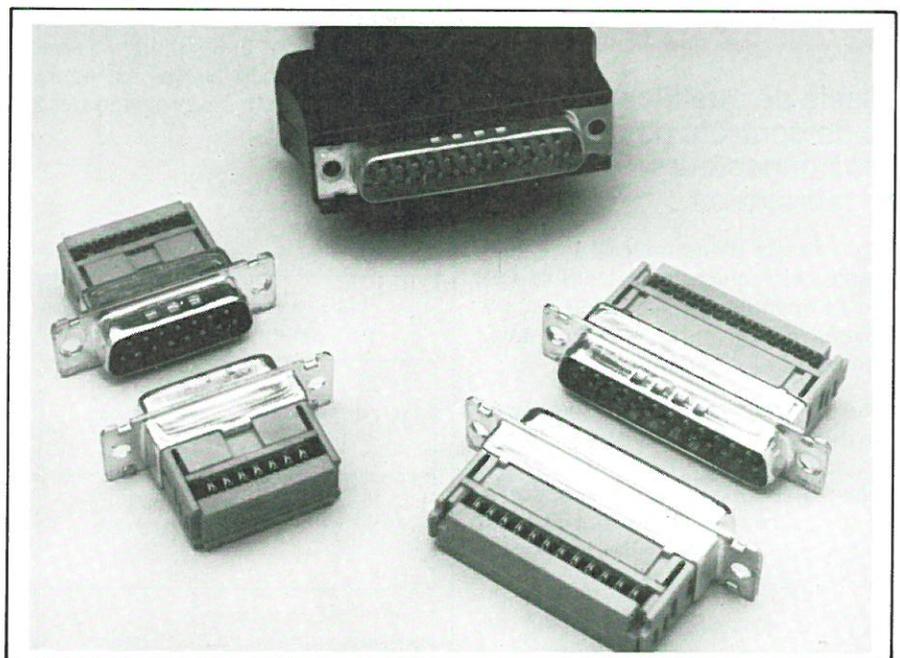


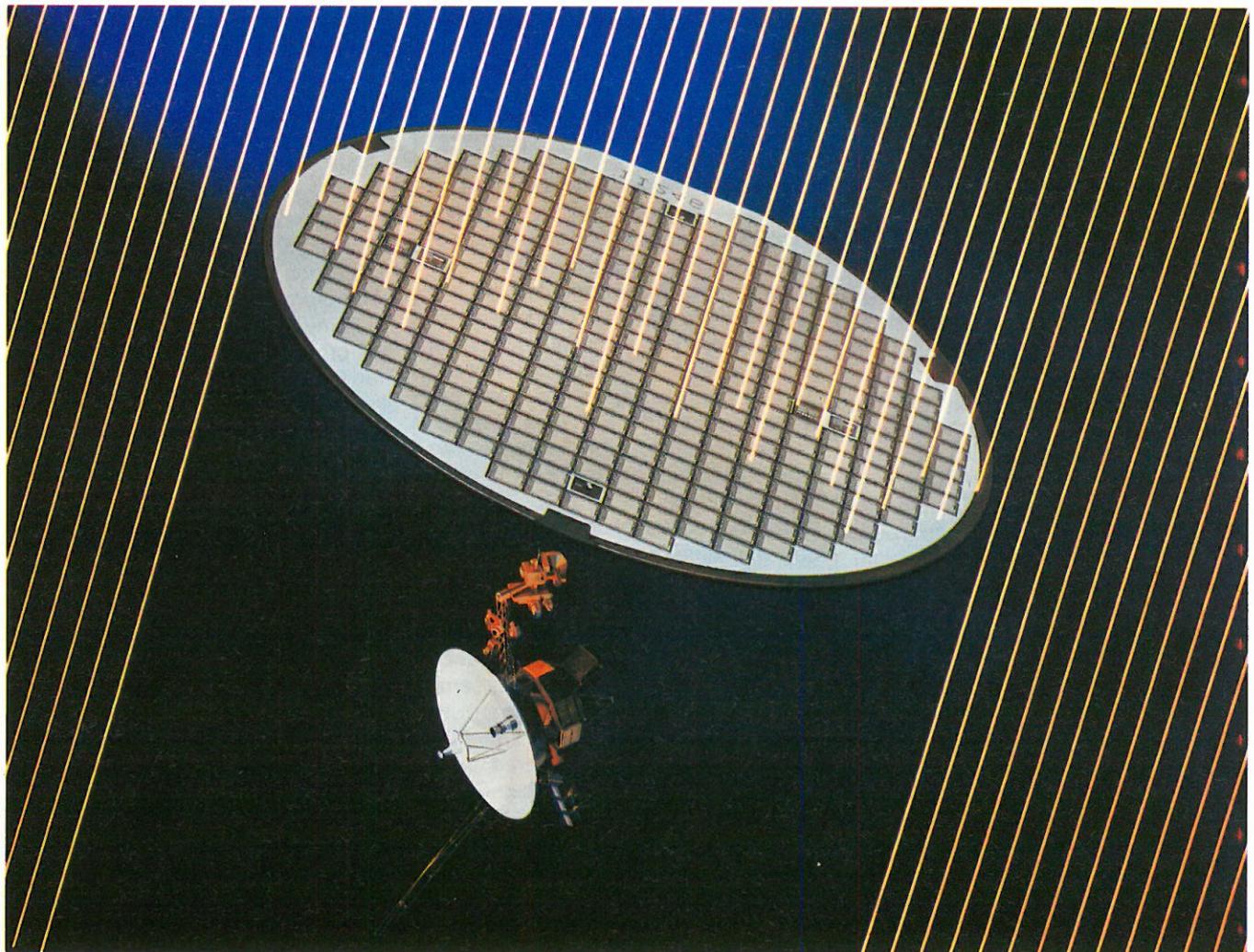
Fig. 4. - Cas d'un connecteur HE-11.



Pour ces connecteurs : contacts dorés avec sous-couche nickel, boîtier thermoplastique chargé verre (doc. T et B/OEC).

*Analyse*

# Les semiconducteurs : une matière première pour l'industrie



La logique C-MOS 38510 de RCA : les petits espaces dans les grands.

Les industries manufacturières et de services du monde entier « consomment » de plus en plus d'électronique. C'est un processus qui est apparu au début des années 1950 avec la commercialisation et la diffusion des dispositifs à semiconducteurs, et qui s'est poursuivi au début des années 1960 avec la mise au point des circuits intégrés. Ce processus devrait s'accélérer fortement au cours de la prochaine décennie. On a dit que les circuits intégrés étaient le « pétrole brut » des années 1980 et 1990, car ils constituent les éléments de base pour la mise au point de nouveaux composants électroniques, ils permettent de remplacer des composants discrets, des servomécanismes et d'autres dispositifs par des dispositifs électroniques plus efficaces, et ils favorisent parallèlement la croissance de nouvelles industries fondées sur l'électronique.

C'est en ces termes que débute un rapport publié par l'OCDE sur les « Questions liées aux échanges dans l'industrie des semiconducteurs », rapport préparé par M. Dimitri Ypsilanti, du secrétariat de l'OCDE, sous la direction générale d'experts gouvernementaux. En voici une synthèse que nos lecteurs consulteront avec intérêt.

### Données générales

Si ce rapport analyse le contenu et les implications internationales des politiques et stratégies nationales adoptées dans le domaine des semiconducteurs, notamment pour les questions qui touchent aux échanges, nous avons retenu pour notre part le vaste tour d'horizon qui préface cette étude (\*).

Il ressort de cette étude que l'industrie des semiconducteurs n'a pas eu un rôle passif ; au contraire, elle a elle-même joué un rôle de premier plan dans la promotion de ses produits auprès des consommateurs potentiels dans l'industrie et les services, dans la mise au point de nouveaux produits commerciaux et, souvent, grâce à son taux élevé d'innovation, elle a pu créer des produits avant même que les industries utilisatrices potentielles n'en aient l'usage. Il convient également de souligner l'importance de la baisse constante des prix en termes réels, qui a fortement contribué à la stimulation de la demande, et des relations synergiques qui se sont instaurées entre d'impor-

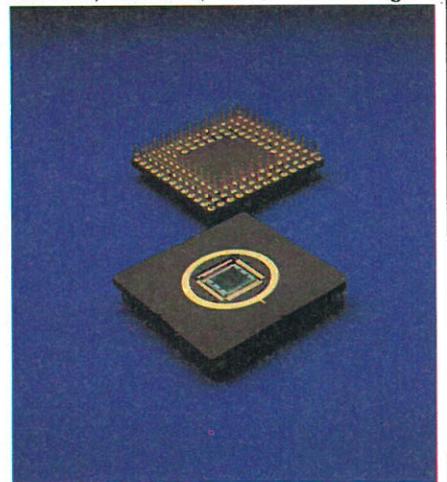
tantes branches de l'industrie et les industries utilisatrices, notamment celles de l'informatique et des télécommunications.

### Un rôle important...

Ainsi, si l'industrie des semiconducteurs est importante, c'est parce qu'elle fournit aux industries manufacturières et aux industries de services la matière première dont elles ont besoin pour la création et le développement de produits nouveaux. C'est en grande partie la raison pour laquelle de nombreux pays ont mis l'accent sur la nécessité de faciliter le développement d'une industrie nationale, leur argument principal étant que la maîtrise technique de la production de semiconducteurs et la capacité d'innovation dans ce secteur sont indispensables pour qui veut être bien placé dans les industries en aval à fort potentiel de croissance, fondées sur les semiconducteurs. L'importance donnée au rôle de l'industrie des semiconducteurs dépasse largement sa contribution directe à la valeur ajoutée des industries manufacturières ou à l'emploi dans ces industries. Si les gouvernements se préoccupent des déséquilibres existant au plan international dans la production des semiconducteurs et donc dans les balances commerciales, c'est souvent parce qu'ils craignent que la détérioration de la compétitivité relative de leur industrie nationale n'affecte sa

position sur le plan technologique, et donc sa capacité à innover, stimuler ou du moins faciliter la croissance des industries en aval.

L'industrie des semiconducteurs est la principale branche de l'industrie des composants électroniques, qui produit des composants actifs, c'est-à-dire des composants qui modifient et contrôlent les signaux électriques par amplification, commutation ou modulation du signal dans un circuit. Contrairement aux composants actifs, les composants passifs, dont la branche croît relativement lentement, ne modifient pas l'énergie des signaux électriques. Les composants à semiconducteurs actifs sont fondés sur l'utilisation de matériaux présentant des propriétés semiconductrices (germanium, silicium, arséniure de gal-



Gate array (Honeywell Semiconducteurs).

(\*) Rappelons que les signataires de la Convention relative à l'OCDE (1960) sont : la RFA, l'Autriche, la Belgique, le Canada, le Danemark, l'Espagne, les Etats-Unis, la France, la Grèce, l'Irlande, l'Italie, le Luxembourg, la Norvège, les Pays-Bas, le Portugal, le Royaume-Uni, la Suède, la Suisse et la Turquie. Ultérieurement, les pays suivants ont adhéré à cette Convention : le Japon (1964), la Finlande (1969), l'Australie (1971), la Nouvelle-Zélande (1973).

lium) qui servent de substrat pour la fabrication de dispositifs à semiconducteurs. Ces dispositifs à semiconducteurs, qui sont actuellement basés sur l'utilisation du silicium, peuvent être répartis en trois catégories, selon leur emploi comme composants électroniques :

- les composants discrets, c'est-à-dire des dispositifs isolés comme les transistors, les redresseurs et les diodes ;
- les circuits intégrés ;
- les dispositifs spécialisés.

### ... Avec des classifications diverses

Les dispositifs à semiconducteurs peuvent être également classés en fonction de la technologie utilisée pour leur fabrication (semiconducteurs bipolaires ou semiconducteurs métal-oxyde), ou selon le degré d'intégration de la puce (fig. 1). Les stades d'intégration sont généralement classés selon l'échelle suivante :

- intégration petite échelle (« Small Scale Integration » - SSI), 30 à 80 transistors ;
- intégration à moyenne échelle (« Medium Scale Integration » - MSI), 300 à 800 transistors ;
- intégration à grande échelle (« Large Scale Integration » - LSI), 3 000 à 8 000 transistors ;
- intégration à très grande échelle (« Very Large Scale Integration » - VLSI), 30 000 à 100 000 transistors ;
- intégration à très haute échelle (« Ultra Large Scale Integration » - ULSI), environ 1 000 000 de transistors.

Une autre classification est possible, basée sur la fonction du dispositif à semiconducteurs, c'est-à-dire d'une part les dispositifs linéaires qui convertissent le signal sans le modifier (utilisés dans les téléphones, les récepteurs de radio et de télévision et les appareils analogiques) et d'autre part les dispositifs numériques qui exploitent les propriétés de commutation des transistors et des diodes. Ces derniers englobent les dispositifs logiques, les microprocesseurs, les mémoires et les dispositifs spécialisés.

Les dispositifs numériques sont à la base de la technologie moderne des ordinateurs et des télécommunications.

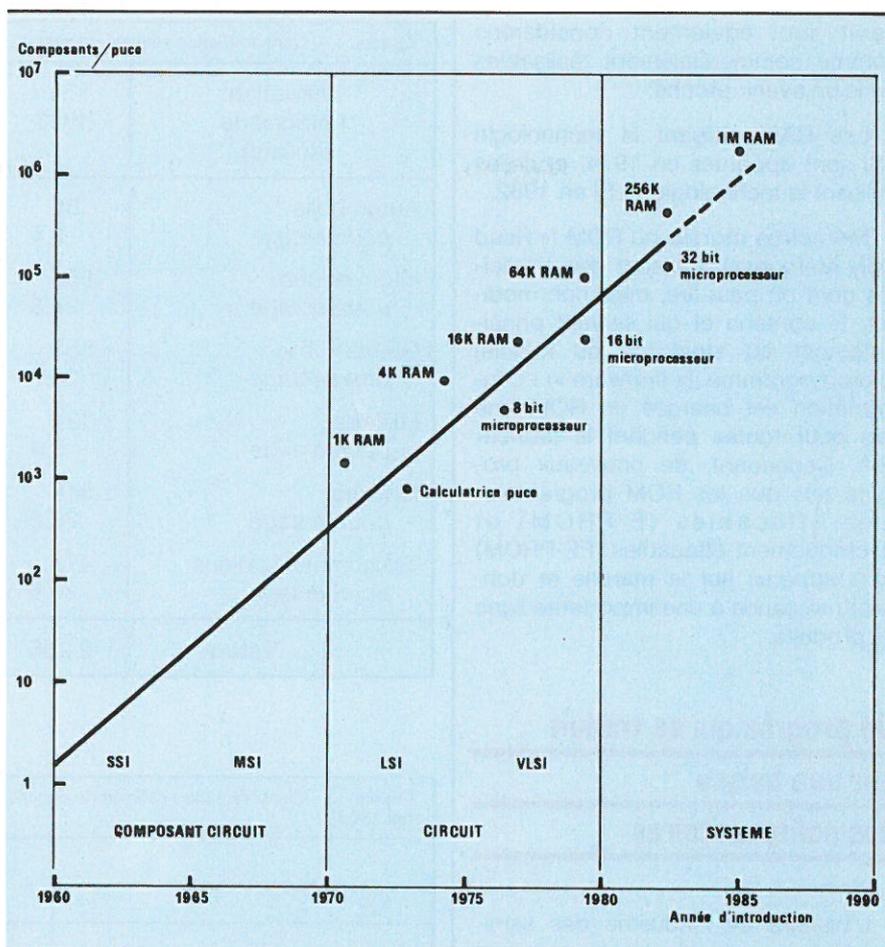


Fig. 1. - Evolution de l'échelle d'intégration des circuits intégrés (source : Siemens).

### Le circuit intégré, un secteur à forte croissance

Le produit de l'industrie des semiconducteurs qui est le plus important et qui présente la plus forte croissance est le circuit intégré. Les premiers circuits intégrés ont été commercialisés en 1962. C'est dans le secteur des circuits intégrés que les entreprises et les gouvernements font le plus d'efforts en matière de recherche et de développement et que les plus grands progrès sont faits en matière d'innovation de produits, et c'est aussi ce secteur qui a eu le plus d'impact sur les secteurs utilisateurs. Il convient de distinguer deux groupes importants de produits dans le secteur des circuits intégrés :

- Les **microprocesseurs** sont constitués d'un circuit intégré offrant sur une seule puce des fonctions équivalentes à celles de l'unité centrale d'un ordinateur. Un microprocesseur peut être considéré comme un processeur informatique sur une seule puce. Actuelle-

ment, les microprocesseurs, dont la commercialisation a débuté vers 1973, sont essentiellement des 16 bits mais l'on prévoit en 1985 la commercialisation en quantité de microprocesseurs de 32 bits.

- Les **mémoires**, qui sont des dispositifs à semiconducteurs qui stockent l'information sous forme de charges électriques, peuvent être subdivisées en :

- **Mémoires vives** ou RAM (« Random Access Memory »). Ce sont des mémoires dans lesquelles il est possible d'avoir accès de façon arbitraire (directe) aux différentes cellules. Les RAM se subdivisent en mémoires dynamiques et mémoires statiques. Les premiers circuits de mémoire vive 16 bits sont devenus disponibles en 1966. Depuis, tous les deux ans et demi à trois ans, la densité des RAM a quadruplé, et c'est en 1974 qu'a été introduite la première RAM d'un kilobit. Ce quadruplement de densité s'est poursuivi jusqu'à aujourd'hui avec l'introduction de la RAM 64 K. Dès le début de 1984, des constructeurs diffusaient des RAM 256 K en quantité. De même, les RAM de 1 mé-

gabit sont également considérées comme commercialement réalisables dans un avenir proche.

Les RAM utilisant la technologie LSI sont apparues en 1974, et celles utilisant la technologie VLSI en 1982.

– **Mémoires mortes** ou ROM (« Read Only Memory »). Ce sont des mémoires dont on peut lire, mais non modifier, le contenu et qui servent principalement au stockage du logiciel microprogrammé (« firmware »). L'information est chargée en ROM une fois pour toutes pendant la fabrication. Cependant, de nouveaux produits tels que les ROM programmables effaçables (E-PROM) et électriquement effaçables (EE-PROM) sont apparus sur le marché et donnent naissance à une importante ligne de produits.

### Un progrès qui se traduit par une baisse des coûts unitaires

L'histoire de l'industrie des semi-conducteurs, depuis trente ans que celle-ci existe, est celle d'un progrès technique permanent qui a permis d'augmenter l'intégration des dispositifs, d'améliorer leurs performances et leur fiabilité et d'accroître leur diversité ; ce progrès technique s'est accompagné de baisses importantes des coûts unitaires des dispositifs, et d'une baisse encore plus importante « par bit ».

Toujours selon le rapport de l'OCDE, pour analyser l'industrie des semi-conducteurs et sa technologie, il importe de noter que l'éventail des technologies, et par conséquent des innovations, qu'elle utilise s'articule autour de domaines bien distincts. Ces domaines sont notamment les technologies de procédé, c'est-à-dire les techniques utilisées pour la fabrication des dispositifs à semi-conducteurs, la structure des dispositifs, c'est-à-dire la configuration matérielle des composants dans les dispositifs, la conception des circuits et des systèmes, et les équipements de production ainsi que la technologie des matériaux qui permettent souvent de traduire les découvertes scientifiques par des innovations dans les procédés et dans la structure des dispositifs.

Ces technologies deviennent de plus en plus synergiques, ce qui peut

Tableau 1. – Consommation estimée de circuits intégrés en Europe (d'après Dataquest 1982).

Utilisation (millions de dollars)	1983	1993	Taux de croissance (annuelle cumulée 1983-1993)
Automobile <i>pourcentage</i>	55 2,4	1 027 4,8	34
Informatique <i>pourcentage</i>	566 24,8	4 645 21,6	23,4
Grand Public <i>pourcentage</i>	553 24,2	4 050 18,8	22
Militaire <i>pourcentage</i>	124 5,4	1 531 7,0	28,6
Industrie <i>pourcentage</i>	516 22,6	4 525 21,0	24,3
Télécommunications <i>pourcentage</i>	472 20,6	5 719 26,6	28,3
Totaux	2 286	21 497	25,1

Tableau 2. – Consommation estimée de circuits intégrés en Europe (d'après Dataquest Esis, vol. II, mai 1983).

	1983 millions de dollars	%
France	435	19,0
Italie	223	9,7
Scandinavie	149	6,5
Royaume-Uni et Irlande	462	20,2
Allemagne	742	32,7
Benelux	130	5,7
Autres pays	145	6,2
Europe	2 286	100

influencer sur le taux d'innovation de l'industrie, étant donné la complexité croissante et le besoin toujours plus grand de coordination et de coopération entre entreprises dans certaines branches. Ce fait est reconnu dans la plupart des programmes publics de R et D qui ont un caractère pluridisciplinaire et portent donc à la fois sur le logiciel, la mise au point de systèmes de conception assistée par ordinateur, la recherche sur l'architecture des dispositifs, la recherche sur les matériaux, etc. Le lien étroit qui existe, d'une part, entre l'innovation de procédé et l'innovation de produit à l'intérieur de la branche et, d'autre part, entre l'innovation de produit et l'innovation dans les secteurs utilisateurs est une caractéristique importante de cette industrie, qui la distingue de la plupart des autres industries de haute technologie.

Tableau 3. – Production mondiale estimée de semi-conducteurs (en millions de dollars).

Pays	1985
Etats-Unis	18 515
Europe occidentale	2 080
Japon	8 300
Reste du monde (sauf Chine)	560
Total	29 455

### Les semi-conducteurs : une stratégie pour la croissance

Tous les grands pays de l'OCDE considèrent la technologie des semi-conducteurs comme un élément stra-

tégique pour la croissance, le développement et la modernisation de leur économie. Les immenses progrès qui ont été récemment accomplis dans les domaines de l'intégration à grande échelle et de la technologie de procédé, la synergie croissante entre la microélectronique et d'importants secteurs d'utilisation finale, et les perspectives d'une expansion considérable de l'industrie électronique, y compris en matière d'emplois, au cours des dix années à venir, ont renforcé l'importance qu'accordent les gouvernements au rôle stratégique de la technologie microélectronique.

L'importance de la microélectronique est intimement liée, dans l'esprit des dirigeants de la plupart des grands pays, à la capacité de la nation à produire des circuits intégrés et à contribuer aux innovations de produit et de procédé. Le souci d'éviter une dépendance technologique excessive et de créer une capacité de production nationale dans le domaine microélectronique est ainsi devenu un objectif politique (sécurité militaire notamment) tout autant qu'économique. D'ailleurs, lorsqu'on examine les mesures prises à l'égard de l'industrie des semiconducteurs, on discerne trois grands domaines dans lesquels l'action des pouvoirs publics a joué un rôle primordial : les marchés publics, la recherche-développement et l'aide directe à l'investissement.

Les tableaux 1 à 7 permettent de « traduire en chiffres » les considérations évoquées ci-avant.

J. Trémolières

Tableau 4. – Les 10 premiers producteurs-vendeurs de semiconducteurs (1983). Valeur de la production en millions de dollars (d'après Integrated Circuit Engineering Corporation).

Constructeurs	Valeur
Motorola	1 550
Texas Instruments	1 550
NEC	1 340
Hitachi	1 035
Toshiba	880
National Semiconductor	850
Intel	745
Fujitsu	530
AMD	485
Philips	475
Autres	7 970
<b>Total mondial</b>	<b>17 410</b>

Tableau 6. – Parts (%) des grands producteurs de semiconducteurs sur le marché européen (d'après Dataquest).

	1981	1983
Philips	13	
Texas Instruments	10	
Siemens	8	
Motorola	6	
National Semiconductor	5	
Intel	5	
AEG-Telefunken	4	
SGS-Ates	4	
Thomson	4	
Producteurs européens	40	40
Producteurs américains	54	50
Producteurs japonais	6	10

Tableau 5. – Les 10 premiers producteurs de circuits intégrés (estimations pour 1983). Ventes de CI en millions de dollars (d'après VLSI Research Inc.).

Producteurs	Valeur
Texas Instruments	1 276
IBM	1 262
Hitachi	958
NEC	942
Motorola	842
Philips	805
National Semiconductor	783
Fujitsu	692
Intel	655
Toshiba	597

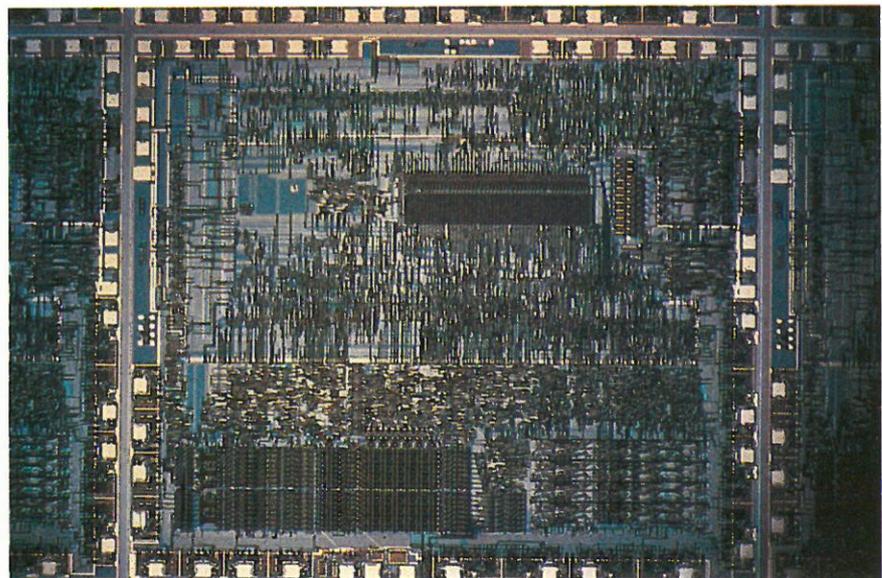
Tableau 7. – Parts (%) des grands producteurs de circuits intégrés sur le marché européen (d'après Dataquest).

	1981
Texas Instruments	12
Philips	11
Intel	7
Motorola	7
National Semiconductor	6
Fairchild	5
SGS-Ates	4
ITT	4
Producteurs européens	30
Producteurs américains	62
Producteurs japonais	8

## Bibliographie

– L'industrie des semiconducteurs –

questions liées aux échanges. 1985, 160 p. *Publication OCDE*, 2, rue André-Pascal, 75775 Paris Cedex 16.



Une puce de la série 16000 (National Semiconductor).

# LES COMPOSANTS ACTIFS

## de visu

### Circuits drivers verrouillables

Les circuits « drivers » verrouillables UCN-5800A et UCN-5801A sont des circuits intégrés haute tension et fort courant disposant de 4 ou 8 voies verrouillables C-MOS pour les données, d'un transistor Darlington bipolaire de puissance sur chaque voie et d'un circuit de contrôle C-MOS commun pour toutes les fonctions « CLEAR », « STROBE » et « OUTPUT ENABLE ».

La combinaison bipolaire/C-MOS sur chacun des verrous permet une très faible consommation, tout en assurant une très grande souplesse d'interface. Le circuit UCN-5800A contient 4 sorties verrouillables, alors que l'UCN-5801A en possède 8.

La technologie Bimos II permet des débits de données en entrée plus élevés que le Bimos classique. Sous 5 V, ils travaillent à plus de 5 MHz, et sous 12 V à des vitesses encore plus élevées.

Ces deux circuits ont des sorties sur collecteur ouvert et disposent de diodes de protection contre les transitoires provenant des charges inductives. Les transistors de sortie peuvent délivrer jusqu'à 500 mA et supporter 50 V à l'état bloqué.

**Sprague**

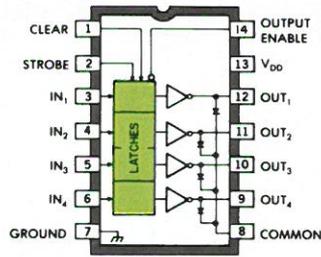
Tél. : 45.47.66.00

Salon des Composants électroniques  
Hall 3 Allées 36-D Stand 30

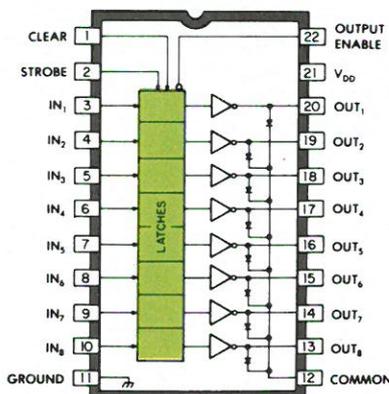
### Un microprocesseur et une dizaine de contrôleurs en un seul boîtier

Développé grâce à un contrat ANVAR, le MIW-F-C51 annonce une nouvelle génération de produits, avec laquelle le concept de « composant » rejoint celui de « système ».

Le MIW-F-C51, réalisé en technologie CHMOS, regroupe en effet, en un seul boîtier, un microprocesseur (le



UCN-5800A



µC 80C51 Intel) et une dizaine de contrôleurs, dont toutes les fonctions sont transparentes.

Le MIW-F-C51 est complètement configurable, matériel et logiciel. L'utilisateur écrit son application en assembleur 8051.

Parmi ces contrôleurs, on énumère l'encodeur de clavier, le contrôleur d'une tête d'imprimante, des divers affichages, un commutateur d'information et, afin de satisfaire à une majorité de petites applications « intelligentes » fonctionnant sur menu, le MIW-F-C51 est doté d'un éditeur de page avec masque. L'affichage avec fenêtre temporaire permet de repérer et de localiser en quel endroit de la page on se trouve.

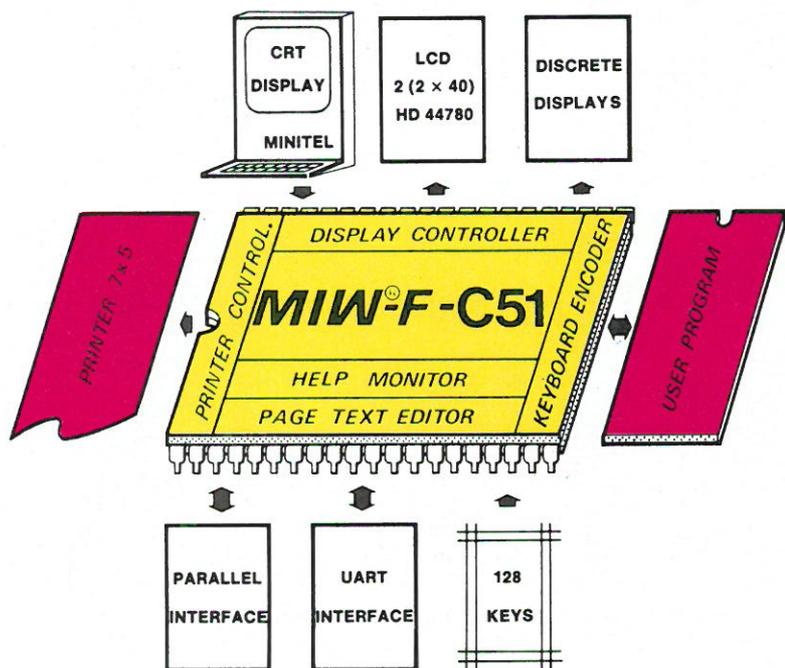
Intégrant un moniteur de mise au point et de dépannage, le MIW-F-C51 trouve ses applications dans tous les petits terminaux avec afficheurs LCD, les terminaux de points de vente, de mesure, contrôle et régulation.

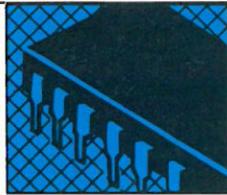
Dans les applications domestiques, le Minitel peut jouer le rôle d'afficheur et de clavier, pour redéfinir les paramètres de l'application.

**MIW**

Tél. : 42.00.99.75

Salon des Composants électroniques  
Hall 1 Allée 16 Stand 100





## COMPOSANTS ACTIFS

### Amplificateur J-FET

PMI introduit sur le marché un nouvel amplificateur J-FET performant, référencé **OP41**, qui présente un courant d'entrée maximum de 5 pA et un gain en boucle ouverte supérieur à un million.

La réjection de mode commun est de 100 dB minimum. Ce circuit est compensé intérieurement pour le gain unitaire et peut être chargé par une capacité de 250 pF sans risque d'oscillation.

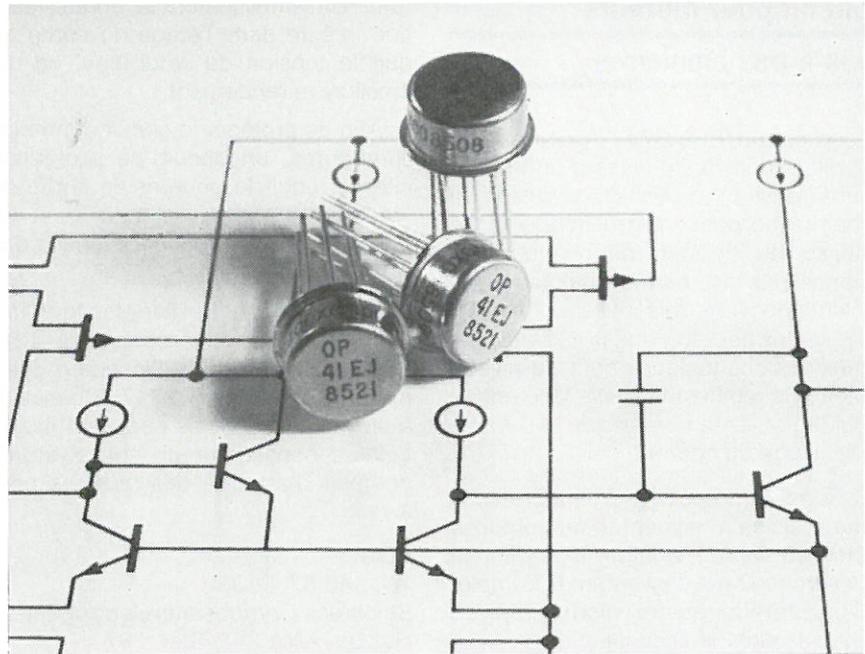
Le courant d'alimentation maximum est de 1 mA, le slew-rate de 1 V/ $\mu$ s et la réjection de l'alimentation de 92 dB.

L'amplificateur OP41 est disponible en boîtier métallique 8 broches type TO 99 en versions industrielle et militaire.

**Bourns-Ohmic**

Tél. : 42.03.96.33

Salon des Composants électroniques  
Hall 4 Allée 44 Stand 100



Capables de réaliser des opérations de commutation rapides avec un minimum de pertes, ces diodes sont particulièrement adaptées aux convertisseurs, onduleurs et alimentations à découpage.

**BBC**

Tél. : 47.25.96.65

Salon des Composants électroniques  
Hall 3 Allée 33 Stand 70

**Vous avez  
de nouveaux  
produits ?**

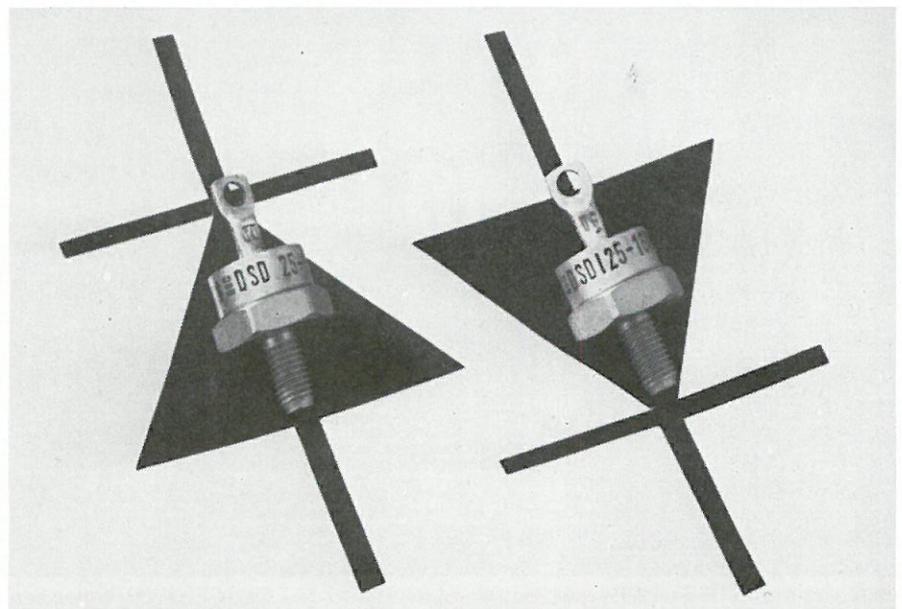
**Faites-le nous savoir**

### Diodes de puissance rapides

Présentées en boîtier Jedec DO 5, ces deux nouvelles diodes de puissance sont livrables avec anode ou cathode au boîtier. Il est donc possible, de cette façon, de visser sur un dissipateur deux diodes montées en série.

Les types 1N390 supportent une tension inverse de 100 à 400 V, avec un courant direct moyen de 20 A (240 A en surcharge accidentelle de 10 ms). Le temps de recouvrement inverse est de 100 ns.

Les types DSD25 acceptent des tensions inverses de 600 à 1 600 V et un courant direct de 23 A (400 A en surcharge 10 ms). Leur temps de recouvrement inverse va de 150 à 500 ns.





## COMPOSANTS ACTIFS

### Circuit pour moteurs pas-à-pas bipolaires

Le circuit PLB 3717 A commande et pilote une des phases d'un moteur pas-à-pas bipolaire en régulant le courant de phase par découpage. Le niveau du courant peut être commandé par une entrée analogique ou sélectionné en trois paliers, grâce à deux entrées logiques. Quand les deux entrées logiques sont au niveau haut, le circuit est invalidé. Une entrée logique séparée commande le sens de circulation du courant.

Capable de délivrer 1 ampère sous une tension d'alimentation comprise entre 10 V et 46 V, la partie puissance de ce circuit est un pont en H complet disposant de quatre diodes rapides pour assurer la recirculation du cou-

rant. Un amplificateur à contre-réaction intégré dans l'étage de sortie réduit la tension de saturation, ce qui améliore le rendement.

Afin de protéger le circuit contre les surcharges, un circuit de protection interne réduit le courant de sortie de façon progressive, de manière à ramener la dissipation à l'intérieur des limites de tolérance.

Monté dans le boîtier plastique Powerdip 12+2+2 broches, le PLB 3717 A est adapté à l'insertion automatique. Deux PLB 3717 A associés à un petit nombre de composants extérieurs constituent un sous-système complet d'attaque des moteurs pas-à-pas.

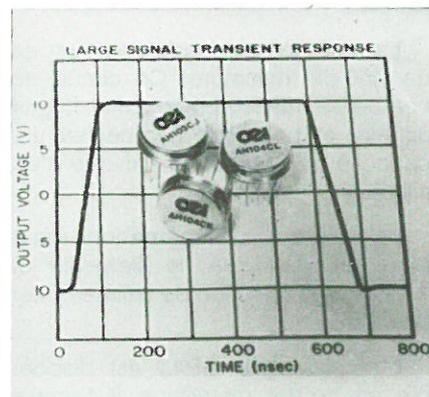
SGS

Tél. : 46.57.11.33

Salon des Composants électroniques  
Hall 3 Allée 34 Stand 37

### Amplificateurs opérationnels rapides

La société O.E.I. (Optical Electronics Incorporated) annonce la sortie d'une nouvelle gamme d'amplifica-



## PALAS DX : LE MUST DE L'ANALYSE LOGIQUE

BAZAIN/GERMON



Le PALAS DX est un analyseur logique personnel de très haut niveau. Simple d'emploi, complet et performant, il convient à tous ceux qui écrivent ou corrigent des logiciels, qui font de la maintenance d'équipements ou fabriquent ou testent des produits digitaux.

Grâce à un mode de commande par menu, il travaille efficacement dans les configurations logiques les plus complexes :

- analyse temporelle
- capture des faux déclenchements
- comparaison de listes d'états, et surveillance
- désassemblage de microprocesseur
- analyse de bus RS 232 ou IEEE 488 etc.

La version de base est déjà très complète :

- 48 voies dont 32 d'analyse temporelle, 8 de déclenchements supplémentaires et 8 horloges et qualificateurs,
- échantillonnage jusqu'à 50 MHz sur 16 voies ou 100 MHz (8 voies), avec ADX/100-8,
- 4 niveaux de déclenchement,
- capture des parasites sur 16 voies (mode LATCH),
- désassembleurs 8 et 16 Bits,
- mémoire programme sauvegardée,
- écran vidéo 9" et sortie vidéo.

Plusieurs options étendent encore ses possibilités. Compagnon indispensable du technicien avisé Le PALAS DX renforce son efficacité. Prix inférieur à 50.000 F.

Les meilleures idées sont celles qui aident l'homme.

**metrix**

ITT Composants et Instruments  
Division Instruments METRIX  
Chemin de la  
Croix Rouge - BP 30  
F 74010 Anney Cedex  
Tél. (50) 52.81.02  
Télex : 385131

Agence de Paris  
157, rue des Blains  
92200 Bagneux  
Tél. (1) 664.84.00  
Télex : 202702

Liste des agences et services après-vente : COLMAR. Tél. (89) 23.99.70 - Télex : 880 951 - LILLE. Tél. (20) 30.64.60 - Télex : 110 114 - LYON. Tél. (7) 876.22.49 - Télex : 300 506 - MARSEILLE. Tél. (91) 78.90.74 - Télex : 430 673 - RENNES. Tél. (99) 51.64.66 - Télex : 740 983 - TOULOUSE. Tél. (61) 78.53.33 - Télex : 531600.



## COMPOSANTS ACTIFS

teurs opérationnels rapides : les modèles AH 103 et 104.

Ces amplificateurs FET présentent un temps d'établissement rapide et des spécifications excellentes en continu. Lorsqu'il est bien adapté pour des impulsions et avec un gain de  $-1$ , le modèle AH 104 a un temps d'établissement à 0,1 % de 160 ns max.

Avec un offset de 1 mV, une dérive de  $5 \mu\text{V}/^\circ\text{C}$  max. et une sortie de 30 mA sous  $\pm 10$  V, ces amplificateurs opérationnels sont tout à fait adaptés pour les applications de conversion de données rapide et les systèmes de test.

### Equipements scientifiques

Tél. : 47.41.90.90

Salon des Composants électroniques  
Hall 1 Allée 15 Stand 72

## Superviseurs d'alimentation

La série des superviseurs d'alimentation TL77 XXACP a été conçue pour assurer la fiabilité des systèmes numériques et des microprocesseurs. Ces circuits détectent les chutes d'alimentation et génèrent une impulsion de « RESET » de durée programmable.

– Lors de la mise sous tension du système, le superviseur contrôle la tension d'alimentation et maintient ses sorties RESET et RESET activés (à l'état haut et bas respectivement) aussi longtemps que celle-ci n'a pas atteint sa valeur nominale.

– De même, si la tension chute en dessous de sa valeur nominale, le circuit active le RESET du système jusqu'à ce que la tension revienne à son niveau initial.

Dans les deux cas, un temporisateur interne, ajustable à l'aide d'une capacité, assure au système le temps nécessaire à sa réinitialisation complète.

La série des TL77 XXACP comprend quatre circuits préprogrammés pour 5, 9, 12 et 15 volts et un circuit ajustable.

### Texas Instruments

Tél. : 39.46.97.12

Salon des Composants électroniques  
Hall 3 Allée 35 Stand 42



**radio tresses cables**

**VOTRE PARTENAIRE  
POUR L'ETUDE ET LA REALISATION  
DE VOS CABLES SPECIAUX  
POUR L'ELECTRONIQUE  
INDUSTRIELLE,  
LES AUTOMATISMES,  
LA ROBOTIQUE,  
LA TELEMATIQUE.**

**TOUTES SECTIONS A  
PARTIR DE 0.05 mm<sup>2</sup>/AWG30**

**MATERIAUX MODERNES  
ET PERFORMANTS:  
ALMECO, POLYAMIDES,  
POLYURETHANES, etc.**

**TECHNIQUES EFFICACES  
D'ECRANS, CABLES A EFFET  
FILTRIS PASSES-BAS.**

**STOCK PERMANENT DE CABLES  
MULTICONDUCTEURS SOUPLES BLINDES ET NON BLINDES**



**RADIO TRESSSES CABLES - RUE THIMONNIER - Z.I. DE GENAY - BP5 - 69730 GENAY - TEL: 78.91.43.22 - TELEX: 900.908**



## COMPOSANTS ACTIFS

### ACIA en C-MOS

Une nouvelle interface de communication asynchrone (ACIA) en technologie C-MOS de RCA Solid State permet, avec un seul circuit, de réaliser un interface programmable entre les microprocesseurs 8 bits et les équipements de transmission de données « série » et les modems.

Le circuit ACIA CDP65C51 est destiné aux télécommunications et aux communications de données en full duplex entre terminaux, ordinateurs et périphériques d'ordinateurs. Réalisé en technologie C-MOS, ce circuit est compatible broche à broche et fonctionnellement avec le Rockwell 6551 et autres ACIA en N-MOS. En raison de sa technologie C-MOS, le CPD65C51 consomme moins de puissance, et fonctionne dans de plus larges gammes de températures et de tensions.

Les bus d'adresses et de données non multiplexés du CPD 65C51 lui permettent d'être connecté aux microprocesseurs 8 bits à bus non multiplexés tels que le RCA CDP 1804A, 1805A et 1806A, le Zilog Z80 et le 6502. La version aujourd'hui disponible (référence 1) travaille avec les microprocesseurs fonctionnant à 1 MHz et est fournie en boîtier 28 broches plastique (suffixe E) et céramique (suffixe D).

Ce circuit fonctionne sous une alimentation de 3 à 6 V.

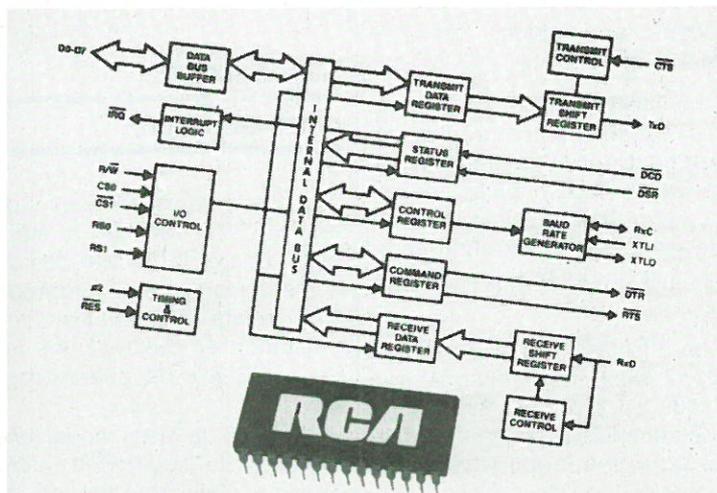
RCA

Tél. : 39.46.56.56

Salon des Composants électroniques  
Hall 3 Allée 35 Stand 48

### Contrôleur d'écran TV

Référencé MB 88313, ce contrôleur d'écran TV en circuit intégré réalise des affichages simples d'informations sur écran, tels que le numéro de canal TV, le niveau sonore, l'enregistrement vidéo, la date et l'heure de l'enregistrement. LED ou LCD peuvent être utilisés.



Le MB 88313 a un générateur de caractères incorporé en ROM contenant 32 caractères de résolution 5x7 points. Il peut afficher 16 caractères simultanés sous le contrôle d'un microprocesseur.

De plus, ce circuit permet d'affecter des couleurs à chaque caractère, ce que ne pouvaient faire les contrôleurs conventionnels, avec en supplément la possibilité de former des caractères frangés en addition de la fonction traditionnelle caractères sur fond noir ou inchangé.

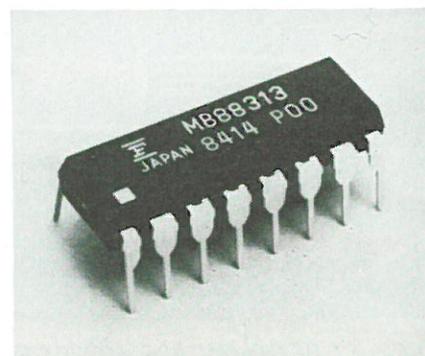
On peut ainsi obtenir un affichage plus lisible.

Enfin, ce circuit a une faible consommation de par sa technologie C-MOS et sa possibilité de mise en stand-by en dehors de l'utilisation de l'écran.

Fujitsu

Tél. : 48.55.16.46

Salon des Composants électroniques  
Hall 4 Allée 46 Stand 118



### Contrôleurs d'afficheurs à cristaux liquides

Afin de faciliter l'interfaçage entre microprocesseurs et afficheurs cristaux liquides haute résolution de type matrices à points, NEC a développé un nouveau jeu de circuits intégrés : le  $\mu$ PD 72030G, contrôleur d'afficheurs ; les  $\mu$ PD 6307G et  $\mu$ PD 6308G, respectivement circuits de commande des rangées et des colonnes.

Le  $\mu$ PD 72030G est programmable par tout microprocesseur standard pour des déplacements du curseur, des défilements d'écran et d'autres types de mouvements ; un générateur de caractères est intégré, qui peut être extensible. Le 72030 gère la mémoire vidéo et les circuits de commandes rangées et colonnes, avec des transferts rapides de données de type parallèle sur 8 bits et des cycles de travail de 32 jusqu'à 128 Hz.

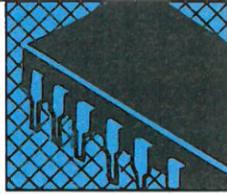
Le 6307 pilote 32 rangées avec une tension de l'afficheur pouvant être portée à 21 V. Pour de grands écrans, plusieurs 6307 peuvent être cascades ; le 6308 pilote 40 colonnes dans les mêmes conditions.

Ces circuits C-MOS sont proposés en boîtiers version « miniflat ».

NEC

Tél. : 39.46.96.17

Salon des Composants électroniques  
Hall 4 Allée 44 Stand 118

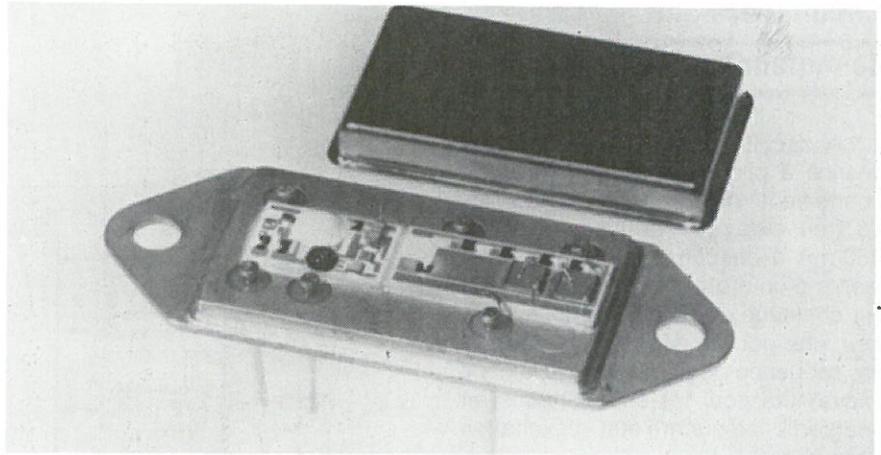


## COMPOSANTS ACTIFS

### Relais statique militaire MOS-FET

Ce relais statique en technologie MOS-FET à disjonction automatique incorporée présente les caractéristiques suivantes :

- disjonction thermique et surintensité ; sortie indiquant l'état du relais (marche, arrêt, disjonction) ;
- utilisation comme coupe-circuit ;
- résistance équivalente de contact  $\leq 150 \text{ m}\Omega$  sur sortie FET ;
- pouvoir de coupure jusqu'à 10 ampères/80 V ;
- tension d'entrée : 4 à 32  $V_{CC}$  ;
- générateur de courant constant : 15 mA typique ;
- rigidité diélectrique : 1 500 V RMS ;



- isolement broches/boîtier :  $10^9 \Omega$  ;
- niveau de fiabilité : X et W ;
- vibrations : 100 g de 10 à 3 000 Hz ;
- choc : 1 500 g/0,5 ms/1/2 sinus ;

- conformité à la norme MIL 28270.  
**Teledyne Relays**  
Tél. : 47.58.71.60  
Salon des Composants électroniques  
Hall 3 Allée 36 Stand 58

# LE RACCORD PARFAIT

**Supports VLSI.**

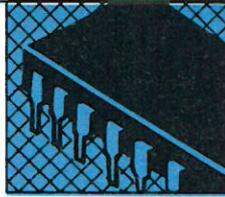
Un complément indispensable à notre gamme, les supports "PIN GRID ARRAY". A force d'insertion nulle jusqu'à 625 contacts, à faible force d'insertion jusqu'à 289 contacts.

Les supports CHIP CARRIER jusqu'à 164 contacts, versions broches soudées et CMS.

## T&B/OEC

### Thomas & Betts

55-57, place de la Seine  
Silic 120 / 94513 Rungis Cedex  
Tél. : (1) 46.87.23.85 - Télex : THOMBET 204296



## COMPOSANTS ACTIFS

### Circuit d'attaque de moteur pas-à-pas

Le circuit intégré MC 3479P est destiné à piloter un moteur de positionnement pas-à-pas biphasé. Ses sorties peuvent délivrer jusqu'à 350 mA à chacun des deux enroulements d'un moteur biphasé. Le circuit est constitué de quatre sections d'entrée, une pour le décodage et la mise en séquence logiques, deux étages excitateurs pour les enroulements, et une sortie indiquant l'état d'excitation de la phase A.

Présenté en boîtier 16 broches, ce circuit se prête aux techniques de fabrication automatisée, de plus en plus utilisées par les constructeurs d'unités de disques. Ce circuit d'attaque peut aussi être utilisé dans le secteur en plein développement de la robotique.

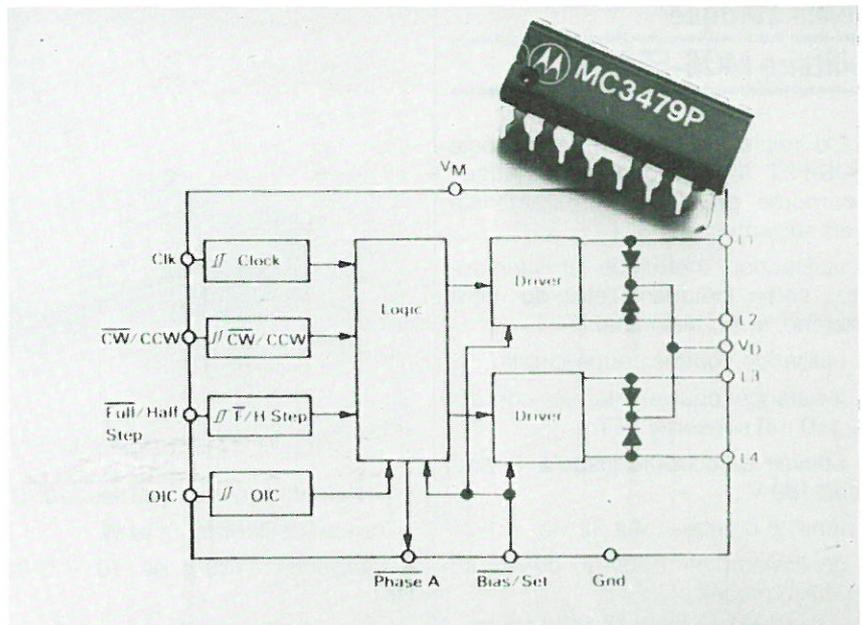
Entre autres fonctions importantes, ce circuit intégré permet de sélectionner le sens de rotation du moteur : horaire ou anti-horaire, ce qui permet aussi d'inverser le sens de rotation. Une disposition permet également de faire tourner le moteur d'un pas complet ou d'un demi-pas, en fonction de l'entrée logique.

Motorola  
Tél. : 45.55.91.01

### PAL ultra-rapide

Référencé 10 H PAL 20P8, ce circuit PAL a un temps de propagation de 6 ns maximum (3,5 ns typique). Réalisé en technologie ECL, il possède tous les avantages des circuits PAL classiques : gain de place par réduction du nombre de circuits (jusqu'à un rapport de 12 à 1), diminution des références en stock, programmation rapide, protection contre la copie.

De plus, il intègre de nouvelles fonctions : partage de termes-produits, polarité de sortie programmable individuellement par sortie et édition des termes produits.



Enfin, chaque sortie inemployée peut être utilisée en entrée, et la programmation peut être réalisée sur des programmeurs pour logique TTL.

MMI  
Tél. : 46.87.34.62  
Salon des Composants électroniques  
Hall 3 Allée 33 Stand 118  
(Datadis)

### Détecteur et correcteur d'erreur

Présenté en boîtier 48 broches plastique ou céramique, le circuit N2960 est organisé en mots de 16 bits, et cascadable pour traiter des mots de 8, 16, 21 ou 64 bits (6 à 8 bits de contrôle). Ce circuit détecte les erreurs doubles et certaines triples erreurs ; il corrige les erreurs simples.

Il travaille à très grande vitesse : 32 ns en détection et 65 ns en correction.

RTC  
Tél. : 43.38.80.00  
Salon des Composants électroniques  
Hall 3 Allées C-34 Stands 19 à 22

### Relais semiconducteurs

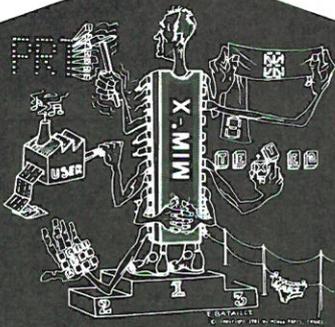
Silicon Power Cube Corp. annonce deux nouveaux relais semiconducteurs : le 110 R1D et le 110 R2D.

Ces relais sont capables de supporter jusqu'à 110 A RMS, les charges inductives et résistives, et résistent jusqu'à 2 000 A aux pointes de courant pendant un cycle. Ils se montrent particulièrement efficaces dans les applications de forte puissance où une taille compacte, un faible poids s'ajoutant à la capacité de supporter de fortes surintensités sont des facteurs extrêmement importants.

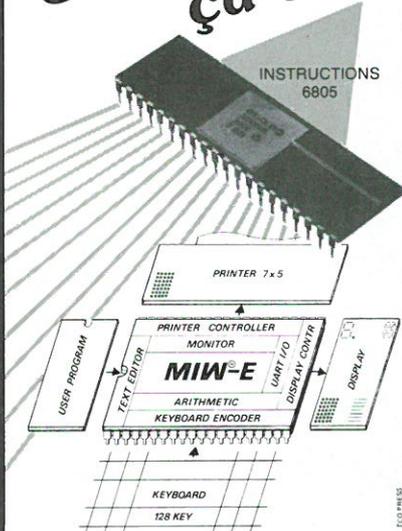
Le 110 R1D a un temps de commutation de croisement au point nul de 8,3 ms, alors que le 110 R2D à contrôle de phase a un temps de commutation aléatoire de 0,02 ms, convenant au contrôle de puissance ou aux applications requérant des temps de commutation ultra-rapides.

Le 110 R1D a une tension de commande allant de 3,5 à 32 V<sub>CC</sub> et le 110 R2D de 3,5 à 26 V<sub>CC</sub>.

I.S.C. France  
Tél. : 45.06.42.75  
Salon des Composants électroniques  
Hall 3 Allées 35-36-F et G



**Un chip  
ça va !**



**1 chip =  
1  $\mu$ P 6805  
+ 12 contrôleurs**

Voir l'article paru dans la revue  
ELECTRONIQUE APPLICATIONS  
n° 38 et n° 39

1 KIT D'EVALUATION =  
2 cartes TICA EE1 équipées  
seulement avec MIW-E  
+ une documentation complète  
Prix promotionnel : 1 000 F HT

Sur accord THOMSON  
COMPOSANTS peut vendre  
directement le composant MIW-E

MIW-E 500 F HT par 10 pièces  
MIW-E 250 F HT par 100 pièces  
MIW-E 155 F HT par 500 pièces

Au Salon des Composants

**MIW - F - x 51**  
une nouvelle génération  
de composants  
Hall 1 - Allée 16 - Stand 100

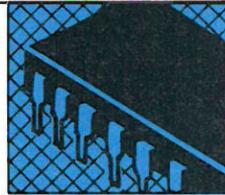
Fabriqué en France par THOMSON EFCIS

**MIW-E® 97 F.HT. par 2000 pièces**

**MIW® SA**

34, rue du Général Brunet  
75019 PARIS - Tél. (1) 200.99.75

**BUREAU D'ÉTUDES SPÉCIALISÉ  
EN APPLICATIONS  $\mu$ P  
TEMPS RÉEL**



## COMPOSANTS ACTIFS

### EEROM

Rockwell propose des ROM électriquement effaçables de 16 K (R5213) et 64 K (52B33). La lecture, l'écriture et l'effacement s'effectuent à un niveau unique de + 5 V.

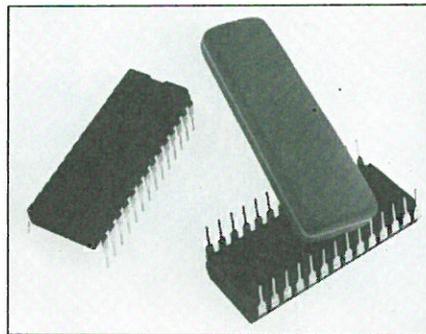
Chaque octet peut être écrit et effacé plus de 10 000 fois. La R5213 est proposée en boîtier 24 broches directement compatible avec les circuits 2816 et 2816 A d'Intel ainsi que la Seeq 5213.

La 52B33 est en boîtier 28 broches directement compatible avec la Seeq 52B33.

#### System-Contact

Tél. : 88.78.20.89

Salon des Composants électroniques  
Hall 4 Allée 44 Stand 82



### Circuit de commande de tête thermique

L'UCA 4532 est un circuit de commande à 32 sorties ; il comprend un registre à décalage 32 bits, un niveau de latch et 32 étages de sortie 100 mA/40 V. Les masses logique et puissance sont accessibles séparément.

La compacité des têtes d'impression thermique ne permettant pas l'implantation de boîtiers encombrants, les livraisons d'UCA 4532 sont prévues sous forme de puces.

#### Thomson Semiconducteurs

Tél. : 39.46.97.19

Salon des Composants électroniques  
Hall 2 Allée 23 Stand 22

### Filtres actifs miniatures

Les modules de filtres actifs composant cette nouvelle série se présentent en boîtiers moulés miniatures, d'épaisseur 11 mm. Ils se font au mode passe-bas ou passe-haut à pente d'atténuation de 24, 36 ou 48 dB/octave, ou en passe-bande à pente 24 dB/octave, et peuvent être obtenus en caractéristiques Butterworth, Tchebicheff ou Bessel. Les fréquences de coupure sont à choisir dans la plage 50 Hz-140 kHz.

Ils présentent une impédance d'entrée de 1 M $\Omega$  et une impédance de sortie de 1  $\Omega$ , avec un bruit ne dépassant pas 50  $\mu$ V eff. Leur gain est égal à 1. Alimentation :  $\pm$  15 V. L'offset continu de sortie est réglable de l'extérieur.

#### Mesureur

Tél. : 45.83.66.41

Salon des Composants électroniques  
Hall 4 Allée F Stand 411

### C.A/N 8 bits

Micro Power Systems annonce la sortie de plusieurs convertisseurs analogique/numérique 8 bits C-MOS, présentant une linéarité de 1/2 LSB.

Le MP 7574 est in C.A/N 8 bits/15  $\mu$ s qui permet un interface direct entre capteurs et microprocesseurs. Alimenté sous 5 V, il est disponible en deux gammes de température : 0 à + 70 °C et - 55 à + 125 °C.

Le MP 7683 est un C.A/N flash fonctionnant à 10 MHz (100 ns). Alimenté sous 5 V, il consomme 75 mW.

Le MP 7684 est ultra-rapide puisqu'il fonctionne à 20 MHz (50 ns). Son impédance d'entrée est de 10 M $\Omega$  et il consomme 300 mW pour une tension d'alimentation pouvant être comprise entre 3 et 8 V.

#### Microel

Tél. : 69.07.08.24.

Salon des Composants électroniques  
Hall 4 Allées 45-D Stand 36

# LES PRODUITS CONNEXES

## de visu

### Interface

#### « carte à wrapper » connecteur « C »

Ce boîtier permet de résoudre la question du transfert d'informations présentes sur les contacts d'une carte à wrapper vers un connecteur de forme C.

Le connecteur DIN 41612 (96 pôles) est monté par l'avant sur la carte mère ; ses contacts à wrapper traversent le circuit imprimé fixé dans le bac à cartes 19 pouces. Les contacts à wrapper sont implantés dans la carte mère par la méthode « press-in » ou par soudage, et dépassent à l'arrière de telle façon qu'un boîtier vide peut y être enfoncé.

Les contacts à wrapper ainsi introduits dans le boîtier forment avec celui-ci l'équivalent d'un connecteur mâle, où un connecteur complémentaire femelle peut venir s'enficher.

Une liaison simple et rapide est ainsi réalisée à partir d'une carte à wrapper vers le périphérique extérieur via connecteur mâle et femelle, avec sortie sur câble plat ou « contact crimp ».

#### Schroff

Tél. : 88.54.49.33

Salon des Composants électroniques  
Hall 4 Allée 43 Stand 84

### Codeur rotatif incrémental

Cet appareil, destiné aux machines-outils et à la robotique, permet de résoudre les problèmes de mesures de déplacements angulaires et linéaires.



Il offre une échelle de résolution de 360 à 2 500 points/tour et la possibilité d'un comptage d'impulsions allant jusqu'à 100 kHz, avec une tolérance sur le déphasage des trains d'impulsions de 30° seulement.

Ce codeur existe en alimentation 5 V TTL ou 10-30 V continu, avec sortie symétrique, raccordement par câble surmoulé, degré de protection IP 65.

#### IFM

Tél. : 48.43.83.03

### Transmetteurs de pression

Les transmetteurs de pression différentielle FC040-FC052-FC053PI de *Furness Controls* sont conçus autour d'un transducteur capacitif leur procurant une grande sensibilité aux gammes des faibles pressions différentielles. Ils peuvent mesurer des pressions comprises entre 0,5 mm H<sub>2</sub>O pleine échelle et 2 000 mm H<sub>2</sub>O pleine échelle (des gammes composites sont également disponibles : - 1 mm H<sub>2</sub>O + 1 mm H<sub>2</sub>O).

Proposés en différentes configurations : 2 fils (4-20 mA) et 4 fils (0-10 V ou 4-20 mA), ils peuvent répondre à tous les besoins de l'industrie et plus particulièrement à la régulation, s'agissant de contrôler avec précision la pression au cœur des foyers pour une parfaite maîtrise et un contrôle efficace de l'énergie consommée.

Des cartes racine carrée et des cartes de seuils sont également disponibles, ainsi qu'une version thermostatée.

Une version en sécurité intrinsèque, en mode antidéflagrant, est aussi proposée : le FC054 I.S.

#### Mesureur

Tél. : 45.83.66.41

Salon des Composants électroniques  
Hall 4 Allée F Stand 411

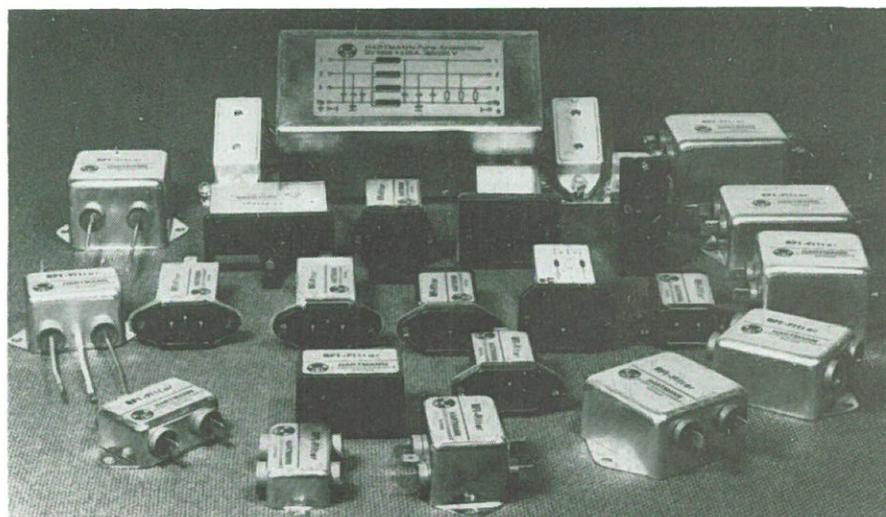
### Filtres d'antiparasitage

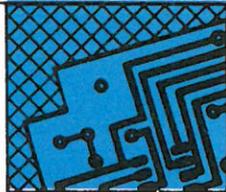
Cette gamme de filtres comprend des modèles ménagers, avec fiche CEE 22 (IEC 320) pour appareils ménagers, en boîtiers plastique ou métalliques jusqu'à 6 A, et des modèles 30 A en boîtiers métalliques. Le fabricant, *Hartmann*, complète cette série par des modèles destinés plus spécialement aux machines de bureau et appareils de mesure.

#### Arnould Electro Industrie

Tél. : 42.57.11.33

Salon des Composants électroniques  
Hall 2 Allée 23 Stand 89





PRODUITS CONNEXES

## Capteur de pression subminiature

Le capteur de pression miniature EPN-MM 10 est un capteur à membrane affleurante, avec une fixation par filetage métrique.

Le diamètre de la membrane est de 7 mm.

Ses caractéristiques électriques sont les suivantes :

- Etendue de mesure : de 5 à 500 b.
- Sensibilité : 10 mV minimum.
- Linéarité + hystérésis : 0,5 %.
- Plage d'utilisation en température standard : - 55 à + 160 °C ; option : - 70 à + 230 °C.
- Dérive de zéro : 1 % par 100 °C.
- Dérive de sensibilité : 1,5 % par 100 °C.



Ce capteur, fabriqué en acier inoxydable, permet d'effectuer des mesures en statique et dynamique avec des critères de précision/taille le plaçant parmi les plus performants du marché.

**Entran**

Tél. : 30.55.49.85.

Salon des Composants électroniques  
Hall 3 Allées AB Stand 12

## Câbles pour microphone

Fabriqués par *Belden*, les câbles thermodurcissables « 8412 » et « 8413 », disponibles en trois couleurs, facilitent l'identification des micros individuels tout en améliorant leur aspect. La couleur est appliquée à la gaine sans affecter les qualités physiques et électriques du câble.

Ces câbles ont été conçus pour assurer une transmission fiable du signal ; ils doivent être souples et assurer un service sûr en audiofréquence.

Ils ont été fabriqués avec précision pour transmettre des signaux clairs tout en éliminant les bourdonnements et les interférences de diaphonie. Ils sont à même de supporter les utilisations normales en studio, en laboratoire, et les usages domestiques.

**ISC-France**

Tél. : 45.06.42.75

Salon des Composants électroniques  
Hall 3 Allées 35-36 Stands F-G

## Accessoires en « kit » pour cartes imprimées

L'ensemble « kit électronique » groupe une série d'accessoires fonctionnels pour la mise en œuvre des cartes de circuits imprimés :

- entretoises pour cartes C.I. : 5 modèles ;
- éjecteurs de cartes : 3 modèles ;
- pontets adhésifs pour câbles plats : 3 modèles ;
- pinces adhésives : 4 dimensions ; pinces pour petits câbles : 4 dimensions ;
- rivets nylon : 2 dimensions ;
- boulons captifs avec embase : 2 dimensions ;
- embases adhésives réglables : 1 dimension.

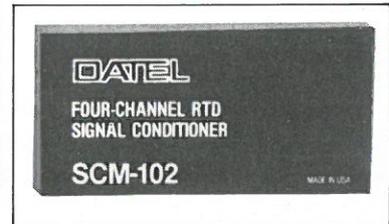
**Brady**

Tél. : 38.45.80.65

Salon des Composants électroniques  
Hall 4 Allée 46 Stand 46

 **DATEL**

## AMPLIFICATEURS D'ISOLEMENT ET D'INSTRUMENTATION POUR CAPTEURS



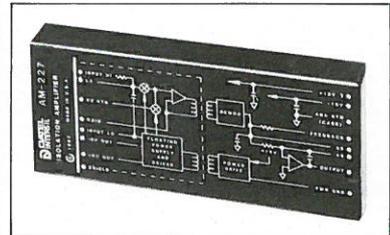
SÉRIE SCM-100

SCM 100 / 101 :

avec isolement pour thermocouples.

SCM 102 : pour sonde platine.

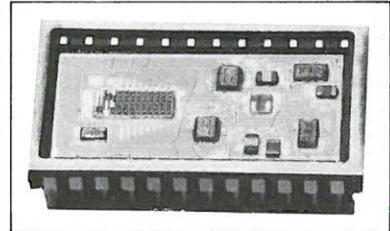
SCM 103 : pour pont de jauge.



Modèle AM-227

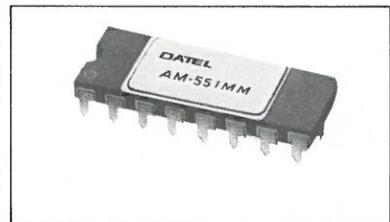
tension d'isolement : 1000 VDC,

dérive de la tension d'offset :  $\pm 0,5 \mu\text{V}/^\circ\text{C}$ .



Modèles AM-542/543

gains programmables : 1 à 1024 / 1 à 128.



Modèle AM-551

économique :  $15 \mu\text{V}/^\circ\text{C}$ .

**Autres fabrications :**

Convertisseurs A-N, N-A, Multiplexeurs, Convertisseurs DC-DC, Échantillonneurs bloqués, Amplificateurs opérationnels, Amplificateurs d'isolement, Amplificateurs d'instrumentation, Alimentations modulaires, Voltmètres de tableau, Imprimantes de tableau, Étalons de tension continue, Systèmes d'acquisition de données.

DATEL division de General Electric Semiconductors sarl,

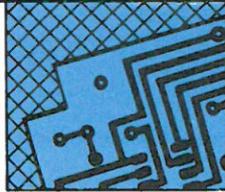
217, Bureaux de la Colline

92213 SAINT-CLOUD CEDEX

Tél. : (1) 46 02 57 11 Téléx : 204 280 F.

SERVICE-LECTEURS N° 34

opp 1517



## PRODUITS CONNEXES

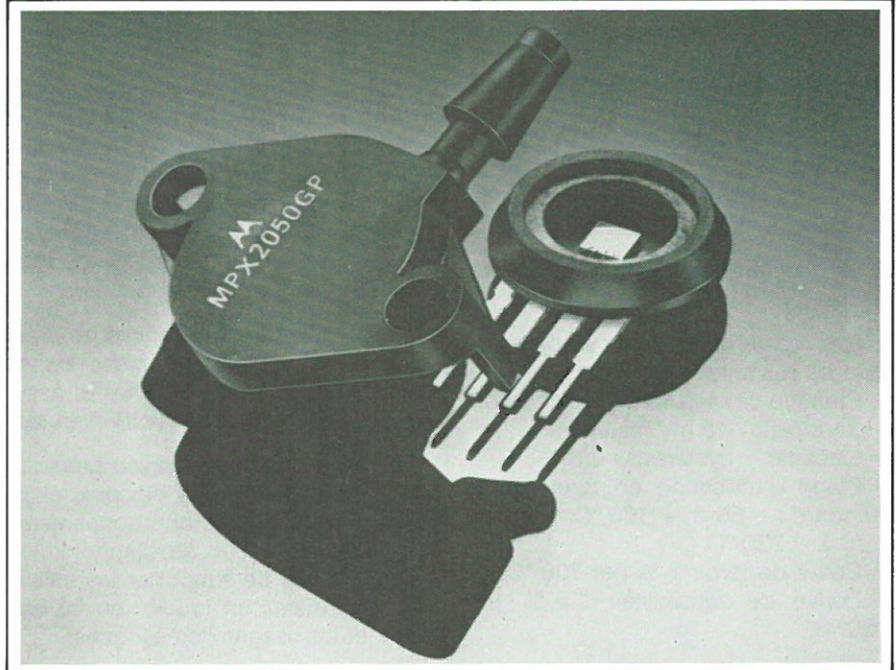
### Capteurs de pression à compensation thermique

Ces capteurs, MPX 2050 et 2051, dont la jauge de contrainte de cisaillement en silicium utilise un simple élément piézorésistif, sont compensés à  $\pm 2\%$  de la pleine échelle sur toute la plage de température, de  $-40\text{ }^{\circ}\text{C}$  à  $+125\text{ }^{\circ}\text{C}$ .

Ils offrent une excellente stabilité en température et permettent des mesures de pression d'une grande précision pour les applications critiques touchant à la conduite des processus industriels, automobiles, médicaux. Pour la gamme de pression différentielle de 0 à 50 kPa, l'écart de linéarité est inférieur à  $40\text{ }\mu\text{V}$  pour le MPX 2050, et à  $100\text{ }\mu\text{V}$  pour le MPX 2051.

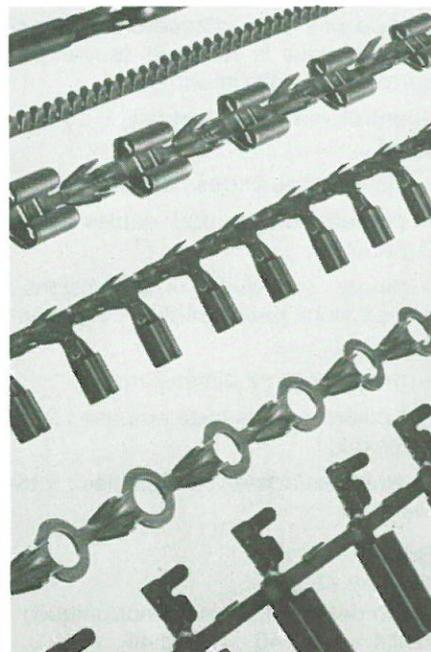
Des circuits d'étalement et de calibration des tensions d'offset (ajustés individuellement au laser) sont intégrés dans le capteur, de même que la compensation thermique. Grâce à cette calibration, le MPX 2050 et le MPX 2051 sont totalement interchangeables sans recalibration – avantage décisif pour les techniques de production en grande série.

**Motorola**  
Tél. : 45.55.91.01



industriel, cette gamme est complétée par les machines à sertir semi-automatiques et automatiques correspondantes.

**Midland-Ross**  
Tél. : 93.29.11.51  
Salon des Composants électroniques  
Hall 4 Allée 44 Stand 69



### Contactés en bande

Cette série est disponible en cuivre, laiton, bronze, acier ou aluminium, et comporte supports, œillets et fourches, broches à contacts à connexion rapide, raccords, douilles et barrettes sertissables avec les connecteurs téléphoniques spéciaux, présentés soit en vrac, soit en bandes continues, et ce dans un grand nombre de configurations et de dimensions.

Conçue pour satisfaire aux exigences des industries les plus diverses, depuis les appareillages domestiques, les applications à l'automobile et aux poids lourds, jusqu'à l'équipement in-

### Connecteurs

#### « pin grid array »

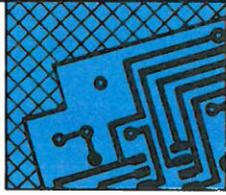
Cette famille de connecteurs peut recevoir de 64 à 400 broches en 11 tailles de boîtiers (de  $10 \times 10\text{ mm}$  à  $20 \times 20\text{ mm}$ ).

D'ores et déjà, plus de 15 modèles standard existent, et le produit est parfaitement adaptable à la réalisation de circuits spécifiques et à l'évolution de circuits standard.

Le boîtier est en thermoplastique chargé de verre auto-extinguible. La tenue en température est de  $125\text{ }^{\circ}\text{C}$ .

Un système exclusif de verrouillage par came, manœuvré par fente de tournevis, permet d'avoir les contacts en position travail pour un verrouillage en position repos. De plus, une version est prévue pour raccordement CMS. Les contacts sont dorés avec sous-couche nickel, et les broches de raccordement au circuit imprimé sont étamées.

**Thomas & Betts/OEC**  
Tél. : 46.87.23.85  
Salon des Composants électroniques  
Hall 2 Allée 25 Stand 69



**PRODUITS CONNEXES**

**Commutateurs rotatifs**

Ces commutateurs professionnels existent en modèles monopolaire et bipolaire, avec indexation par pas de 30° (12 positions maximum) ou de 36° (10 positions maximum). Les options possibles comprennent des contacts à court-circuit ou sans court-circuit, réalisés en argent ou en or sur argent, des bornes type circuit imprimé ou à souder, et le montage par écrou ou par clip. Axe méplat en standard, axe circulaire, à fente pour tournevis, en option. Il existe des modèles à butées pré-réglées ou à butées sélectionnables par l'utilisateur. Il est possible de spécifier un axe étanche aux projections d'eau et un panneau équipé de joint d'étanchéité. Le crantage positif interne se sent très nettement.

**Autres caractéristiques :**

- Plage de travail des contacts : du circuit sec à 250 mA en 125 V alternatif ou en 28 V continu.
- Durée de vie électrique : 10 000 cycles contact-rupture en 150 mA.
- Résistance des contacts : inférieure à 20 mΩ au départ (valeur type). Résistance d'isolement : 10<sup>10</sup> Ω minimum.

**C & K**

Tél. : 45.83.24.54  
Salon des Composants électroniques  
Hall 4 Allée 43 Stand 95

**Codeur angulaire**

Il s'agit d'un codeur angulaire, sans contact frottant ni collecteur, de dimensions réduites :

- diamètre extérieur de 27 mm pour une longueur de 45 mm, avec des fils de connexion de 700 mm de longueur ;
- liaison mécanique par arbres lisses de diamètre 4,755 mm ou 3,048 mm.

Ce resolver-transmetteur permet de coder un angle avec une précision de 5 minutes d'arc. On notera également :

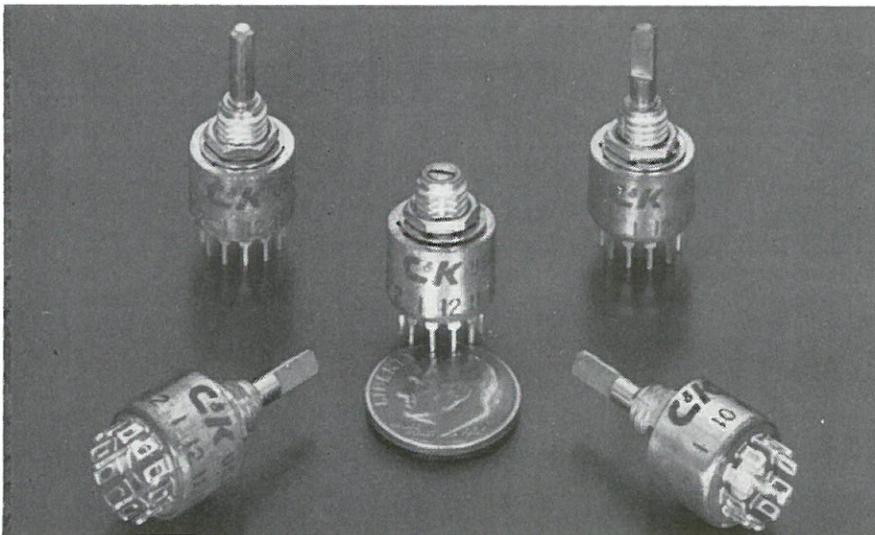
- alimentation de quelques volts à 30 V max. efficaces, fonctionnement assuré dans une plage de fréquences de 400 à 10 000 Hz ;
- consommation de l'ordre de 25 mA pour une tension d'alimentation de 26 V à 2 500 Hz.

Les limites de fonctionnement sont celles de la norme MIL STD 202.

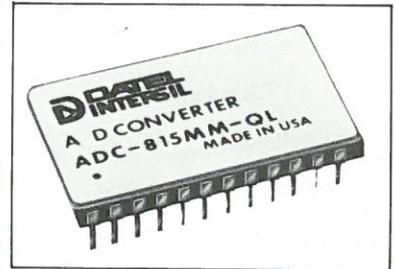
Les codeurs angulaires de ce type, par un encombrement très réduit, permettent un codage sur un tour et peuvent être associés à des modules de conversion « resolver-numérique ».

**Thomson CSF-DEM**

Tél. : 45.61.96.00  
Salon des Composants électroniques  
Hall 2 Allée 23 Stand 22



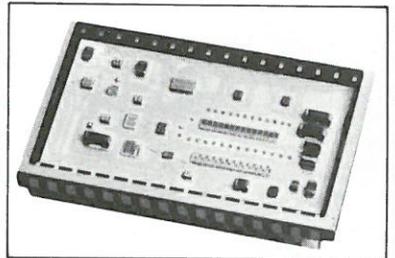
**CONVERTISSEURS ANALOGIQUES NUMÉRIQUES**



Modèles ADC-815 / 825  
8 bits / 700 ns / 1 μs.



Modèles ADC-816 / 826  
10 bits / 800 ns / 1,4 μs.



Modèles ADC-810 / 811 / 817 / 827  
12 bits / 2 μs / 3 μs / 4 μs.



Modèle ADC-868  
12 bits / 500 ns.

**Autres fabrications :**

Convertisseurs A-N, N-A, Multiplexeurs, Convertisseurs DC-DC, Échantillonneurs bloquants, Amplificateurs opérationnels, Amplificateurs d'isolement, Amplificateurs d'instrumentation, Alimentations modulaires, Voltmètres de tableau, Imprimantes de tableau, Étalons de tension continue, Systèmes d'acquisition de données.

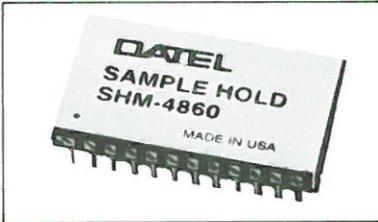
DATEL division de General Electric Semiconductors sarl,  
217, Bureaux de la Colline  
92213 SAINT-CLOUD CEDEX  
Tél. : (1) 46 02 57 11 Téléc : 204 280 F.

opp 1518

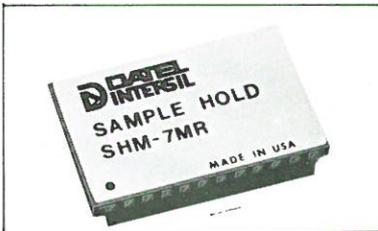


# DATEL

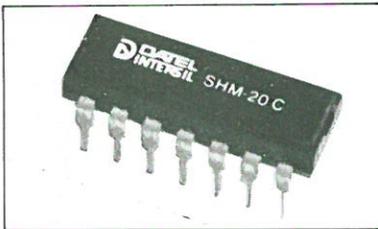
## ÉCHANTILLONNEURS BLOQUEURS ET AMPLIFICATEURS RAPIDES



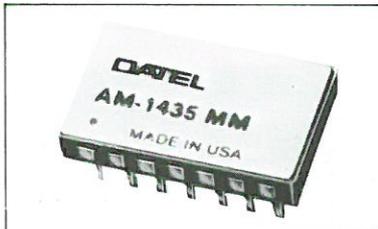
Modèle SHM-4860  
hautes performances,  
temps d'acquisition : 200 ns à 0,01 %.



Modèle SHM-7  
temps d'acquisition : 40 ns à 0,1 %,  
vitesse d'échantillonnage : 17 MHz.



Modèle SHM-20  
économique,  
temps d'acquisition : 1 µs à 0,01 %.

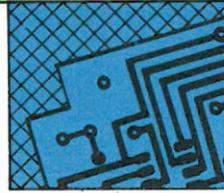


Modèle AM-1435  
amplificateur opérationnel,  
produit gain de bande : 1 GHz,  
temps d'établissement : 70 ns à 0,01 %.

**Autres fabrications :**  
Convertisseurs A-N, N-A, Multiplexeurs,  
Convertisseurs DC-DC, Échantillonneurs  
bloqueurs, Amplificateurs opérationnels,  
Amplificateurs d'isolement, Amplificateurs  
d'instrumentation, Alimentations modulaires,  
Voltmètres de tableau, Imprimantes de tableau,  
Étalons de tension continue, Systèmes  
d'acquisition de données.

DATEL division de General Electric  
Semiconductors sarl,  
217, Bureaux de la Colline  
92213 SAINT-CLOUD CEDEX  
Tél. : (1) 46 02 57 11 Télex : 204 280 F.

SERVICE-LECTEURS N° 36



## PRODUITS CONNEXES

### Câbles et guides d'ondes souples

Réalisées à partir d'un matériau original : le « Gore-Tex », mis au point par Gore, les liaisons « GMCA » sont constituées de câbles souples à performances garanties dans la bande spécifiée et de connecteurs de précision, l'ensemble de la liaison étant défini par l'utilisateur.

Sont ainsi réduits les trois facteurs principaux d'affaiblissement : effet pelliculaire du conducteur et du blindage, pertes diélectriques, fuites électromagnétiques. La faible constante diélectrique du « Gore-Tex », proche de celle de l'air, et l'utilisation d'un conducteur central de fort diamètre et d'un blindage à 100 % de recouvrement permettent la réalisation de cordons coaxiaux hautement flexibles, dont les affaiblissements sont de 25 % à 45 % inférieurs à ceux d'un semi-rigide conventionnel tout en conservant une efficacité de blindage comparable.

Pour les applications militaires, les câbles GMCA peuvent être fournis avec gaine en polyoléfine, renforcée d'une spirale en acier cadmié. Pour les applications en laboratoire, ces câbles sont renforcés d'une gaine très souple en polyuréthane, avec la même protection par spirale en acier cadmié. Au niveau des interfaces de terminaison, la protection est assurée

### Détecteurs de proximité inductifs

Ces détecteurs sont destinés au marché des automates, compteurs, tachymètres, minuteriers, ensembles de contrôle.

Leurs caractéristiques sont les suivantes :

- trois types d'alimentation : trifilaire, 10 à 30 V continu ; bifilaire, 20 à 240 V alternatifs ; bifilaire, 8,2 V continu ;
- boîtier métal ou plastique, fileté ou lisse ;
- diamètre de 3,8 à 30 mm ;
- portée de 0 à 15 mm ;
- montage : noyable ou non dans le métal ;
- raccordement par câble ou connecteur.

#### Syrelec

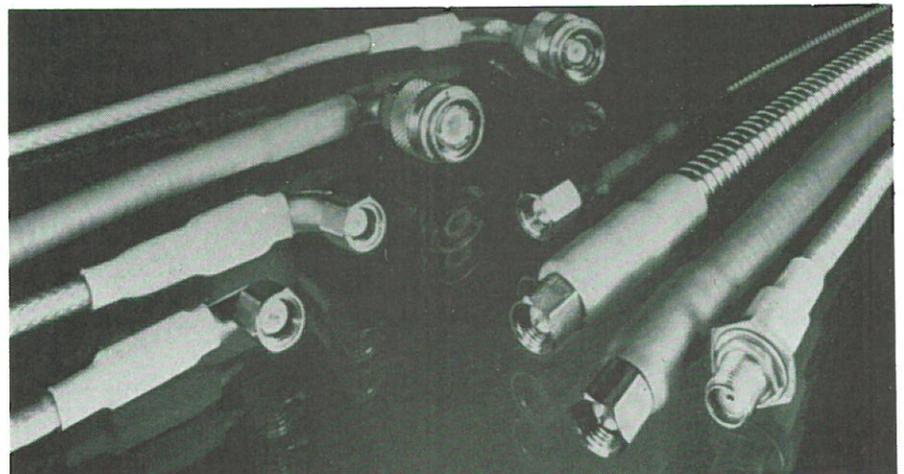
Tél. : 48.54.05.59

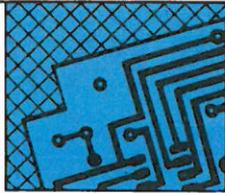
Salon des Composants électroniques  
Hall 2 Allée 23 Stand 77

par des manchons en PVC à souplesse graduelle. La bonne tenue de ces câbles au dégazage selon la norme MIL-T-81490 les destine tout particulièrement aux applications aéronautiques et spatiales.

#### Gore

Tél. : 60.77.95.90



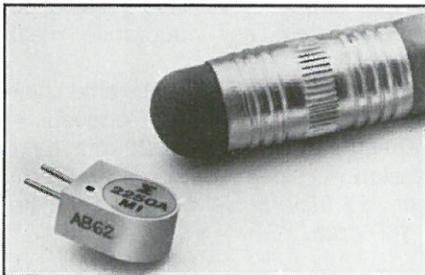


## PRODUITS CONNEXES

### Accéléromètres à électronique incorporée

Ces modèles, nommés 2250 A-10 et 2250 AM1-10, utilisent un matériau piézoélectrique avec une construction interne de type cisaillement, associé à un amplificateur de charge hybride incorporé.

Ceci permet d'obtenir, pour un capteur d'une masse de 0,3 g, une fréquence de résonance élevée pour une sensibilité de 10 mV/g. Le boîtier est isolé électriquement afin d'éviter les boucles de masse. Les deux versions diffèrent uniquement par leur méthode de connexion. Le modèle 2250 A-10 est équipé d'un connecteur coaxial miniature démontable, le modèle 2250 AM1-10 est équipé de bornes à souder.



Les caractéristiques les plus significatives sont :

- sensibilité : 10 mV/g ;
- étendue de mesure :  $\pm 500$  g ;
- réponse en fréquence à  $\pm 5$  % : 4 à 15 000 Hz ;
- impédance de sortie : 100  $\Omega$  (3 à 20 mA) ;
- température d'utilisation : - 55 à + 125 °C ;
- alimentation : 1 à 20 mA.

Ces accéléromètres ont une excellente linéarité puisque leur sensibilité augmente de 1 % à 500 g. Ils ne mesurent que 5,84 mm de diamètre et 3,81 mm de haut, et se fixent par collage.

Endevco  
Tél. : 43.73.43.59

### Capteur de pression « économique »

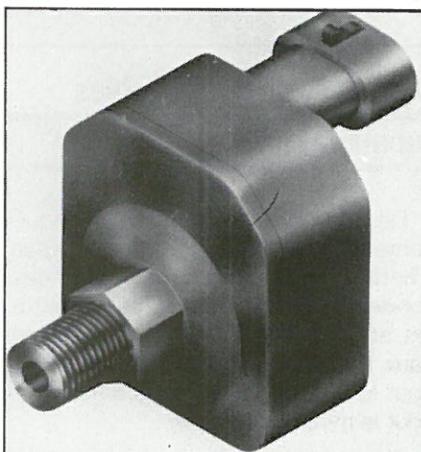
Ce capteur, type « P 3800 », du type capacitif, utilise pour élément sensible une capsule en céramique, permettant d'obtenir une excellente réceptabilité et un très faible hystérésis, ainsi qu'une très bonne stabilité à long terme.

Grâce à une microélectronique hybride incorporée, ce capteur dispose d'une sortie haut niveau en tension.

Présentés en boîtier plastique, les capteurs P 3800 sont insensibles au milieu extérieur et peuvent être utilisés dans des ambiances très sévères.

Ils possèdent les caractéristiques suivantes :

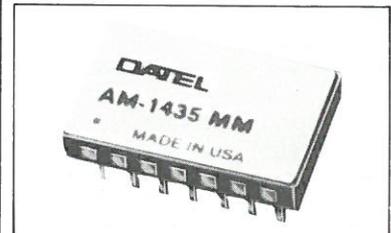
- étendues de mesure : 0 - 350 mb ; 0-1 b relatif ou absolu ;
- linéarité : meilleure que 0,3 % ;
- hystérésis : meilleur que 0,003 % ;
- répétabilité : meilleure que 0,005 % ;
- surcharge admissible : 10 fois l'étendue de mesure ;
- tension d'alimentation : 5 à 7 VDC ;
- signal de sortie : 0,5 à 4,5 VDC ;
- plage d'utilisation en température : - 30 à + 100 °C ;
- stabilité sur un an : meilleure que 1 %.



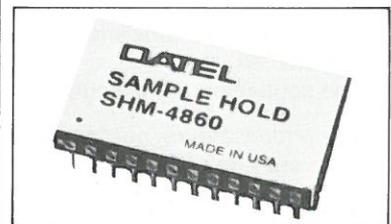
FGP-Instrumentation  
Tél. : 30.55.74.92



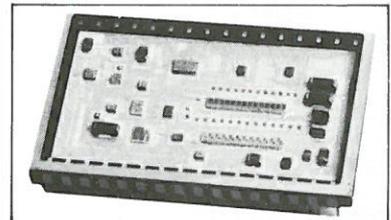
## CHAÎNE D'ACQUISITION DE DONNÉES RAPIDE



Modèle AM-1435  
amplificateur opérationnel,  
produit gain  $\times$  bande : 1 GHz,  
temps d'établissement : 70 ns à 0,01 %.



Modèle SHM-4860  
échantillonneur bloqueur,  
temps d'acquisition 200 ns à 0,01 %.



Modèles ADC-810/ADC-868  
convertisseur analogique / numérique,  
12 bits / 2  $\mu$ s - 12 bits / 500 ns.



Modèle DAC-0805  
convertisseur numérique / analogique vidéo,  
4/6/8 bits - 4/6/8 ns.

**Autres fabrications :**  
Convertisseurs A-N, N-A, Multiplexeurs,  
Convertisseurs DC-DC, Échantillonneurs  
bloqueurs, Amplificateurs opérationnels,  
Amplificateurs d'isolement, Amplificateurs  
d'instrumentation, Alimentations modulaires,  
Voltmètres de tableau, Imprimantes de tableau,  
Étalons de tension continue, Systèmes  
d'acquisition de données.

DATEL division de General Electric  
Semiconductors sarl,  
217, Bureaux de la Colline  
92213 SAINT-CLOUD CEDEX  
Tél. : (1) 46 02 57 11 Téléx : 204 280 F.

SERVICE-LECTEURS N° 37

# LES COMPOSANTS PASSIFS

## de visu

### Condensateur au tantale ultra-compact

Les condensateurs de la série B45 193 sont présentés sous forme de chip, en vue de l'implantation automatique.

Cinq tailles de boîtier donnent des capacités comprises entre 0,1 et 100  $\mu\text{F}$ , la gamme de tension s'étendant de 6,3 à 50 V.

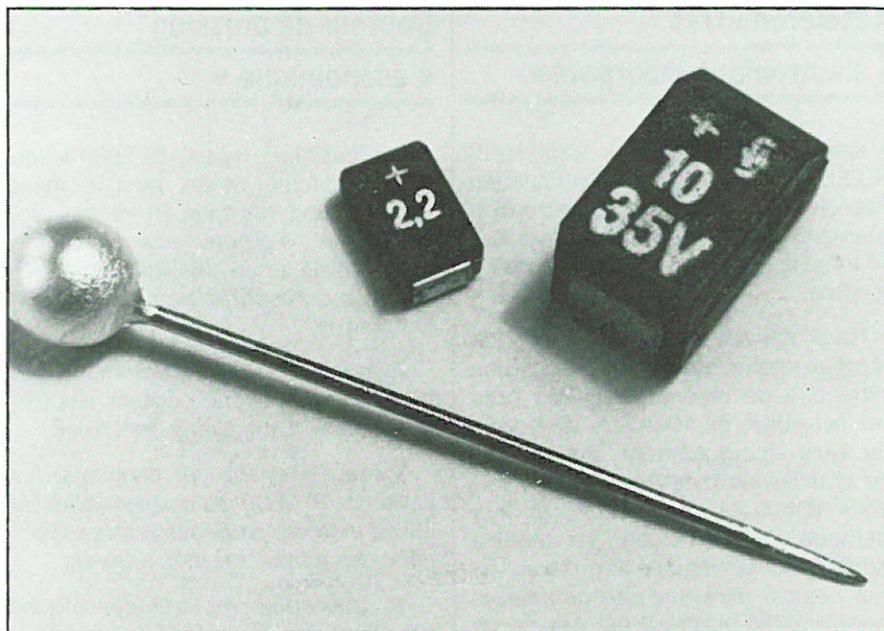
Ces composants conviennent particulièrement en tant que condensateurs de soutien ou de blocage.

Les condensateurs au tantale sur chip peuvent être utilisés entre  $-55$  et  $+125$   $^{\circ}\text{C}$  ; les conditions d'environnement correspondent à la classe d'utilisation FKE.

Siemens

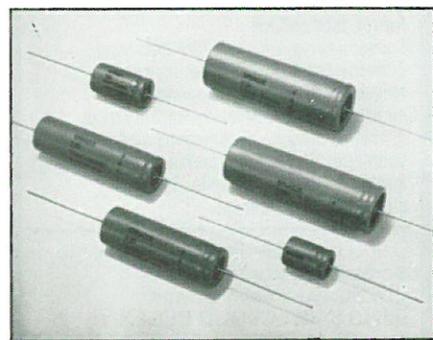
Tél. : 48.20.61.20.

Salon des Composants électroniques  
Hall 4 Allées 42-43 Stand 22



### Condensateurs aluminium à forte capacité

Sprague vient d'annoncer une version améliorée de ses condensateurs aluminium électrolytiques Type 53D, présentant, à volume constant, une capacité accrue de 35 %. Ces condensateurs sont présentés dans des boîtiers à sorties axiales. Leur faible coût et leurs performances les destinent tout particulièrement aux applications générales et aux ordinateurs.



La gamme standard couvre jusqu'à 120 000  $\mu\text{F}$  sous 6,3 V et 250  $\mu\text{F}$  sous 450 V, pour les plus gros modèles. Les boîtiers disponibles vont de 19,30 x 28,98 mm jusqu'à 35,18 x 105,18 mm. Tous ces condensateurs sont recouverts, en standard, d'un film plastique bleu et, en option, d'une enveloppe polymère scellée hermétiquement afin d'offrir le maximum de résistance aux solvants de nettoyage.

Sprague

Tél. : 45.47.66.00

Salon des Composants électroniques  
Hall 3 Allées 36-D Stand 30

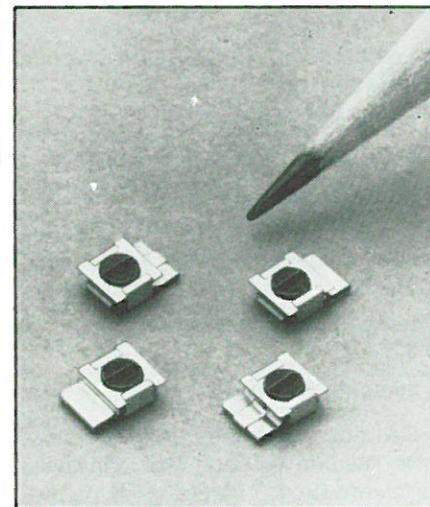
### Condensateurs ajustables subminiatures

Destinés particulièrement à l'équipement des filtres à quartz et des émetteurs/récepteurs portatifs, ces condensateurs ajustables subminiatures et ultra-plats sont disponibles en deux plages d'ajustage : 0,1 à 2,5 pF pour le modèle CPA 2 et 0,5 à 8,5 pF pour le modèle CPA 10.

A 250 MHz, le facteur Q est de 1 000 pour le CPA 2 et de 500 pour le CPA 10 ; il est encore supérieur à 100 à 2 GHz.

La fréquence de résonance propre de ces capacités se situe au-delà de 4,5 GHz (leur self-inductance n'est que de 0,3 à 0,5 nH).

Leurs dimensions sont remarquables : largeur = 5,08 mm ; longueur = 6,60 mm ; épaisseur = 2,29 mm. Leur tension de service est de 150 Vcc et leur coefficient de température de  $-100$  ppm/  $^{\circ}\text{C}$ .



P2M

Tél. : 34.61.11.84.

Salon des Composants électroniques  
Hall 3 Allée 36 Stand 46



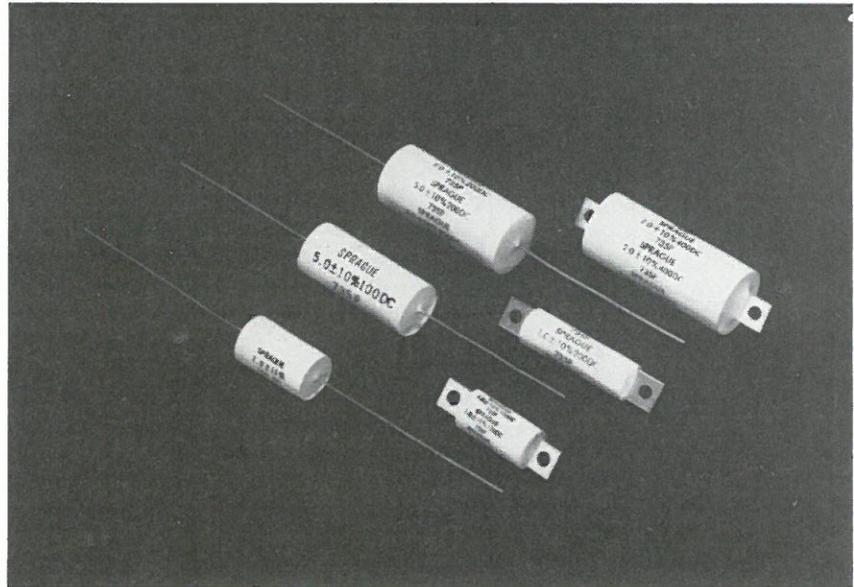
## COMPOSANTS PASSIFS

### Condensateurs pour alimentations à découpage

Les condensateurs de la série 735 P ont été tout particulièrement développés pour les alimentations à découpage à hautes performances dans lesquelles ils assurent le filtrage en entrée et sortie ainsi que le stockage d'énergie.

Ils ont été étudiés pour présenter de très faibles inductance et résistance série, et aussi pour accepter de très forts courants ondulés dans la gamme de fréquence allant de 20 à 100 kHz.

Sprague  
Tél. : (1) 547.66.00



## INDEX DES ANNONCEURS

AGEMIP .....	75	LEASAMETRIC .....	38
AK-ELECTRONIQUE .....	75	LEXTRONIC .....	77
ALBINET ET ALLUSSON .....	67	LOCAMESURE-OCCASELEC.....	67
ALMEX.....	2° couv.	MESUREUR.....	44-75
BLANC-MECA.....	58	METRIX .....	100
BRADY .....	78	MIETEC.....	18
DATA-RD.....	28	MIW .....	106
DATEL.....	83 à 86, 109-111-112-113	PANDUIT .....	58
DISTEC .....	76	PROMOCAB .....	76
DUNOD.....	50	RADIO MJ.....	116
EFD .....	33	RADIO TRESSES CABLES.....	101
EISA .....	115	RCA .....	96-97
ELECTRO-CONCEPT.....	43	RDI.....	4
ELEXO .....	90	RIFA.....	105-107
EUROTECHNIQUE.....	9	SCHRACK .....	43
FRANCE CONNEXION.....	4° couv.	SIEMENS .....	88-89
FRANCLAIR ELECTRONIQUE.....	115	SILICONIX.....	57
GP ELECTRONIQUE .....	34-44	SOAMET.....	27
GPL .....	44	SPRAGUE .....	87
GROUPE COOPER.....	3	TERALEC .....	78
HATEC.....	78	THOMAS & BETTS .....	103
HYBRID SYSTEMS.....	68	THOMSON SEMICONDUCTEURS .....	6-7

# Votre coffret ? plastique ou métal ?

## COFFRETS POUR L'ELECTRONIQUE

1985

plus  
de  
130  
modèles  
en  
stock

pour  
tout  
modèle  
hors  
standard  
notre  
service  
"prototype  
-express"  
est  
à  
votre  
disposition

Envoi franco sur demande à:  
**FRANCLAIR ELECTRONIQUE SARL - BP 42**  
92133 ISSY-LES-MOULINEAUX  
Tél.: (1) 554.80.01 - Télex: 201 286 F

STRAPU TEKO hobbybox



SERVICE-LECTEURS N° 39

SALON DES COMPOSANTS HALL 4 - ALLEE 48 - STAND 106

SALON INTERNATIONAL DES  
COMPOSANTS ELECTRONIQUES

# VENEZ NOUS RENDRE VISITE

SUR LE STAND

# ELECTRONIQUE APPLICATIONS

HALL 2 - ALLEE A  
STAND 21

Parc des Expositions Paris-Nord Villepinte

SERVICE S.O.S. SEMI-SERVICE S.O.S. SEMI  
TOUT EN STOCK DISPO -  
PRIX TTC

## DEPOSITAIRE SEMI-CONDUCTEURS

DIODES ET RECTIFICATEURS		ZENER		SEMIS	
LED	2N 2925 3,80	BC 637 4,00	2N 7445 12,00	74 LS14 11,50	
5 mm R. V. J.	2N 2926 3,20	BC 638 4,50	2N 7446 16,00	74 LS20 4,50	
5 mm plate, R. V. G. J.	2N 3054 9,70	BC 650 3,90	2N 7447 9,00	74 LS21 5,00	
5 mm bicolor	2N 3055 9,00	BC 651 4,80	2N 7448 5,00	74 LS22 8,00	
5 mm R. V. J.	2N 3390 10,50	BCW 948 2,70	1A 400V 4,80	SN 7450 4,00	
5 mm bicolor	2N 3391 3,90	BCW 968 3,00	2A 200V 15,00	SN 7451 3,00	
5 mm R. V. J.	2N 3392 6,00	BCY 59 4,45	4R 50A 9,80	SN 7452 3,90	
Nouveau 1,8 mm R.V.	2N 3393 4,50	BCY 78 4,50	10A 200V 21,00	SN 7453 2,50	
1 mm pour masquette R. V.	2N 3553 32,00	BD 107 10,00	25A 200V 32,00	SN 7454 6,00	
5 mm haut rendement, vert LD52	2N 3702 3,50	BD 131 7,00		SN 7455 6,00	
5 mm haut rendement, rouge LD52	2N 3703 3,80	BD 135 5,15		SN 7456 6,00	
5 mm haut rendement, rouge LD52	2N 3704 4,50	BD 136 5,30		SN 7457 9,80	
5 mm haut rendement, rouge LD52	2N 3725 9,50	BD 137 5,70		SN 7458 6,75	
5 mm haut rendement, rouge LD52	2N 3886 18,00	BD 138 5,80	A 709 DIP 7,00	SN 7459 10,50	
Clynotants 5 Voits - Verts	2N 3904 4,00	BD 139 6,30	A 709 DIL 7,90	SN 7460 16,00	
Rectangulaire V. J. O.	2N 3906 6,50	BD 140 6,10	SN 7470 10,00	SN 7461 16,00	
Rectangulaire V. J. O.	2N 4036 10,00	BD 179 12,00	A 710 9,00	SN 7462 12,50	
Barrage 10 Led 3 mm Rouge	2N 4037 9,20	BD 180 14,20	A 723 DIL 10,00	SN 7463 10,00	
TIL 270	2N 4400 3,50	BD 233 5,00	A 723 TOS 13,20	SN 7464 13,00	
Barrage graph 10 led Rouge	2N 4401 3,50	BD 234 5,00	A 739 25,00	SN 7465 4,30	
Barrage graph 10 led vert	2N 4403 3,50	BDY 58 5,50	A 741 DIP 6,50	SN 7466 29,00	
Voiant barré rectangulaire	2N 5087 4,25	BD 236 6,00	A 741 DIL 7,00	SN 7467 12,50	
3 led rouge	2N 5089 4,25	BD 237 7,50	A 741 TOS 8,50	SN 7468 12,50	
3 led jaune vert	2N 5210 5,00	BD 238 8,00	A 747 19,40	SN 7469 9,00	
INFRA ROUGE	2N 5354 5,00	BDY 58 5,50	SAJ 300 28,50	SN 7470 9,50	
Led 3 mm	2N 5680 29,00	BD 242 9,00	KR 2206 cp 69,50	SN 7471 9,50	
IR diode TIL 21	2N 5682 46,00	BD 243C 9,50	KR 2240 cp 38,00	SN 7472 9,50	
TIL 78 IR Photo Transistor	AC 125 6,50	BDY 58 5,50	TA 4126 18,00	SN 7473 10,00	
IR photo transistor TIL 81	AC 127 6,00	BDY 58 5,50	TAA 61 1812 27,50	SN 7474 10,00	
IR photo darlington 2N 5777	AC 128K 10,00	BD 529 15,00	TAA 61 11C 27,00	SN 7475 17,00	
IR photo diode SPW 34	AC 132 7,00	BD 530 17,00	TAA 621 34,50	SN 7476 17,00	
Opto comp. TIL 111	AC 180 3,70	BDX 66B 33,00	TAA 120 14,00	SN 7477 18,00	
H13 A2 (GE)	AC 180A 8,25	BDX 67B 32,00	TBA 120C 14,00	SN 7478 45,00	
Sensor opto Sensor MCA7	AC 181K 5,40	BDY 58 5,50	TBA 231 26,50	SN 7479 11,25	
par réflexion	AC 183 3,80	BDY 58 5,50	TBA 240 48,00	SN 7480 19,50	
H11 A2 photo coupleur 8 fenêtres	AC 185 3,20	BF 115 4,00	TBA 240 48,00	SN 7481 32,00	
MCA81 - Sensor par fenêtre	AC 187K 8,00	BF 116 8,20	TBA 800 16,50	SN 7482 69,00	
MCT2 coupleur	AC 188 8,00	BF 165 4,00	TBA 910 5,00	SN 7483 13,00	
Photo résistance LDR03	AD 102 12,00	BF 173 5,50	TBA 920 18,00	SN 7484 12,00	
Clips Led 5 mm	AD 149 16,50	BF 177 4,75	TBA 920 18,00	SN 7485 22,00	
Clips Led 3 mm	AD 162 8,00	BF 178 5,00	TBA 950 29,50	SN 7486 26,20	
AFFICHEUR 8 mm	AD 262 13,25	BF 179 5,00	TBA 970 54,00	SN 7487 9,00	
Rouge Anode commune	AF 106 5,00	BF 180 5,75	TCA 205 33,20	SN 7488 9,00	
Vert Anode commune	AF 114 6,00	BF 181 5,75	TCA 206 33,20	SN 7489 9,00	
Vert Cathode commune	AF 117 6,00	BF 182 5,75	TCA 207 33,20	SN 7490 9,00	
AFFICHEUR 13 mm	AF 124 9,50	BF 185 4,50	TCA 910 9,00	SN 7491 11,00	
Rouge Anode commune	AF 135 5,00	BF 233 4,25	TCA 940 21,00	SN 7492 16,00	
Rouge Cathode commune	AF 127 4,90	BF 245C 6,00	TDA 470 17,20	SN 7493 26,00	
Vert Anode commune	AF 137 3,20	BF 246C 7,00	TDA 1001 15,00	SN 7494 24,00	
Vert Cathode commune	AF 139 7,60	BF 257 4,00	TDA 1002 28,00	SN 7495 12,00	
AFFICHEUR 2 x 15 mm	AF 150 7,00	BF 258 5,00	TDA 1006 24,00	SN 7496 8,00	
Rouge Anode commune	AF 172 2,80	BF 259 4,00	TDA 1010 19,00	SN 7497 6,50	
Afficheur cristaux liquide	AF 188 2,50	BF 321 4,00	TDA 1011 21,00	SN 7498 19,00	
3 digit 1/2	AF 239 7,40	BF 322 4,00	TDA 1020 18,00	SN 7499 36,00	
2000 V 25 A Rouge Cathode commune	ASZ 15 25,00	BFZ 65 25,00	TDA 1037 22,00	SN 7500 36,00	
	ASZ 16 25,00	BFZ 99 22,60	TDA 1042 56,00	SN 7501 32,00	
	ASZ 18 25,00	BFW 16A 34,50	TDA 1045 17,00	SN 7502 14,00	
	AU 108 17,00	BFW 22A 28,00	TDA 1046 28,00	SN 7503 12,00	
	AU 110 28,00	BFX 34 46,00	TDA 1047 31,00	SN 7504 14,00	
	BC 107 2,50	BFY 90 3,50	TDA 1054 35,00	SN 7505 14,00	
	BC 108 2,70	BSX 51 5,00	TDA 1170 29,50	SN 7506 14,00	
	BC 114 2,50	BSY 78 5,40	TDA 1198 19,00	SN 7507 12,00	
	BC 115 3,80	BSW 21 5,30	TDA 1224 49,00	SN 7508 3,50	
	BC 116 7,20	BSW 22A 8,00	TDA 1502 24,00	SN 7509 8,00	
	BC 117 10,50	BSX 51 5,00	TDA 2003 18,00	SN 7510 15,00	
	BC 118 3,00	BU 108 38,00	TDA 2004 57,00	SN 7511 18,00	
	BC 125 7,10	BU 109 25,00	TDA 2020 40,00	SN 7512 15,00	
	BC 132 4,25	BU 208 28,00	TDA 2030 51,00	SN 7513 8,00	
	BC 140 4,50	BU 209 30,00	TDA 2593 28,00	SN 7514 83,00	
	BC 141 6,10	BU 405 19,00	TDA 2620 20,00	SN 7515 32,00	
	BC 142 8,80	BU 426 19,50	TDA 2630 25,00	SN 7516 32,00	
	BC 143 5,75	BU 807 18,00	TDA 2824 28,00	SN 7517 11,00	
	BC 145 7,80	BUX 37 73,00	TDA 5660 67,00	SN 7518 17,00	
	BC 147 2,90	BU 810 63,00	TDA 1000 42,00	SN 7519 34,50	
	BC 149 2,90	IRF120 80,00	TDB 1146 15,00	SN 7520 16,00	
	BC 153 5,50	IRF 130 122,00	TEA 1010 33,00	SN 7521 14,00	
	BC 154 6,00	TP 29A 5,40	SFC 606 18,50	SN 7522 12,00	
	BC 157 2,60	TP 30A 6,00	SH 90 75,00	SN 7523 9,00	
	BC 160 6,00	TP 31B 6,75	UA4 1003 150,00	SN 7524 9,00	
	BC 161 6,00	TP 32B 7,30	ULN 2003 19,00	SN 7525 9,00	
	BC 169 3,50	TP 33A 9,25	ULN 2004 24,00	SN 7526 12,00	
	BC 170 3,00	TP 34A 10,70		SN 7527 18,00	
	BC 171 3,20	TP 35A 20,80		SN 7528 9,00	
	BC 172 3,20	TP 36A 22,40		SN 7529 15,00	
	BC 176 3,50	TP 41B 8,70		SN 7530 9,00	
	BC 178 3,50	TP 42B 9,70		SN 7531 15,00	
	BC 179 5,00	TP 48 12,00	SN 7400 6,90	SN 7532 15,00	
	BC 182 2,50	TP 112 11,00	SN 7401 3,00	SN 7533 17,00	
	BC 183 2,70	TP 117 9,50	SN 7402 2,00	SN 7534 11,00	
	BC 184 3,10	TP 295S 10,50	SN 7403 4,50	SN 7535 12,00	
	BC 205 2,80	TP 305S 13,00	SN 7404 3,50	SN 7536 9,00	
	BC 211 5,90		SN 7405 3,00	SN 7537 13,00	
	BC 213 2,85		SN 7406 12,00	SN 7538 13,00	
	BC 216 4,00		SN 7407 11,00	SN 7539 14,00	
	BC 237 3,90		SN 7408 3,20	SN 7540 15,00	
	BC 238 2,20	2N 2609 5,00	SN 7409 3,00	SN 7541 5,50	
	BC 239 2,20	2N 3019 8,00	SN 7410 2,80	SN 7542 14,00	
	BC 250 2,50	2N 3820 9,50	SN 7411 5,00	SN 7543 12,50	
	BC 251 2,60	2N 3823 19,00	SN 7412 6,25	SN 7544 10,00	
	BC 307 2,30	2N 3954 84,00	SN 7413 7,00	SN 7545 12,00	
	BC 308 2,50	2N 4416 19,50	SN 7414 4,30	SN 7546 10,00	
	BC 309 2,50	2N 4891 8,00	SN 7420 2,50	SN 7547 12,00	
	BC 313A 6,50	2N 5245 15,00	SN 7421 4,20	SN 7548 6,60	
	BC 317 3,50	2N 5461 9,00	SN 7422 4,00	SN 7549 4,50	
	BC 320 2,50	2N 5465 7,50	SN 7423 8,00	SN 7550 5,00	
	BC 327 3,00	SN 141 27,00	SN 7430 2,85	SN 7551 22,00	
	BC 337 2,50	BF 244 7,00	SN 7432 9,00	SN 7552 5,50	
	BC 338 2,50	BF 245 7,20	SN 7438 15,00	SN 7553 8,00	
	BC 414 2,50	BF 246 7,00	SN 7440 25,00	SN 7554 18,00	
	BC 487 4,20	E300 12,00	SN 7441 17,00	SN 7555 17,00	
	BC 559 3,50	MPF 102 12,00	SN 7442 6,00	SN 7556 18,00	

SERVICE S.O.S. SEMI-SERVICE S.O.S. SEMI  
TOUT EN STOCK DISPO -

# radio

Heures d'ouverture  
du Lundi au Samedi  
de 9 H 30 à 12 H 30  
et 14 H à 19 H ferme le Dimanche

SERVICE S.O.S.  
SEMI-SERVICE -  
TOUT EN STOCK DISPO  
- PRIX TTC

Pour tous problèmes contactez nous (1) 43.36.01.40

Nous prenons les commandes téléphoniques

Service expédition rapide (minimum d'envoi 100 F)

Expédition : Port et emballage jusqu'à 1 kg 24,00 1 à 3 kg 36,00

En contre remboursement + 16,50

GCP Paris n° 1532 67