2E200 : Electronique Numérique, Combinatoire et Séquentielle

Julien Denoulet
Farouk Valette
Bertrand Granado

Licence EEA

Hiver 2017

Plan

Equipe Pédagogique

Cours	Julien Denoulet
	Farouk Valette
	Bertrand Granado
TD	Farouk Valette
	Julien Denoulet
	Cyril Dahon
	Alexandre Brière
	Bertrand Granado
TP	Kevin Arth
	Kevin Malleron
	Arthur Bouton
	Qiang Zhang
	Alexandre Brière
	Joël Wanza Weloli
	Bertrand Granado

UPMC SORBONNE UNIVERSITÉS

Contrôle des Connaissances

- un examen Réparti ER1 : contrôle de connaissance - Aucun document
- un mini-projet 

avec contrôle de TP et soutenance de mini-projet
- un examen final ER2 de réflexion ! Documents autorisés mais pas tous !
- Evaluation
  - Ecrit : 65%
    - ★ ER1 = 40%, ER2 = 60%
  - Mini-Projet : 35%
    - ★ Contrôle de TP = 30%, Mini-projet = 70% (Travail durant les séances, rapport et Soutenance)

UPMC SORBONNE UNIVERSITÉS

Plan

Les systèmes numériques d'hier

- système de guidage d'Apollo - 1966
- première version : 4100 circuits intégrés contenant une unique porte Non-Ou à 3 entrées
- seconde version : 2800 circuits intégrés contenant deux portes Non-ou à 3 entrées

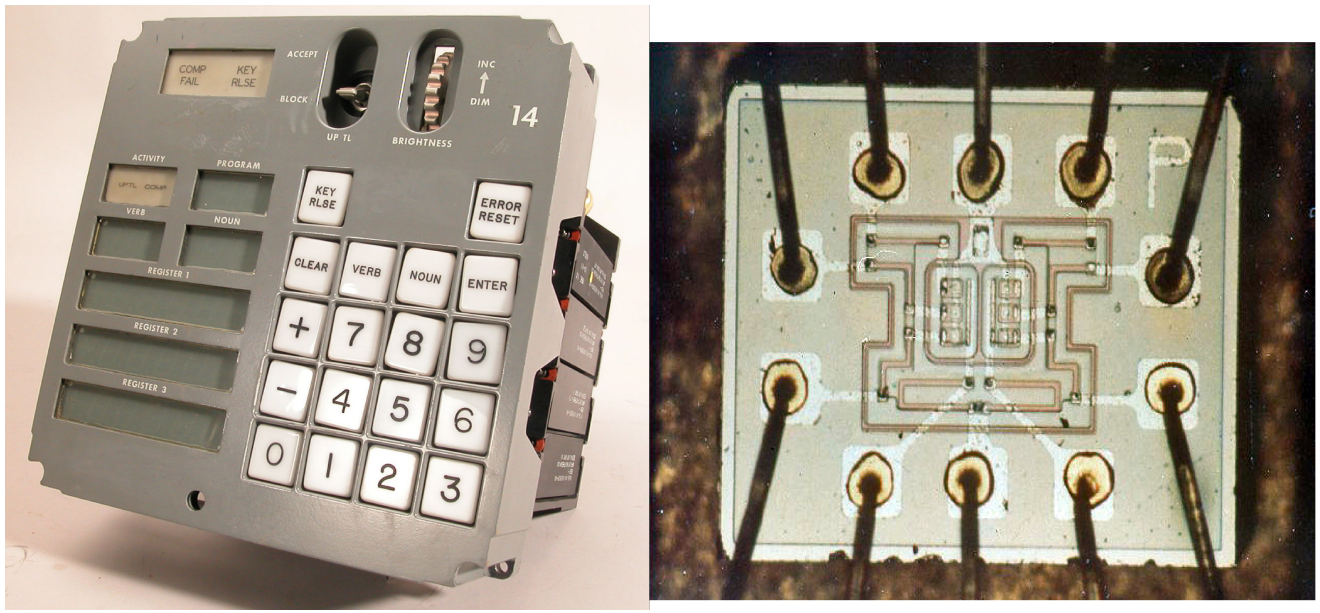


Figure: AGC : Apollo Guidance Computer

Les systèmes numériques d'hier

- Premier Pacemaker implanté - 1958
- durée : 3 heures
- Patient Arne Larsson, qui a eu 22 pacemakers jusqu'à sa mort à 86 ans en 2001

Figure: Larsson Pacemaker

Les systèmes numériques d'hier

- Premier Microprocesseur 4004 - 1971
- 2300 transistors - technologie 10μm - 750 KHz - 4 bits
- Commande de la société Busicom pour des calculatrices

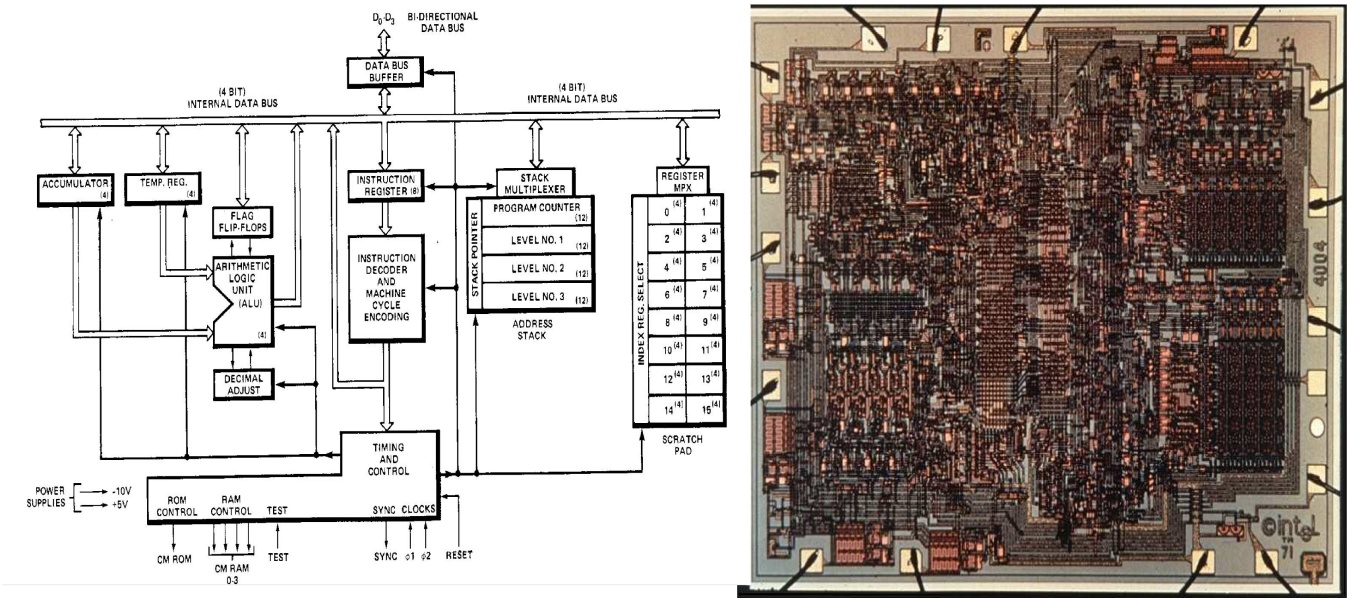


Figure: Premier Microprocesseur Intel : 4004

Plan

Les systèmes numériques d'aujourd'hui

- IMA : Integrated Modular Avionics
- Cœur commun

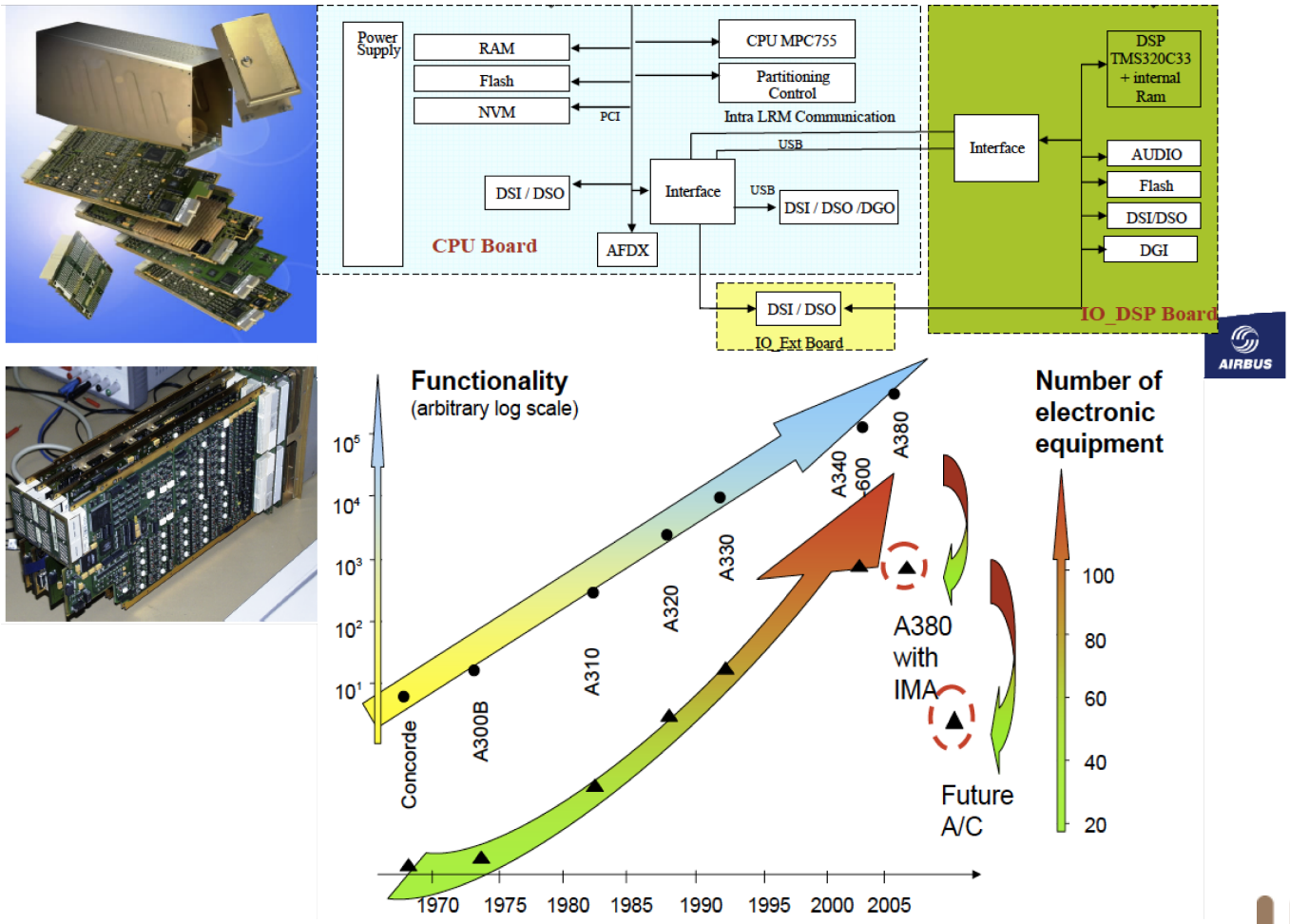


Figure: A380 : IMA

Les systèmes numériques d'aujourd'hui

- Vidéo Capsule endoscopique sans fil
- 2003

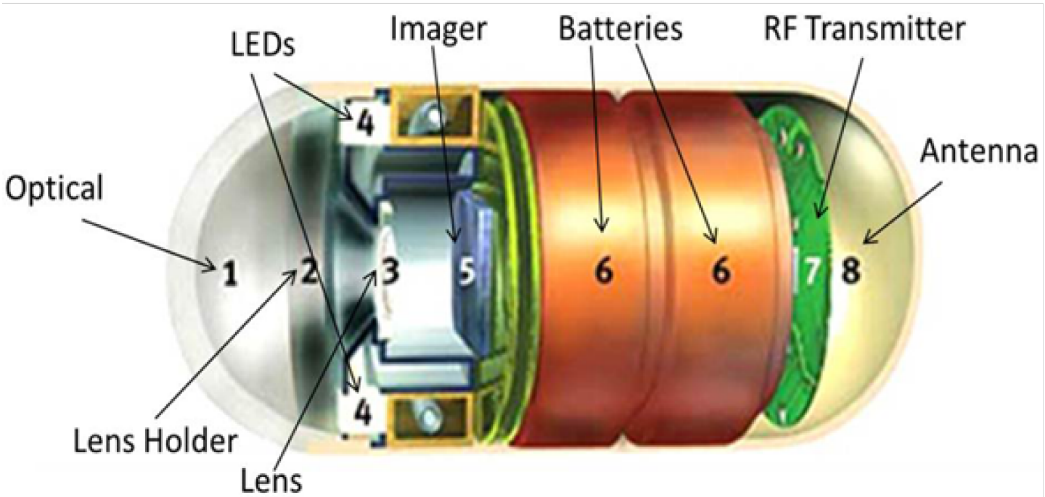


Figure 1: The Pillcam capsule's high level of RF transceiver power efficiency enables it to operate on two silver dioxide batteries.

Figure: Vidéo Capsule Pillcam de Given Imaging

Les systèmes numériques d'aujourd'hui

- 1,160,000,000 transistors - 2011
- 3,3 GHz - Technologie 32 nm - 64 bits - MultiCœurs

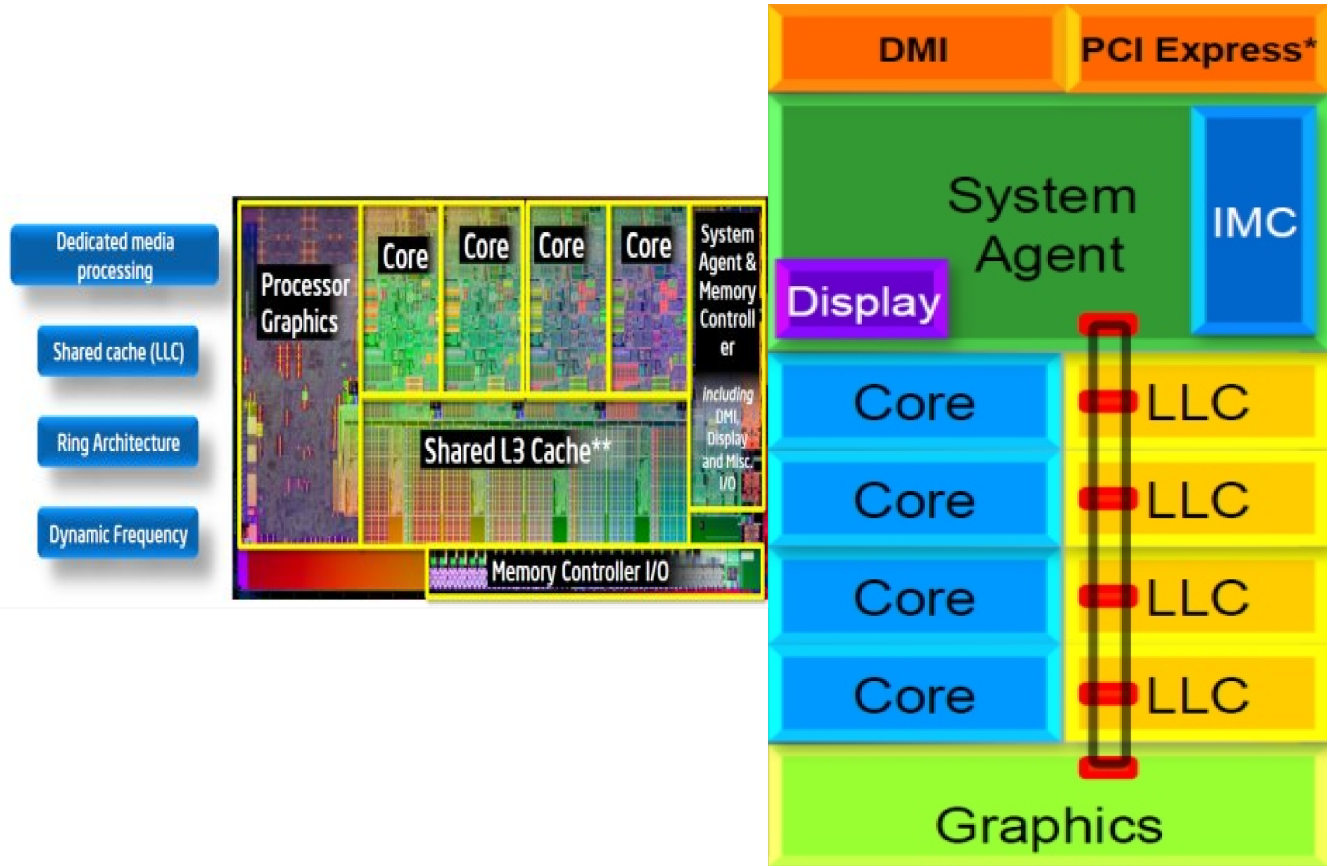


Figure: Microprocesseur Intel Récent : corei7

Plan

Les systèmes numériques de demain

- Augmenter la vision

Figure: Lunettes 3D pour voir à travers les nuages et la structure de l'avion

Les systèmes numériques de demain

- L'homme réparé

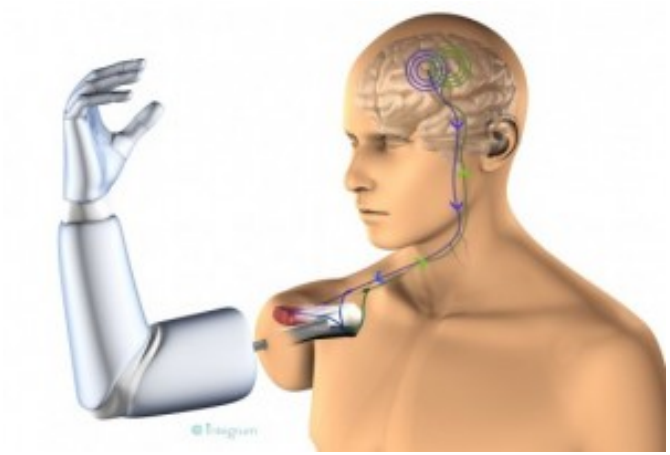


Figure: Bras artificiel commandé par le cerveau

Les systèmes numériques de demain

- 2048 cœurs, peut-être plus sur une seule puce

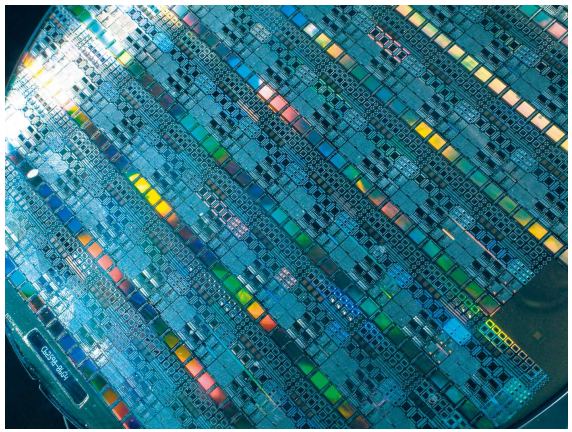


Figure: Multi Cœurs

Plan

L'électronique en 2013

- Etude Cabinet Décision en 2010 : "La production d'équipements électroniques représente en 2008 1140 milliards d'€ soit 3 fois les revenus du transport aérien mondial"

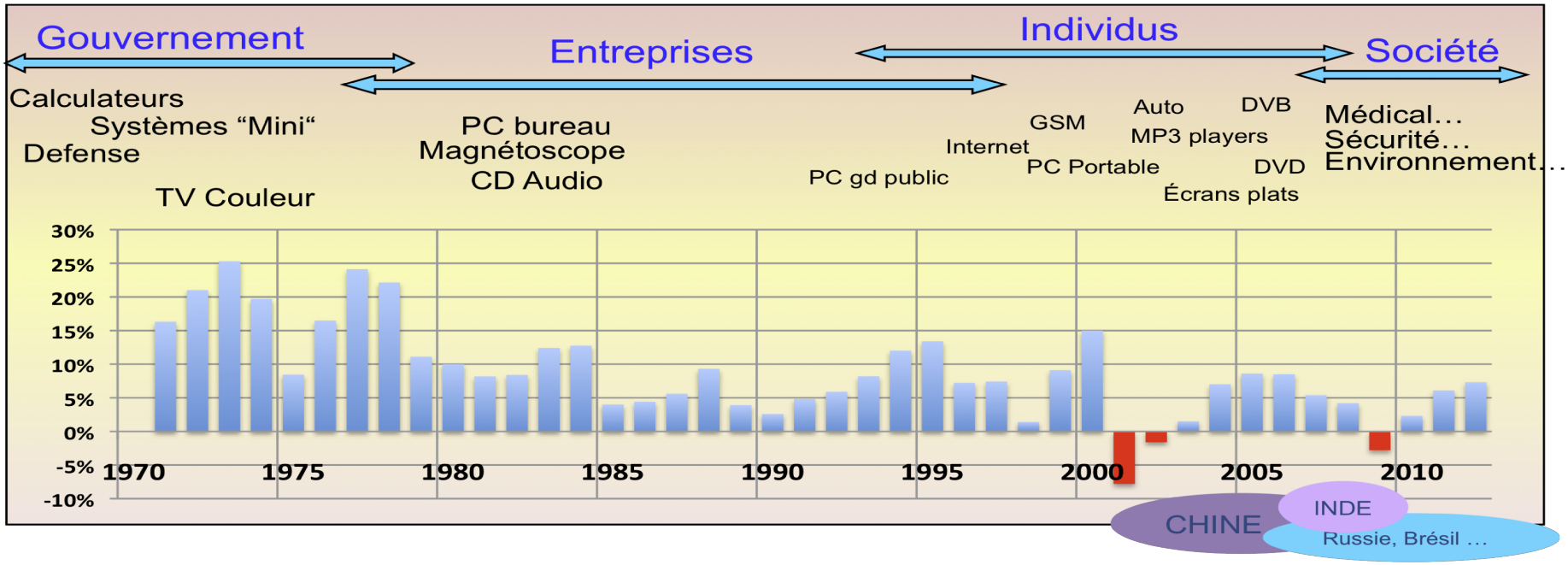


Figure: Croissance annuelle de la production d'équipements électronique mondiale, 1970 à 2013. Cabinet Décision©

L'électronique en 2013

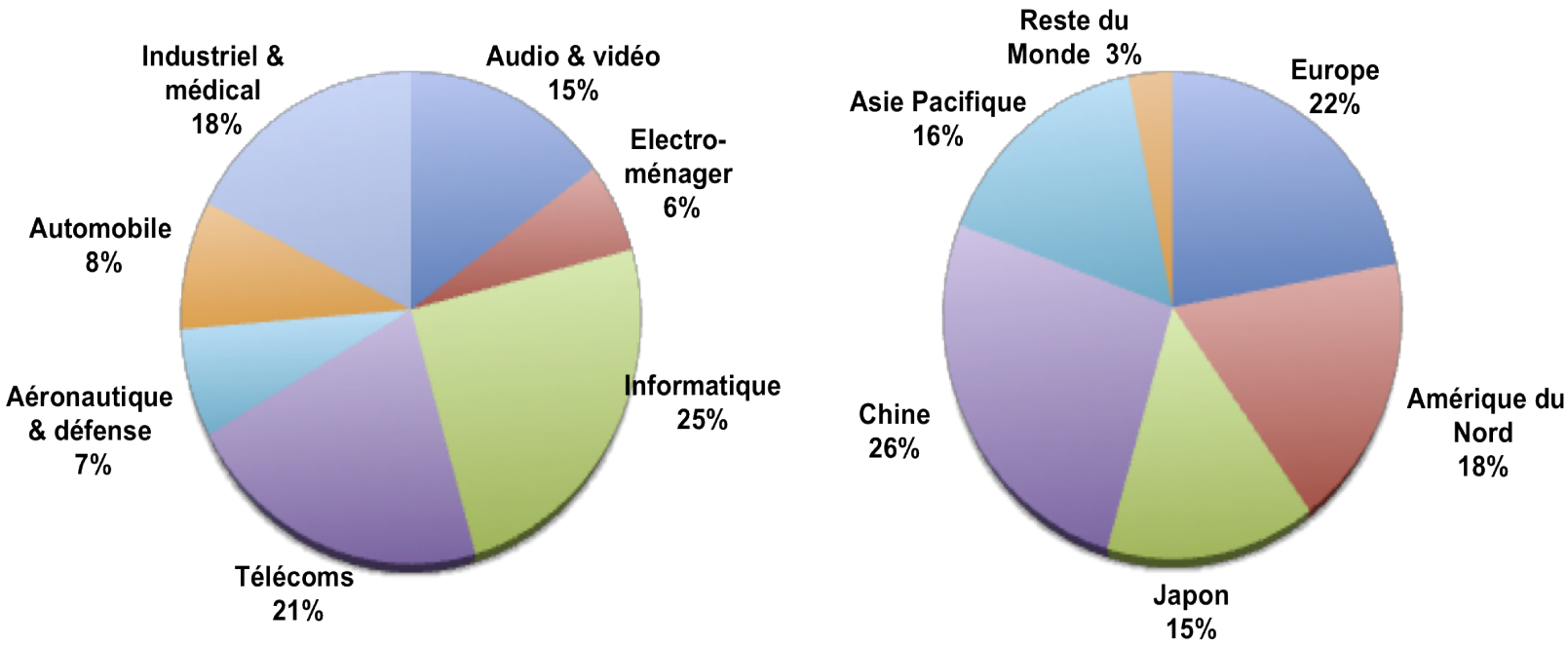


Figure: Ventilation de la production électronique mondiale par secteur et par région en 2008. Cabinet Décision©

L'électronique en 2013

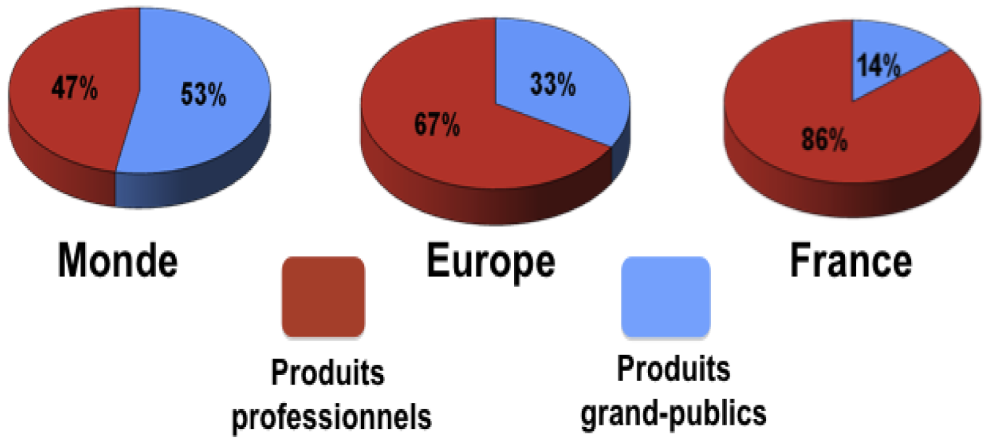
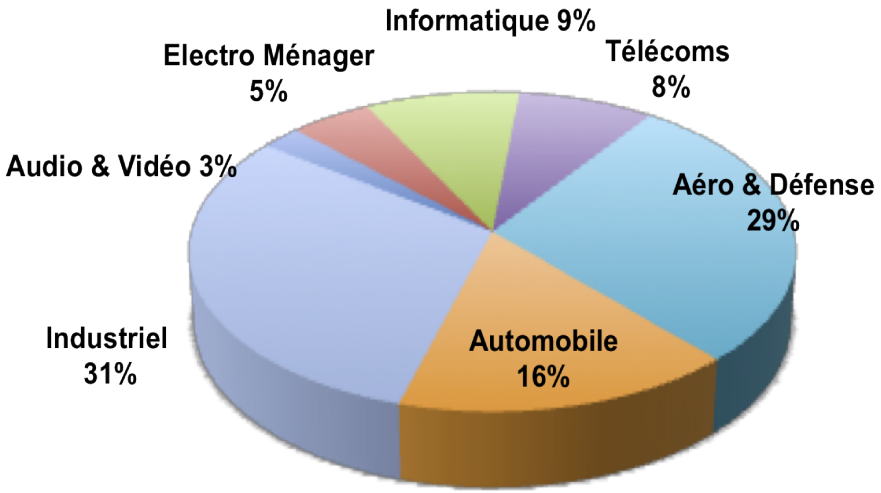


Figure: Spécialisation du mix de production par zone en 2008. Cabinet Décision©

L'électronique en 2013

Production d'équipements électroniques en France en valeur, 2008



Part de la France dans la production européenne d'équipements électroniques

Secteur d'application	Part en 2008
Aéronautique Défense	28%
Médical	16%
Automobile	14%
Industriel	11%
Télécommunications	4%

Figure: Structure de la production électronique en France en 2008. Cabinet Décision©

La parabole de Jobs

Truck's parable

Steve Jobs

« When we were an agrarian nation all Cars were trucks, because that what you Needed on the farm. Now truck are one in 25 To 30 Vehicules sold. PC are going like Trucks. They will still be around» S. Jobs 2010

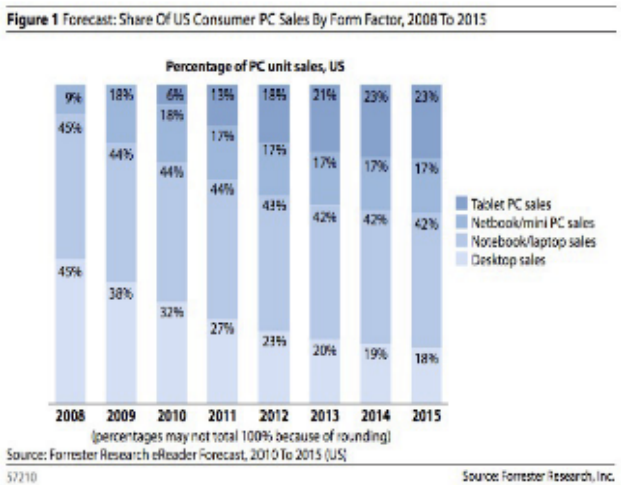


Figure: D'une société agraire vers une société de service

Plan

La fameuse loi de Gordon Moore

- Ingénieur de Fairchild semiconducteur et co-fondateur d'Intel
- 1965 : doublement tous les 3 ans du nombre de transistors sur puce
- 1975 : doublement tous les 2 ans du nombre de transistors sur puce pour les microprocesseurs

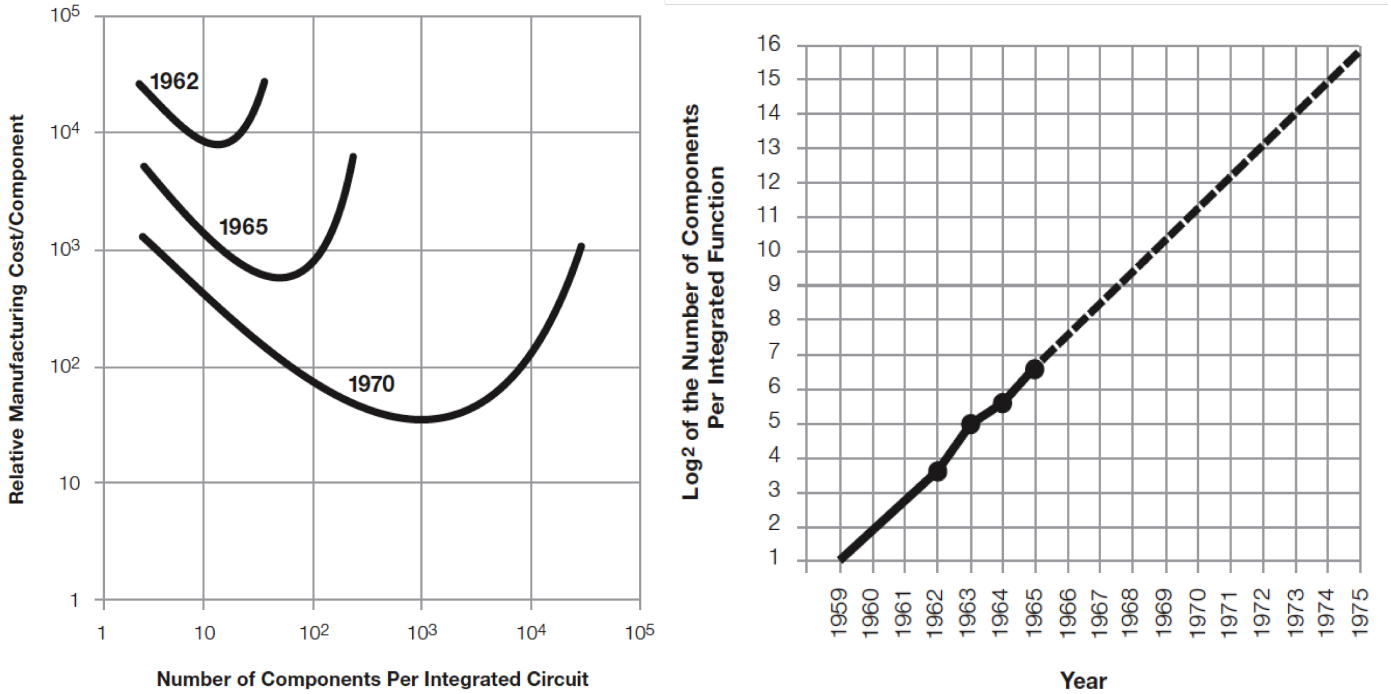


Figure: La loi de Moore, 1965

La fameuse loi de Gordon Moore

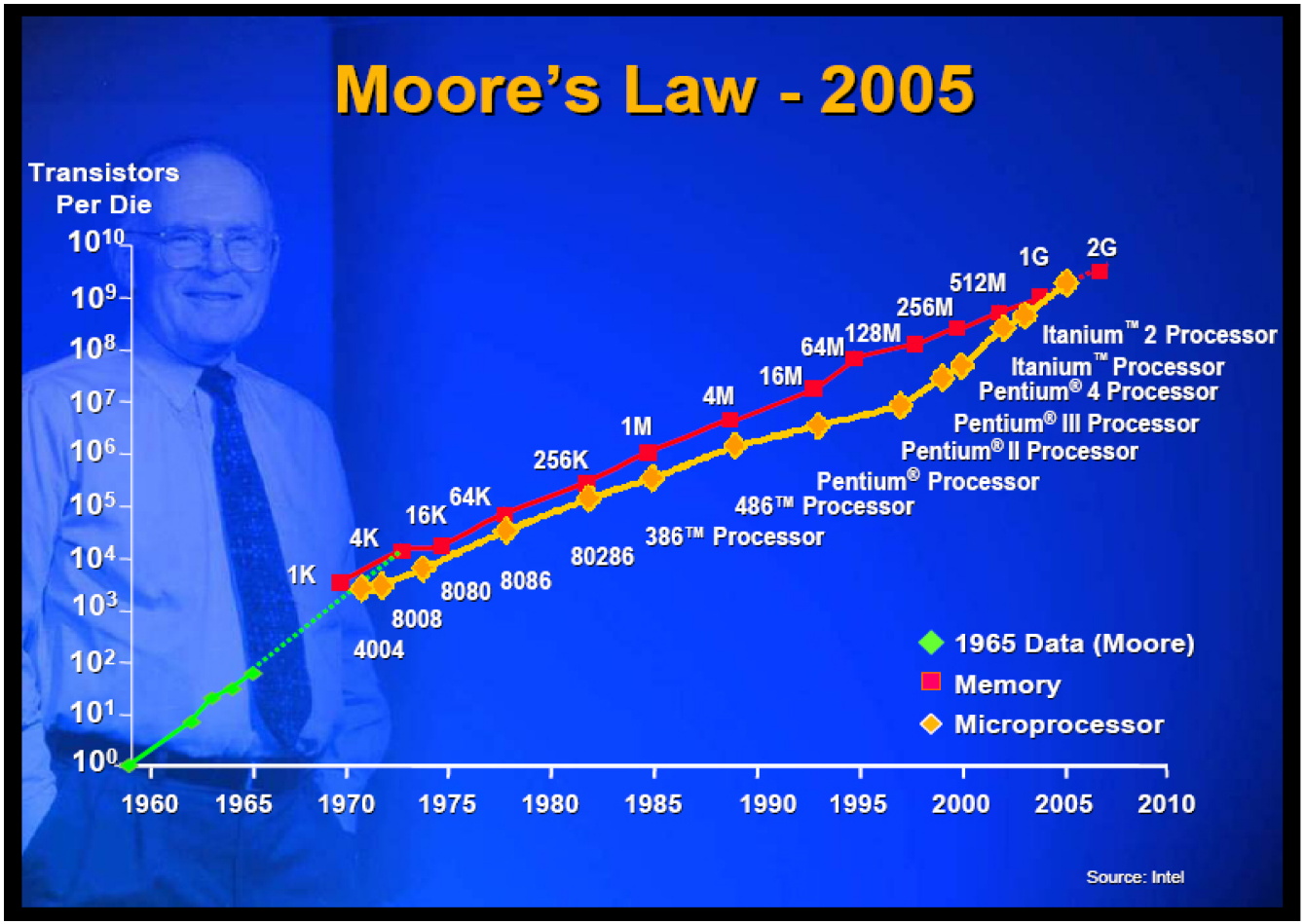


Figure: La loi de Moore, 2005

Plan

Et après la loi de Moore ?

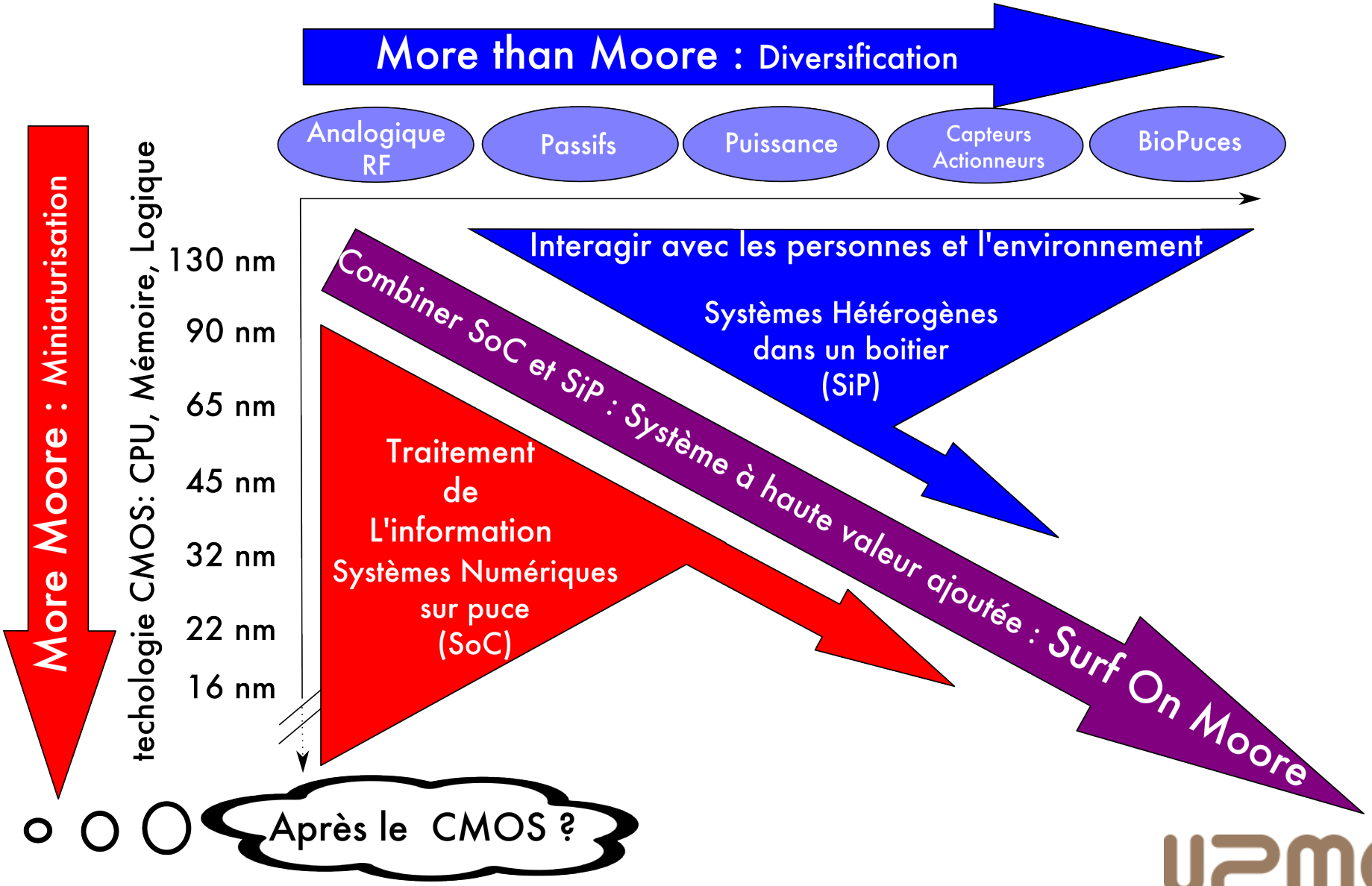


Figure: Evolution de l'électronique suivant la loi de Moore, d'après l'ITRS 2010

Et après la loi de Moore ?

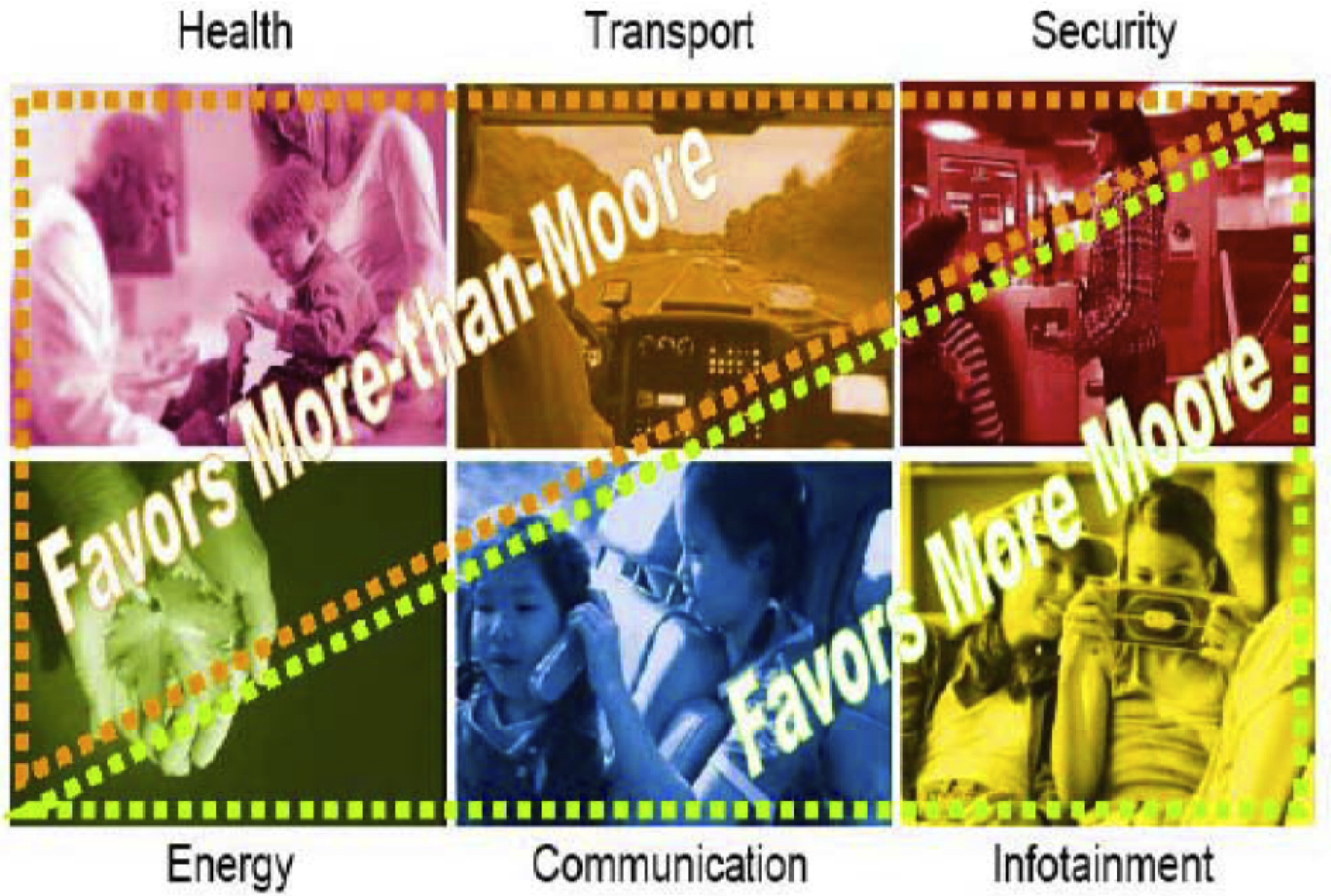


Figure: Les applications SoC ou SiP ?

Plan

Evolution des technologies

International Technology Roadmap for Semiconductors

	2010	2011	2013	2015	2020	2024
Technologie (um)	45	38	27	21	11,9	7,5
Taille des puces uP & ASIC (mm^2)	99	140	140	88	111	88
Densité d'intégration uP & ASIC (Mtr/cm^2)	781	1104	2209	3506	11130	28047
Fréquence d'horloge SOC (GHz)	5,9	6,3	7,3	8,5	12,4	16,6
Tension d'alimentation (V)	0,97	0,93	0,87	0,81	0,68	0,6

Source : November 2009 ITRS -http://public.itrs.net/

Figure: Evolution des technologies, ITRS 2009

Plan

Evolution des méthodes ?

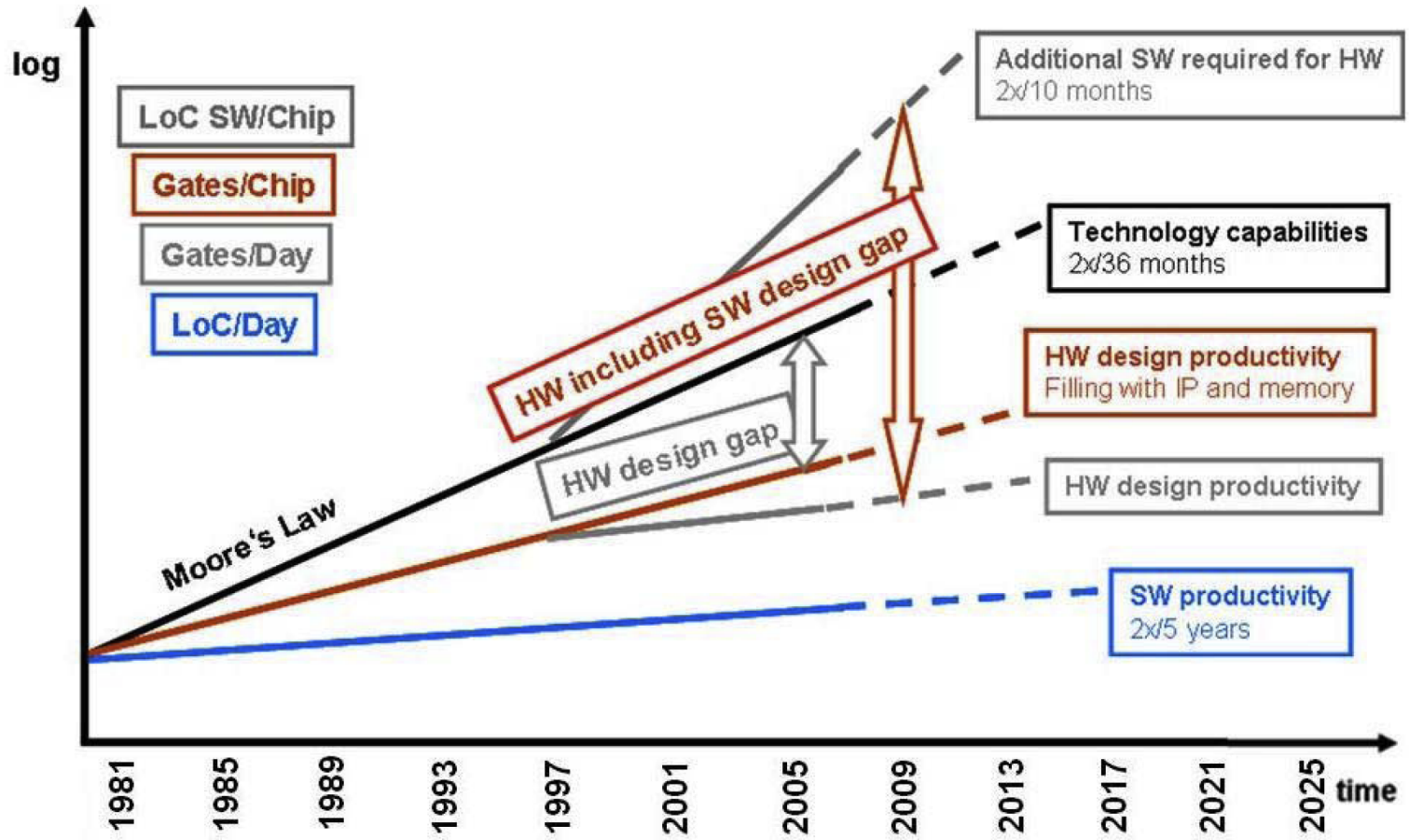


Figure: Evolution des méthodes, ITRS 2009

Plan

Analyse Ascendante

- L'analyse ascendante se définit par la réutilisation d'un maximum de sous systèmes déjà réalisés.
- Il s'agit d'une construction de type Légo ou Mécano.
- Cette démarche n'est pas systématique, un ensemble de plaques Légo va difficilement construire un mur que l'on voudrais en briques
- Connaissance à priori des sous-systèmes nécessaires pour concevoir un système

Les légos

Les légos

Analyse Descendante

- L'analyse descendante se définit comme l'approche systémique
- C'est une analyse qui part du cahier des charges pour arriver au système
- Basée sur une hiérarchisation de la description du système
- Besoin de tester tous les niveaux hiérarchiques

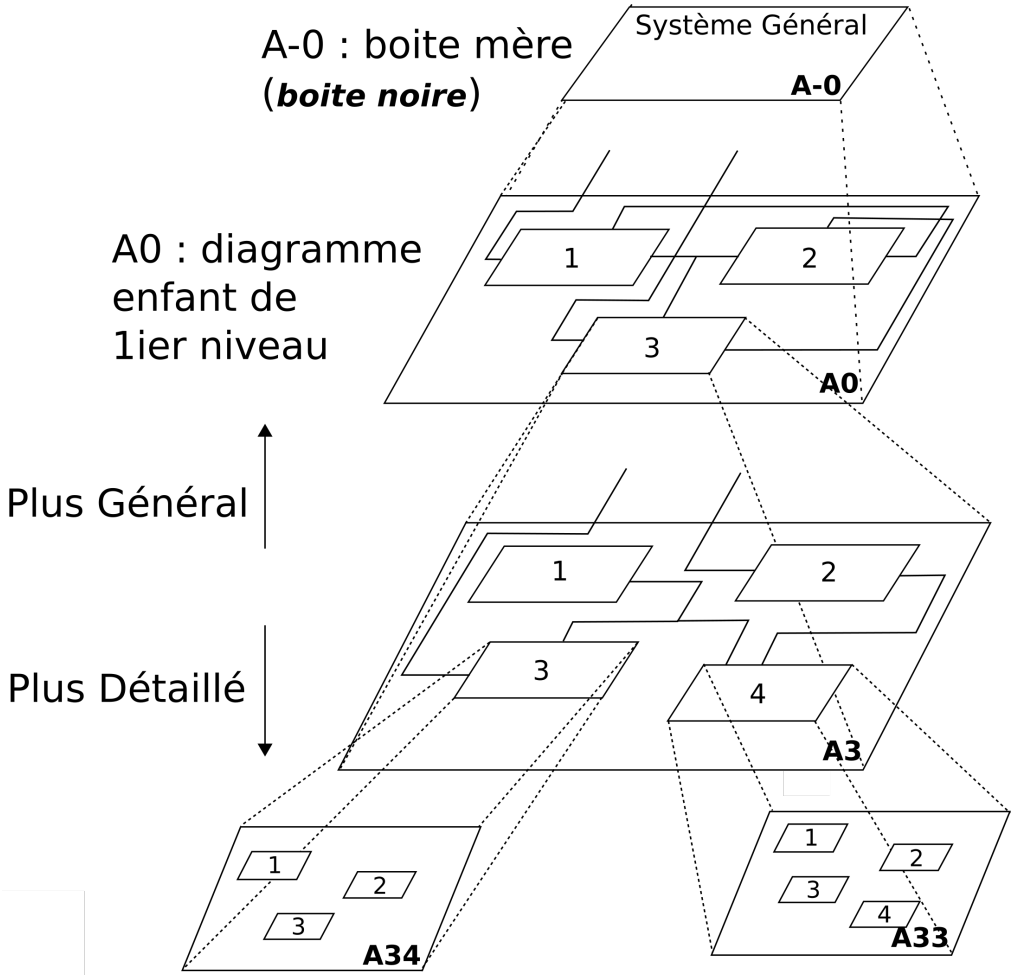
Analyse Descendante et un peu Ascendante

- Les règles de conception recommandent l'utilisation de l'analyse descendante en gardant présent à l'esprit la possibilité de privilégier des sous-systèmes déjà existants et tester choix chaque fois que c'est possible..

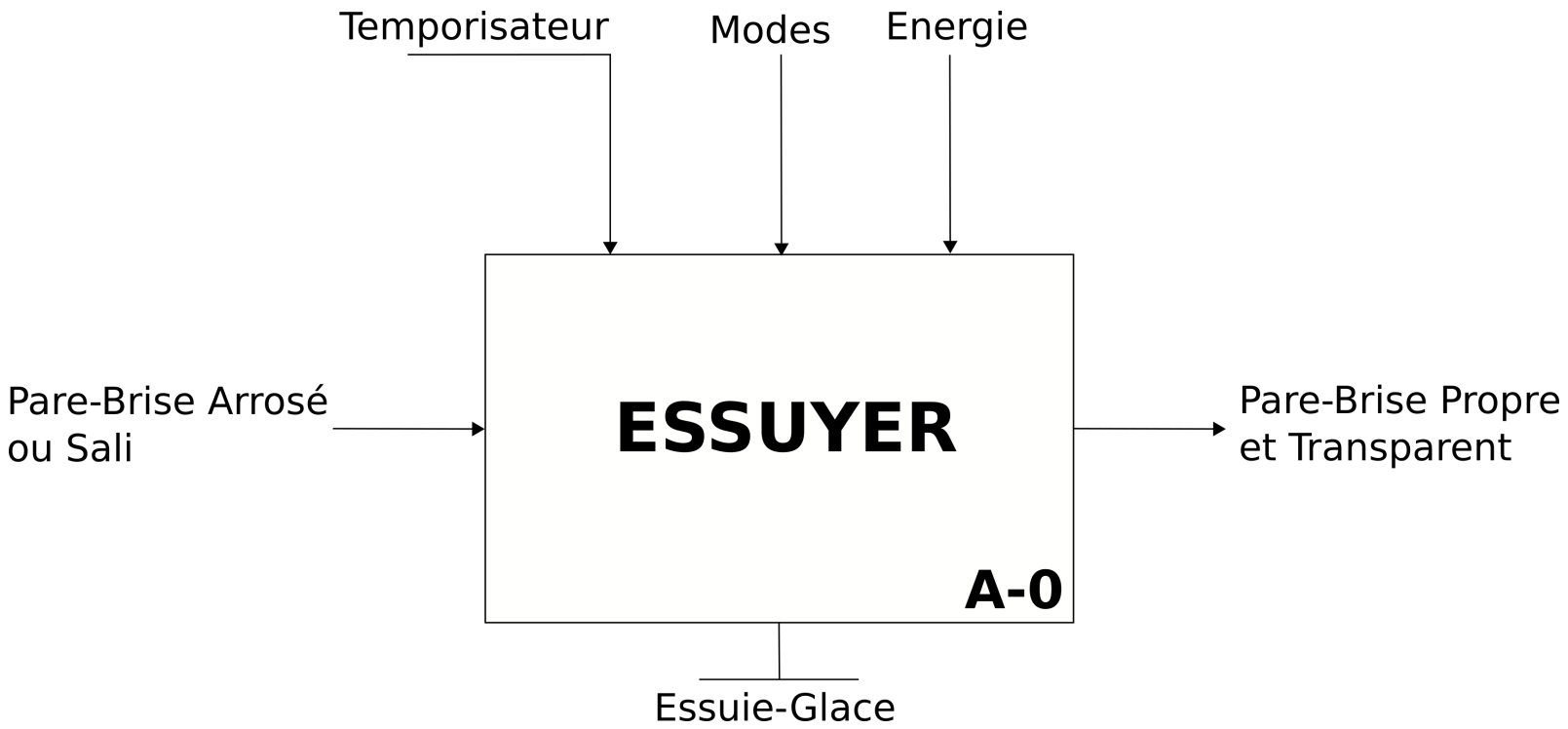
S.A.D.T

- System Analysis and Design Technic
- Représentation systémique
- Introduit en 1976 par Doug Ross de la société Softech
- Domaines : télécommunication, avionique, armement, productique, systèmes d'information, contrôle des processus, scientifique, intelligence artificielle, etc.

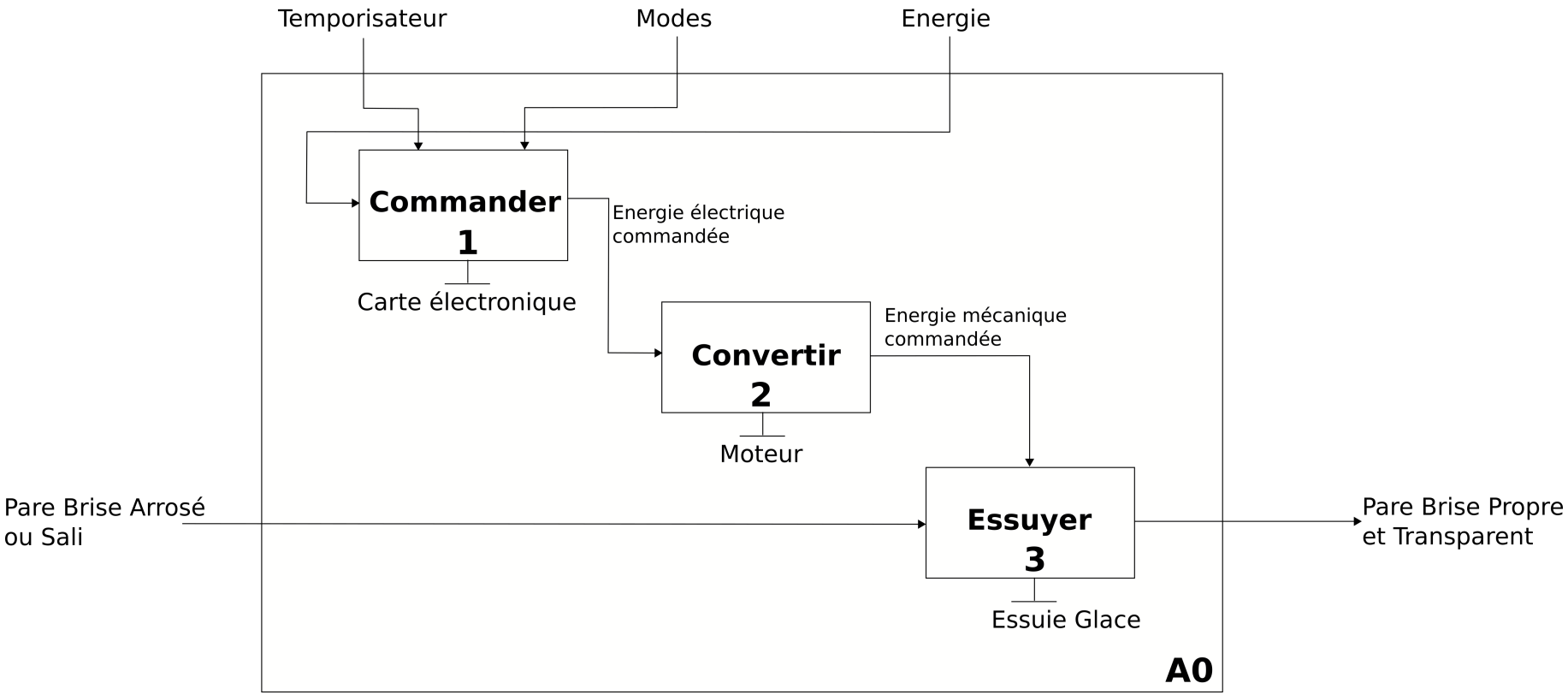
S.A.D.T


A-0 : boite mère
(*boite noire*)
Système Général
A-0
A0 : diagramme
enfant de
1ier niveau
1
2
3
A0
Plus Général
Plus Détaillé
1
2
3
4
A3
1
2
3
A34
1
2
3
4
A33

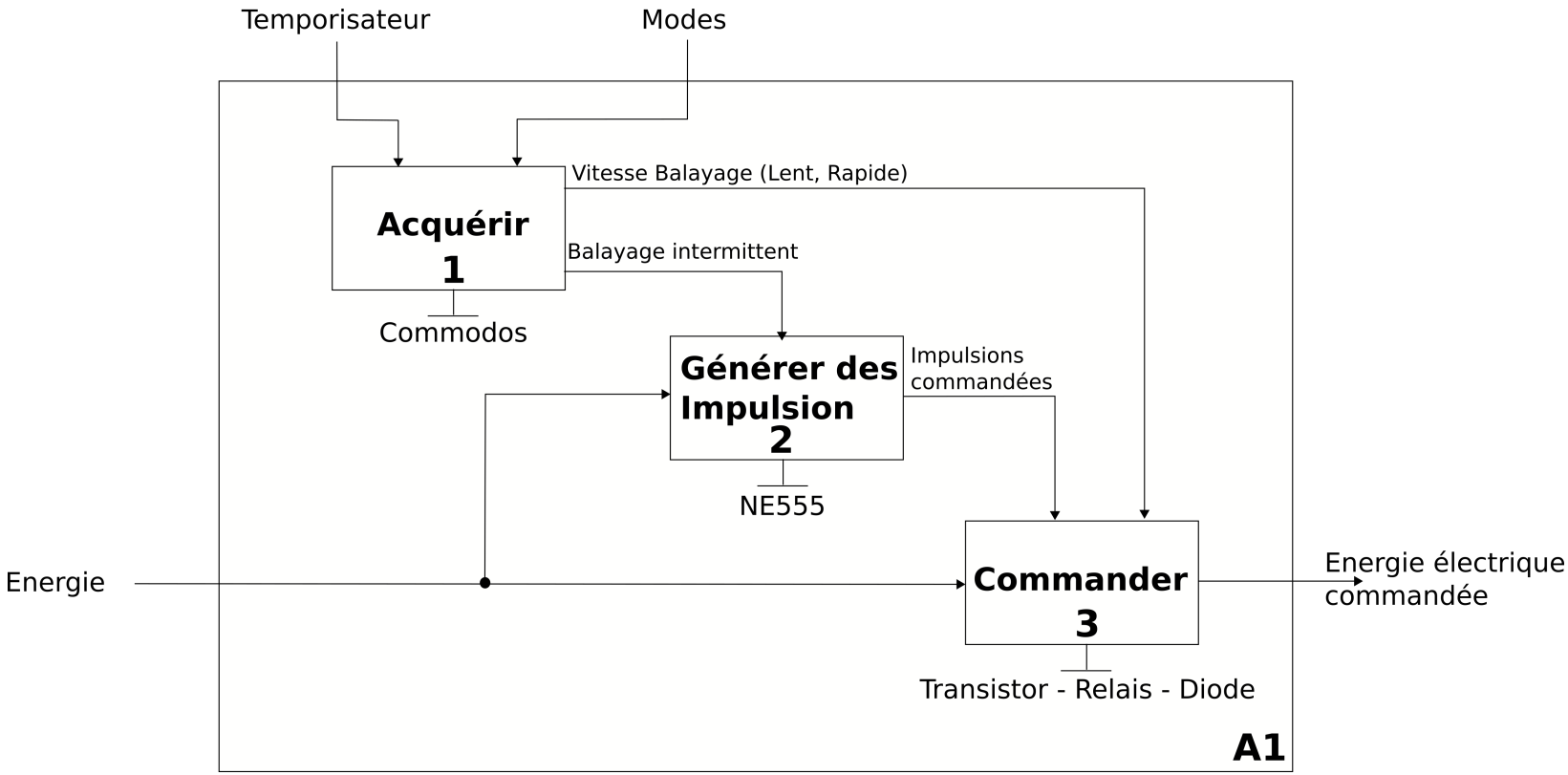
S.A.D.T : Diagramme A-0



S.A.D.T : Diagramme A0



S.A.D.T : Diagramme A1



Plan

Comment Concevoir un Circuit ?

- Cela dépend du circuit.
- petits circuits : A la main, en schématique
- circuits moyens : A la main à l'aide de composants discrets
- gros circuits : A l'aide de langage de Description de circuits numériques

Les Langages de description

- Langage de type HDL : Hardware Description Language
- VHDL : Volonté d'Industriels et de Chercheurs de définir un langage HDL
- Verilog : Issu de la société Cadence Inc.
- System C : Mettre au même niveau Logiciel et Matériel

VHDL

- Existe depuis 1987 date de la première norme. 1993 seconde norme.
- VHSIC Hardware Description Language
- Langage Mûr et couramment utilisé
- 3 Niveaux :
  - Niveau Structurel
  - Niveau Flot de Données
  - Niveau Comportemental

VHDL - RTL

- RTL : Register Transfert Level
- Description Synthétisable
- Utilisable pour fondre un circuit
- Utilisée dans ce cours

VHDL - Base

- 3 blocs de base:
  - Les bibliothèques
  - L'entité : Décrit l'interfaçage du composant
  - L'architecture : Décrit le fonctionnement du composant

VHDL - Bibliothèque

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.std_logic_unsigned.all;
```

VHDL - Entité

```
entity MON-ET is
port( A : in std_logic;
      B : in std_logic;
      S : out std_logic);
end entity MON-ET;
```

VHDL - L'architecture

S = A et B

```
architecture FLOT of MON-ET is
begin
    S <= A and B;
end architecture FLOT;
```

flot de conception

- De la description au circuit
- Décrit en VHDL le circuit
- Simule le circuit
- Synthétise le circuit
- Placement-Routage du circuit
- Réalise un masque
- Cuisson du circuit

Langage HDL, a quoi ça sert ?

- A la conception d'ASIC
- A la configuration de FPGA
- A la vérification fonctionnelle de circuits numériques.

Plan

Mister G. Boole

- Mathématicien Anglais du $19^{ième}$ siècle.

1815 – 1864

La génèse

- Georges Boole introduit un formalise mathématique de la logique
  The Calculus of Logic
  *C*ambridge and Dublin Mathematical Journal
  Vol. III (1848), pp. 183–9

La génèse

- Georges Boole introduit un formalise mathématique de la logique
  The Calculus of Logic
  *C*ambridge and Dublin Mathematical Journal
  Vol. III (1848), pp. 183–9
- *(3) That those laws are capable of mathematical expression, and that they thus constitute the basis of an interpretable calculus.*

La génèse

- Georges Boole introduit un formalise mathématique de la logique
  The Calculus of Logic
  *C*ambridge and Dublin Mathematical Journal
  Vol. III (1848), pp. 183–9
- *(3) That those laws are capable of mathematical expression, and that they thus constitute the basis of an interpretable calculus.*
- Au départ beaucoup utilisé dans les jeux de salons

La génèse

- Georges Boole introduit un formalise mathématique de la logique
  The Calculus of Logic
  *C*ambridge and Dublin Mathematical Journal
  Vol. III (1848), pp. 183–9
- *(3) That those laws are capable of mathematical expression, and that they thus constitute the basis of an interpretable calculus.*
- Au départ beaucoup utilisé dans les jeux de salons
- Mais à l'arrivée : Véritable révolution qui est devenue le fondement de l'électronique numérique

L'algèbre - Les bases - 1

- L'algèbre de Boole manipule des variables qui ne peuvent prendre que deux états : *Vrai* ou *Faux*

L'algèbre - Les bases - 1

- L'algèbre de Boole manipule des variables qui ne peuvent prendre que deux états : *Vrai* ou *Faux*
- Une telle variable est appelée variable *Booléenne*

L'algèbre - Les bases - 1

- L'algèbre de Boole manipule des variables qui ne peuvent prendre que deux états : *Vrai* ou *Faux*
- Une telle variable est appelée variable *Booléenne*
- Il est possible aussi d'associer le chiffre 1 à la valeur *Vrai* et le chiffre 0 à la valeur *Faux*

L'algèbre - Les bases - 1

- L'algèbre de Boole manipule des variables qui ne peuvent prendre que deux états : *Vrai* ou *Faux*
- Une telle variable est appelée variable *Booléenne*
- Il est possible aussi d'associer le chiffre 1 à la valeur *Vrai* et le chiffre 0 à la valeur *Faux*
- Les variables Booléennes dans ce cas sont des variables *Binaires*

L'algèbre - Les bases

- exemples

Algèbre de Boole - Définitions

- Algèbre de Boole B

Algèbre de Boole - Définitions

- Algèbre de Boole B

Algèbre de Boole - Définitions

- Algèbre de Boole B
  - $B =< E, +, ., ^{-}, 0, 1 >$

Algèbre de Boole - Définitions

- Algèbre de Boole B
  - $B =< E, +, ., ^{-}, 0, 1 >$
  - $+, .$ sont des lois de composition interne

Algèbre de Boole - Définitions

- Algèbre de Boole B
  - $B =< E, +, ., ^{-}, 0, 1 >$
  - $+, .$ sont des lois de composition interne
  - $^{-}$ est la loi de complémentation

Algèbre de Boole - Lois de Composition

- loi de composition .

Algèbre de Boole - Lois de Composition

- loi de composition .
-

.	0	1
0	0	0
1	0	1

Algèbre de Boole - Lois de Composition

- loi de composition .
- loi de composition $+$

.	0	1
0	0	0
1	0	1

Algèbre de Boole - Lois de Composition

- loi de composition .
.	0	1
0	0	0
1	0	1
- loi de composition $+$
+	0	1
0	0	1
1	1	1

Algèbre de Boole - Loi de complémentation

- Le *complément* $\overline{a}$ d'une variable *a* est défini par :

Algèbre de Boole - Loi de complémentation

- Le *complément* $\overline{a}$ d'une variable a est défini par :
  - si $a = 1 \rightarrow \overline{a} = 0$

Algèbre de Boole - Loi de complémentation

- Le *complément* $\overline{a}$ d'une variable a est défini par :
  - si $a = 1 \rightarrow \overline{a} = 0$
  - si $a = 0 \rightarrow \overline{a} = 1$

Algèbre de Boole - Loi de complémentation

- Le *complément* $\overline{a}$ d'une variable a est défini par :
  - si $a = 1 \rightarrow \overline{a} = 0$
  - si $a = 0 \rightarrow \overline{a} = 1$
- La variable a, lorsqu'elle est notée a, est dite sous sa forme normale

Algèbre de Boole - Loi de complémentation

- Le *complément* $\overline{a}$ d'une variable a est défini par :
  - si $a = 1 \rightarrow \overline{a} = 0$
  - si $a = 0 \rightarrow \overline{a} = 1$
- La variable a, lorsqu'elle est notée a, est dite sous sa forme normale
- La variable a, lorsqu'elle est notée $\overline{a}$, est dite sous sa forme complémentée

Axiomes de bases - 1

- Commutativité

Axiomes de bases - 1

- Commutativité
  - $\forall (a, b) \in E^2$

Axiomes de bases - 1

- Commutativité
  - $\forall (a, b) \in E^2$
  - $a + b = b + a$

Axiomes de bases - 1

- Commutativité
  - $\forall (a, b) \in E^2$
  - $a + b = b + a$
  - $a.b = b.a$

Axiomes de bases - 1

- Commutativité
  - $\forall (a, b) \in E^2$
  - $a + b = b + a$
  - $a.b = b.a$
- Distributivité

Axiomes de bases - 1

- Commutativité
  - $\forall (a, b) \in E^2$
  - $a + b = b + a$
  - $a.b = b.a$
- Distributivité
  - $\forall (a, b, c) \in E^3$

Axiomes de bases - 1

- Commutativité
  - $\forall (a,b) \in E^2$
  - $a+b=b+a$
  - $a.b=b.a$
- Distributivité
  - $\forall (a,b,c) \in E^3$
  - $a+(b.c)=(a+b).(a+c)$

Axiomes de bases - 1

- Commutativité
  - $\forall (a,b) \in E^2$
  - $a+b=b+a$
  - $a.b=b.a$
- Distributivité
  - $\forall (a,b,c) \in E^3$
  - $a+(b.c)=(a+b).(a+c)$
  - $a.(b+c)=(a.b)+(a.c)$

Axiomes de bases - 2

- Eléments Neutre

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$
  - $a.1 = a$

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$
  - $a.1 = a$
- Complémentation

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$
  - $a.1 = a$
- Complémentation
  - $\forall a \in E$

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$
  - $a.1 = a$
- Complémentation
  - $\forall a \in E$
  - $a + \overline{a} = 1$

Axiomes de bases - 2

- Eléments Neutre
  - $\forall a \in E$
  - $a + 0 = a$
  - $a.1 = a$
- Complémentation
  - $\forall a \in E$
  - $a + \overline{a} = 1$
  - $a.\overline{a} = 0$

Propriétés - 1

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$
  - $a.0 = 0$

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$
  - $a.0 = 0$
- Loi d'idempotence

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$
  - $a.0 = 0$
- Loi d'idempotence
  - $\forall a \in E$

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$
  - $a.0 = 0$
- Loi d'idempotence
  - $\forall a \in E$
  - $a + a = a$

Propriétés - 1

- A partir des axiomes de base des propriétés fondamentales sont déduites.
- Eléments Absorbants
  - $\forall a \in E$
  - $a + 1 = 1$
  - $a.0 = 0$
- Loi d'idempotence
  - $\forall a \in E$
  - $a + a = a$
  - $a.a = a$

Propriétés - 2

- Loi d'involution

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$
  - $\overline{\overline{a}} = a$

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$
  - $\overline{\overline{a}} = a$
- Loi d'absorption

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$
  - $\overline{\overline{a}} = a$
- Loi d'absorption
  - $\forall (a, b) \in E^2$

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$
  - $\overline{\overline{a}} = a$
- Loi d'absorption
  - $\forall (a, b) \in E^2$
  - $a + (a.b) = a$

Propriétés - 2

- Loi d'involution
  - $\forall a \in E$
  - $\overline{\overline{a}} = a$
- Loi d'absorption
  - $\forall (a, b) \in E^2$
  - $a + (a.b) = a$
  - $a.(a + b) = a$

Propriétés - 5

- Loi d'associativité

Propriétés - 5

- Loi d'associativité
  - $\forall (a, b, c) \in E^3$

Propriétés - 5

- Loi d'associativité
  - $\forall (a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$

Propriétés - 5

- Loi d'associativité
  - $\forall (a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$
  - $a.(b.c)=(a.b).c$

Propriétés - 5

- Loi d'associativité
  - $\forall(a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$
  - $a.(b.c)=(a.b).c$
- Loi de De Morgan

Propriétés - 5

- Loi d'associativité
  - $\forall(a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$
  - $a.(b.c)=(a.b).c$
- Loi de De Morgan
  - $\forall(a,b) \in E^2$

Propriétés - 5

- Loi d'associativité
  - $\forall(a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$
  - $a.(b.c)=(a.b).c$
- Loi de De Morgan
  - $\forall(a,b) \in E^2$
  - $\overline{a+b}=\overline{a}.\overline{b}$

Propriétés - 5

- Loi d'associativité
  - $\forall (a,b,c) \in E^3$
  - $a+(b+c)=(a+b)+c$
  - $a.(b.c)=(a.b).c$
- Loi de De Morgan
  - $\forall (a,b) \in E^2$
  - $\overline{a+b}=\overline{a}.\overline{b}$
  - $\overline{a.b}=\overline{a}+\overline{b}$

L'algèbre - Ordre et Fonction

- Relation d'ordre :

L'algèbre - Ordre et Fonction

- Relation d'ordre :
  - Ordre Total : $0 < 1$

L'algèbre - Ordre et Fonction

- Relation d'ordre :
  - Ordre Total : $0 < 1$
  - Ordre Lexicographique : $00 < 01 < 10 < 11$ *Utile pour les tables de vérité*

L'algèbre - Ordre et Fonction

- Relation d'ordre :
  - Ordre Total : $0 < 1$
  - Ordre Lexicographique : $00 < 01 < 10 < 11$ *Utile pour les tables de vérité*

L'algèbre - Ordre et Fonction

- Relation d'ordre :
  - Ordre Total : $0 < 1$
  - Ordre Lexicographique : $00 < 01 < 10 < 11$ *Utile pour les tables de vérité*
- Definition d'une fonction logique :

L'algèbre - Ordre et Fonction

- Relation d'ordre :
  - Ordre Total : $0 < 1$
  - Ordre Lexicographique : $00 < 01 < 10 < 11$ *Utile pour les tables de vérité*
- Definition d'une fonction logique :
  - $f(x_{n-1}, x_{n-2}, \ldots, x_1, x_0) : 0,1^n \rightarrow 0,1, n \in \mathbb{N}^*$

Fonctions Logiques à une variable *a*

- 1 variable soit 4 fonctions possibles :

Fonctions Logiques à une variable *a*

- 1 variable soit 4 fonctions possibles :
  - $f = 0$: fonction constante nulle

Fonctions Logiques à une variable *a*

- 1 variable soit 4 fonctions possibles :
  - $f = 0$: fonction constante nulle
  - $f = 1$: fonction constante à un

Fonctions Logiques à une variable *a*

- 1 variable soit 4 fonctions possibles :
  - $f = 0$: fonction constante nulle
  - $f = 1$: fonction constante à un
  - $f = a$: fonction identité

Fonctions Logiques à une variable *a*

- 1 variable soit 4 fonctions possibles :
  - $f = 0$: fonction constante nulle
  - $f = 1$: fonction constante à un
  - $f = a$: fonction identité
  - $f = \overline{a}$: fonction complément ou fonction *NON*

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*

Fonctions Logiques à deux variables a et b

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*

Fonctions Logiques à deux variables a et b

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*
  - $f = a \oplus b$: fonction *OU-EXCLUSIF*

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*
  - $f = a \oplus b$: fonction *OU-EXCLUSIF*
  - $f = \overline{a.b}$: fonction *NON-ET*

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*
  - $f = a \oplus b$: fonction *OU-EXCLUSIF*
  - $f = \overline{a.b}$: fonction *NON-ET*
  - $f = \overline{a + b}$: fonction *NON-OU*

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*
  - $f = a \oplus b$: fonction *OU-EXCLUSIF*
  - $f = \overline{a.b}$: fonction *NON-ET*
  - $f = \overline{a + b}$: fonction *NON-OU*
  - $f = \overline{a \oplus b}$: fonction *NON-OU-EXCLUSIF*

Fonctions Logiques à deux variables *a* et *b*

- 2 variables soit 16 fonctions possibles
  - $f = a.b$: fonction *ET*
  - $f = a + b$: fonction *OU*
  - $f = a \oplus b$: fonction *OU-EXCLUSIF*
  - $f = \overline{a.b}$: fonction *NON-ET*
  - $f = \overline{a + b}$: fonction *NON-OU*
  - $f = \overline{a \oplus b}$: fonction *NON-OU-EXCLUSIF*
  - etc...

Fonctions Logiques à n variables

- n variables soit 2^{2^n} fonctions possibles

Fonctions Logiques à n variables

- n variables soit 2^{2^n} fonctions possibles
  - 3 variables $\rightarrow$ 256 fonctions possibles

Fonctions Logiques à *n* variables

- *n* variables soit 2^{2^n} fonctions possibles
  - 3 variables $\rightarrow$ 256 fonctions possibles
  - 4 variables $\rightarrow$ 65536 fonctions possibles

Fonctions Logiques à n variables

- n variables soit 2^{2^n} fonctions possibles
  - 3 variables $\rightarrow$ 256 fonctions possibles
  - 4 variables $\rightarrow$ 65536 fonctions possibles
  - etc ...

Représentation des fonctions logiques

- La Table de Vérité

Représentation des fonctions logiques

- La Table de Vérité
- Représentation sous forme de tableau des valeurs de la fonction logique pour toutes les combinaisons de ses variables

Représentation des fonctions logiques

- La Table de Vérité
- Représentation sous forme de tableau des valeurs de la fonction logique pour toutes les combinaisons de ses variables

a	b	f
0	0	f_0
0	1	f_1
1	0	f_2
1	1	f_3

Représentation des fonctions logiques

- Le Tableau de Karnaugh

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

a \ b	0	1
0	f_0	f_1
1	f_2	f_3

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

a	b c	0	1
0	0	f_0	f_1

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

a \ b c	0	1
0	f_0	f_1
0	f_2	f_3

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

a \ b c	0	1
0	f_0	f_1
0	f_2	f_3
1	f_6	f_7

Représentation des fonctions logiques

- Le Tableau de Karnaugh
  - Représentation sous forme de matrice des valeurs de la fonction logique pour toutes les combinaisons de ses variables en exploitant la propriété d'adjacence

a \ b c	0	1
0	f_0	f_1
0	f_2	f_3
1	f_6	f_7
1	f_4	f_5

Représentation des fonctions logiques

- Diagramme de Veitch

Représentation des fonctions logiques

- Diagramme de Veitch
- Diagramme de Venn

Représentation des fonctions logiques

- Diagramme de Veitch
- Diagramme de Venn
- Arbre de décision binaire

Représentation des fonctions logiques

- Diagramme de Veitch
- Diagramme de Venn
- Arbre de décision binaire
- Logigramme *Partie technologie*

Représentation des fonctions logiques

- Diagramme de Veitch
- Diagramme de Venn
- Arbre de décision binaire
- Logigramme *Partie technologie*
- Représentation algébrique *Ecriture logique*

Ecriture Algébrique

- La représentation sous forme de tableau ou de matrice est limitée ~ 5 variables.

Ecriture Algébrique

- La représentation sous forme de tableau ou de matrice est limitée ~ 5 variables.
- Nécessité d'utiliser une écriture algébrique

Ecriture Algébrique

- La représentation sous forme de tableau ou de matrice est limitée ~ 5 variables.
- Nécessité d'utiliser une écriture algébrique
- La fonction logique s'exprime alors sous la forme de variables booléennes reliées entre elles par des opérateurs de l'algèbre de Boole

Ecriture Algébrique

- La représentation sous forme de tableau ou de matrice est limitée ~ 5 variables.
- Nécessité d'utiliser une écriture algébrique
- La fonction logique s'exprime alors sous la forme de variables booléennes reliées entre elles par des opérateurs de l'algèbre de Boole
- $f(a) = \overline{a}$ Fonction NON

Ecriture Algébrique

- La représentation sous forme de tableau ou de matrice est limitée ~ 5 variables.
- Nécessité d'utiliser une écriture algébrique
- La fonction logique s'exprime alors sous la forme de variables booléennes reliées entre elles par des opérateurs de l'algèbre de Boole
- $f(a) = \overline{a}$ Fonction NON
- $f(a,b,c) = \overline{c}b + a\overline{b}$

Ecriture Algébrique - Minterme et Maxterme

- Un produit booléen de variables booléennes est appelé *p-terme*

Ecriture Algébrique - Minterme et Maxterme

- Un produit booléen de variables booléennes est appelé *p-terme*
- Une somme booléenne de variables booléennes est appelée *s-terme*

Ecriture Algébrique - Minterme et Maxterme

- Un produit booléen de variables booléennes est appelé *p-terme*
- Une somme booléenne de variables booléennes est appelée *s-terme*
- Un *Minterme* est un p-terme de degré *n*

$$m_j = \prod_{i=0}^{n-1} \tilde{a}_i, \tilde{a}_i \in (\overline{a_i}, a_i)$$

Ecriture Algébrique - Minterme et Maxterme

- Un produit booléen de variables booléennes est appelé *p-terme*
- Une somme booléenne de variables booléennes est appelée *s-terme*
- Un *Minterme* est un p-terme de degré *n*

$$m_j = \prod_{i=0}^{n-1} \tilde{a}_i, \tilde{a}_i \in (\overline{a_i}, a_i)$$

- Un *Maxterme* est un s-terme de degré *n*

$$M_j = \sum_{i=0}^{n-1} \tilde{a}_i, \tilde{a}_i \in (\overline{a_i}, a_i)$$

Ecriture Algébrique - Minterme et Maxterme

- La somme logique de tous les Mintermes est égale à 1 si la fonction réalisée est différente de la fonction constante 0

$$\sum_{j=0}^{p-1} m_j = 1$$

Ecriture Algébrique - Minterme et Maxterme

- La somme logique de tous les Mintermes est égale à 1 si la fonction réalisée est différente de la fonction constante 0

$$\sum_{j=0}^{p-1} m_j = 1$$

- Le produit logique de tous les Maxtermes est égal à 0 si la fonction réalisée est différente de la fonction constante 1

$$\prod_{j=0}^{p-1} M_j = 0$$

Ecriture Algébrique - Minterme et Maxterme

- La somme logique de tous les Mintermes est égale à 1 si la fonction réalisée est différente de la fonction constante 0

$$\sum_{j=0}^{p-1} m_j = 1$$

- Le produit logique de tous les Maxtermes est égal à 0 si la fonction réalisée est différente de la fonction constante 1

$$\prod_{j=0}^{p-1} M_j = 0$$

- Relation entre Minterme et Maxterme

$$\overline{m_j} = M_j$$

Ecriture Algébrique - Minterme et Maxterme

- Exemples

Ecriture Algébrique - Forme Canonique

- Ecriture algébrique d'une fonction logique n'utilisant que des Mintermes ou des Maxtermes.

Ecriture Algébrique - Forme Canonique

- Ecriture algébrique d'une fonction logique n'utilisant que des Mintermes ou des Maxtermes.
- Il existe deux possibilités d'écriture :

Ecriture Algébrique - Forme Canonique

- Ecriture algébrique d'une fonction logique n'utilisant que des Mintermes ou des Maxtermes.
- Il existe deux possibilités d'écriture :
  - *Forme Canonique Disjonctive ou première forme canonique :*
    Elle s'exprime sous forme d'une somme de Mintermes

Ecriture Algébrique - Forme Canonique

- Ecriture algébrique d'une fonction logique n'utilisant que des Mintermes ou des Maxtermes.
- Il existe deux possibilités d'écriture :
  - *Forme Canonique Disjonctive ou première forme canonique :*
    Elle s'exprime sous forme d'une somme de Mintermes
  - *Forme Canonique Conjonctive ou seconde forme canonique :*
    Elle s'exprime sous forme d'un produit de Maxtermes

Ecriture Algébrique - Forme Canonique

- Fonction Ou-exclusif $\oplus$: la valeur de la fonction est un si une et une seule des deux variables a la valeur un.

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

Ecriture Algébrique - Forme Canonique

- Fonction Ou-exclusif $\oplus$: la valeur de la fonction est un si une et une seule des deux variables a la valeur un.

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

- Forme Canonique Disjonctive :
  $f(a,b) = a\overline{b} + b\overline{a}$

Ecriture Algébrique - Forme Canonique

- Fonction Ou-exclusif $\oplus$: la valeur de la fonction est un si une et une seule des deux variables a la valeur un.

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

- Forme Canonique Disjonctive :
  $f(a,b) = a\overline{b} + b\overline{a}$ $\rightarrow$ *Somme des Mintermes tel que f(a,b)=1, lu directement de la table*

Ecriture Algébrique - Forme Canonique

- Fonction Ou-exclusif $\oplus$: la valeur de la fonction est un si une et une seule des deux variables a la valeur un.

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

- Forme Canonique Disjonctive :
  $f(a,b) = a\overline{b} + b\overline{a}$ $\rightarrow$ *Somme des Mintermes tel que f(a,b)=1, lu directement de la table*
- Forme Canonique Conjonctive :
  $f(a,b) = (a+b).(\overline{a}+\overline{b})$

Ecriture Algébrique - Forme Canonique

- Fonction Ou-exclusif $\oplus$: la valeur de la fonction est un si une et une seule des deux variables a la valeur un.

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

- Forme Canonique Disjonctive :
  $f(a,b) = a\overline{b} + b\overline{a}$ $\rightarrow$ *Somme des Mintermes tel que f(a,b)=1, lu directement de la table*
- Forme Canonique Conjonctive :
  $f(a,b) = (a+b).(\overline{a}+\overline{b})$ $\rightarrow$ *Produit des Maxtermes tel que f(a,b)=1, cherche les mintermes pour lesquels f(a,b)=0 et on détermine les valeurs de a et de b liées à ce minterme qui nie f(a,b)=0*

Ecriture Algébrique - Forme Canonique

- Exemples

Domaine de définition des fonctions

- Un fonction logique peut-être soit *complétement* soit *incomplétement* définie

Domaine de définition des fonctions

- Un fonction logique peut-être soit *complétement* soit *incomplétement* définie
- Une fonction est complétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction est définie

Domaine de définition des fonctions

- Un fonction logique peut-être soit *complétement* soit *incomplétement* définie
- Une fonction est complétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction est définie
- Une fonction est complétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction est définie

a	b	f
0	0	0
0	1	0
1	0	0
1	1	1

Domaine de définition des fonctions

- Une fonction est incomplétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction n'est pas définie

Domaine de définition des fonctions

- Une fonction est incomplétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction n'est pas définie
- Une fonction est incomplétement définie lorsque pour toutes les combinaisons de ses variables la valeur de la fonction n'est pas définie

a	b	f
0	0	1
0	1	X
1	0	X
1	1	1

Minimisation de Fonctions

- Utilisation des axiomes de base et des Propriétés qui en découlent

Minimisation de Fonctions

- Utilisation des axiomes de base et des Propriétés qui en découlent
- $f(a,b,c) = ab + bc + c$ en utilisant la loi d'absorption $bc + c = c$ on obtient $f(a,b,c) = ab + c$

Minimisation de Fonctions

- Utilisation des axiomes de base et des Propriétés qui en découlent
- $f(a,b,c) = ab + bc + c$ en utilisant la loi d'absorption $bc + c = c$ on obtient $f(a,b,c) = ab + c$
- $f(a,b) = a.(\overline{a} + b)$ en utilisant l'axiome de la complémentation $a.\overline{a} = 0$ on obtient $f(a,b) = ab$.

Minimisation de Fonctions

- Utilisation des axiomes de base et des Propriétés qui en découlent
- $f(a,b,c) = ab + bc + c$ en utilisant la loi d'absorption $bc + c = c$ on obtient $f(a,b,c) = ab + c$
- $f(a,b) = a.(\overline{a} + b)$ en utilisant l'axiome de la complémentation $a.\overline{a} = 0$ on obtient $f(a,b) = ab$.
- $f(a,b,c) = (a + bc)ab = aab + abbc = ab + abc = ab$ en utilisant successivement la loi d'idempotence et la loi d'absorption.

Minimisation de Fonctions

- Exemples

Minimisation de Fonctions

- Une méthode graphique : Les Tableaux de Karnaugh

Minimisation de Fonctions

- Une méthode graphique : Les Tableaux de Karnaugh
- Les variables sont présentées de façon à faire apparaître la loi d'absorption

Minimisation de Fonctions

- Une méthode graphique : Les Tableaux de Karnaugh
- Les variables sont présentées de façon à faire apparaître la loi d'absorption
- $a.b + a.\overline{b} = a$

Minimisation de Fonctions

- Une méthode graphique : Les Tableaux de Karnaugh
- Les variables sont présentées de façon à faire apparaître la loi d'absorption
- $a.b + a.\overline{b} = a$
- Pour ce faire le code binaire réfléchi ou code de Gray est utilisé

Minimisation de Fonctions

- Les Tableaux de Karnaugh : étapes

Minimisation de Fonctions

- Les Tableaux de Karnaugh : étapes
- Regroupement d'ensembles de 2^i cases de même valeur (en général de valeur 1) en maximisant i à chaque fois. Possibilité de regrouper les cases extrêmes

Minimisation de Fonctions

- Les Tableaux de Karnaugh : étapes
- Regroupement d'ensembles de 2^i cases de même valeur (en général de valeur 1) en maximisant i à chaque fois. Possibilité de regrouper les cases extrêmes
- Regrouper les cases de même valeur restantes avec des cases d'ensembles déjà établis pour avoir 2^j cases en maximisant j

Minimisation de Fonctions

- Les Tableaux de Karnaugh : étapes
- Regroupement d'ensembles de 2^i cases de même valeur (en général de valeur 1) en maximisant i à chaque fois. Possibilité de regrouper les cases extrêmes
- Regrouper les cases de même valeur restantes avec des cases d'ensembles déjà établis pour avoir 2^j cases en maximisant j
- Ecrire l'équation booléenne algébrique.

Minimisation de Fonctions

- Exemples

Minimisation de Fonctions

- Les Tableaux de Karnaugh : remarques

Minimisation de Fonctions

- Les Tableaux de Karnaugh : remarques
- Dans le cas de fonctions incomplétement définies, considérer X comme un 1 afin de maximiser les ensembles

Minimisation de Fonctions

- Les Tableaux de Karnaugh : remarques
- Dans le cas de fonctions incomplétement définies, considérer X comme un 1 afin de maximiser les ensembles
- Méthode limitée à $\sim$ 5 variables.

Minimisation de Fonctions

- Exemples

Plan

Codage

- Système de base : codage décimal

Codage

- Système de base : codage décimal
- Conversion décimal-binaire et binaire-décimal

Codage

- Système de base : codage décimal
- Conversion décimal-binaire et binaire-décimal
- $\nexists n \Rightarrow 2^n = 10$, nécessité codage octal ou héxadécimal

Codage

- Système de base : codage décimal
- Conversion décimal-binaire et binaire-décimal
- $\nexists n \Rightarrow 2^n = 10$, nécessité codage octal ou héxadécimal
- Codage DCB : Décimal Codé Binaire

Codage

- Système de base : codage décimal
- Conversion décimal-binaire et binaire-décimal
- $\nexists n \Rightarrow 2^n = 10$, nécessité codage octal ou héxadécimal
- Codage DCB : Décimal Codé Binaire
- Code de Gray ou binaire réfléchi

Codage

- Système de base : codage décimal
- Conversion décimal-binaire et binaire-décimal
- $\nexists n \Rightarrow 2^n = 10$, nécessité codage octal ou héxadécimal
- Codage DCB : Décimal Codé Binaire
- Code de Gray ou binaire réfléchi
- Code ASCII

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit					
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4				
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3			
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2		
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal					

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4				

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4	0			

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4	0	2^2		

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4	0	2^2	2^1	

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4	0	2^2	2^1	0

Conversion binaire-décimal

- La conversion binaire-décimal s'effectue simplement en réalisant la somme des bits pondérés par leur position
- $\sum_{i=0}^{n-1} b_i * 2^i$ où b_i est la valeur du bit de position i

Nombre Binaire	1	0	1	1	0
Position du bit	4	3	2	1	0
Nombre Décimal	2^4	0	2^2	2^1	0

$= 16 + 0 + 4 + 2 + 0 = 22$

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

$$\begin{array}{r|l} 29 & 2 \\ \hline \end{array}$$

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

$$\begin{array}{cc} 29 & 2 \\ \hline 1 & 14 \end{array}$$

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2	
1	14	2

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2	
1	14	2
	0	7

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2		
1	14	2	
	0	7	2

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2		
1	14	2	
	0	7	2
		1	3

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2			
1	14	2		
	0	7	2	
		1	3	2

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2			
1	14	2		
	0	7	2	
		1	3	2
			1	1

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2				
1	14	2			
	0	7	2		
		1	3	2	
			1	1	2

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2					
1	14	2				
	0	7	2			
		1	3	2		
			1	1	2	
				1	0	

Conversion décimal-binaire

- La conversion décimal-binaire peut s'effectuer en utilisant la méthode inverse de celle énoncée précédemment. *Exemples*. Fastidieux pour de grand nombre.
- Réalise un division par 2

29	2				
1	14	2			
	0	7	2		
		1	3	2	
			1	1	2
				1	0

Nombre binaire = 11101

Codage Hexadécimal

- Travaille avec des quartets binaires : 1010

Codage Hexadécimal

- Travaille avec des quartets binaires : 1010
- Intéressant la taille du mot binaire de base est l'octet

Codage Hexadécimal

- Travaille avec des quartets binaires : 1010
- Intéressant la taille du mot binaire de base est l'octet
- Un octet = Deux Quartets

Codage Hexadécimal

- La base du système Héxadécimal est la base 16

Codage Hexadécimal

- La base du système Héxadécimal est la base 16
- Il faut donc 16 symboles

Codage Hexadécimal

- La base du système Héxadécimal est la base 16
- Il faut donc 16 symboles
- 0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F

Codage Hexadécimal

Hexa	Décimal	Binaire	Hexa	Décimal	Binaire
0	0	0000	8	8	1000
1	1	0001	9	9	1001
2	2	0010	A	10	1010
3	3	0011	B	11	1011
4	4	0100	C	12	1100
5	5	0101	D	13	1101
6	6	0110	E	14	1110
7	7	0111	F	15	1111

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2		
Puissance associée			
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	
Puissance associée			
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée			
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2		
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	16^0
Nombre Décimal			

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	16^0
Nombre Décimal	$10 * 16^2$		

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	16^0
Nombre Décimal	$10 * 16^2$	$+2 * 16^1$	

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	16^0
Nombre Décimal	$10 * 16^2$	$+2 * 16^1$	$+14 * 16^0$

Conversion Hexadécimal-Décimal

- De même que pour la conversion binaire-décimal, il s'agit ici de faire une sommation pondéré des symboles

Nombre Hexadécimal	A	2	E
Position du symbole	2	1	0
Puissance associée	16^2	16^1	16^0
Nombre Décimal	$10 * 16^2$	$+2 * 16^1$	$+14 * 16^0$
	$= 2606$		

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

311

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$311 \quad \underline{16}$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$\begin{array}{rr} 311 & 16 \\ \hline 7 & 19 \end{array}$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$\begin{array}{rr|l} 311 & 16 & \\ \hline 7 & 19 & 16 \\ & \hline \end{array}$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$\begin{array}{rr|l} 311 & 16 & \\ \hline 7 & 19 & 16 \\ & 3 & 1 \end{array}$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$\begin{array}{rrrr} 311 & 16 & & \\ \cline{2-2} 7 & 19 & 16 & \\ \cline{3-3} & 3 & 1 & 16 \\ & & & \cline{4-4} \end{array}$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$
\begin{array}{rrrr}
311 & 16 & & \\
\cline{2-2}
7 & 19 & 16 & \\
\cline{3-3}
 & 3 & 1 & 16 \\
\cline{4-4}
 & & 1 & 0
\end{array}
$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

$$
\begin{array}{rrrr}
311 & 16 & & \\
\cline{2-2}
7 & 19 & 16 & \\
\cline{3-3}
 & 3 & 1 & 16 \\
\cline{4-4}
 & & 1 & 0
\end{array}
$$

Conversion Décimal-Hexadécimal

- De même que pour la conversion décimal-binaire on a recourt à la division

311	16		
7	19	16	
	3	1	16
		1	0

Nombre Héxadécimal = 137

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Nombre Hexadécimal	E	3	B	1
Nombre Binaire				

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Nombre Hexadécimal	E	3	B	1
Nombre Binaire	1110			

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Nombre Hexadécimal	E	3	B	1
Nombre Binaire	1110	0011		

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Nombre Hexadécimal	E	3	B	1
Nombre Binaire	1110	0011	1011	

Conversion Hexadécimal-Binaire

- Le nombre binaire est déduit en remplaçant chaque chiffre hexadécimal par son quartet binaire

Nombre Hexadécimal	E	3	B	1
Nombre Binaire	1110	0011	1011	0001

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011
Nombre Hexadécimal				

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011
Nombre Hexadécimal	5			

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011
Nombre Hexadécimal	5	A		

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011
Nombre Hexadécimal	5	A	C	

Conversion Binaire-Hexadécimal

- La méthode est l'inverse de la précédente
- on regroupe les bits par quartet et on remplace les quartets par leur équivalent hexadécimal.

Nombre Binaire	0101	1010	1100	1011
Nombre Hexadécimal	5	A	C	B

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal
- les symboles 0,1,2,3,4,5,6,7,8 et 9 appartiennent au code décimal et hexadécimal

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal
- les symboles 0,1,2,3,4,5,6,7,8 et 9 appartiennent au code décimal et hexadécimal
- Nécessité d'une convention d'écriture pour différencier

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal
- les symboles 0,1,2,3,4,5,6,7,8 et 9 appartiennent au code décimal et hexadécimal
- Nécessité d'une convention d'écriture pour différencier

Binaire	100
Décimal	100
Hexadécimal	100

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal
- les symboles 0,1,2,3,4,5,6,7,8 et 9 appartiennent au code décimal et hexadécimal
- Nécessité d'une convention d'écriture pour différencier

Binaire	100_B
Décimal	100
Hexadécimal	100

Notations

- Les symboles 0,1 appartiennent au code binaire, décimal et hexadécimal
- les symboles 0,1,2,3,4,5,6,7,8 et 9 appartiennent au code décimal et hexadécimal
- Nécessité d'une convention d'écriture pour différencier

Binaire	100_B
Décimal	100
Hexadécimal	100_H

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

  Nombre Décimal 5 3 7 1

  Nombre Binaire

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101			

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011		

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001
Nombre Binaire	0101	1001	1000	0011
Nombre Décimal				

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001
Nombre Binaire	0101	1001	1000	0011
Nombre Décimal	5			

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001
Nombre Binaire	0101	1001	1000	0011
Nombre Décimal	5	9		

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001
Nombre Binaire	0101	1001	1000	0011
Nombre Décimal	5	9	8	

Décimal Codé Binaire : DCB

- Remplacer chaque chiffre d'un nombre décimal par son équivalent binaire
- Faire une correspondance directe entre binaire et décimal

Nombre Décimal	5	3	7	1
Nombre Binaire	0101	0011	0111	0001
Nombre Binaire	0101	1001	1000	0011
Nombre Décimal	5	9	8	3

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites
- 1010_B,1011_B,1100_B,1101_B,1110_B,1111_B

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites
- 1010_B,1011_B,1100_B,1101_B,1110_B,1111_B
- Différence entre codage binaire et DCB

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites
- 1010_B,1011_B,1100_B,1101_B,1110_B,1111_B
- Différence entre codage binaire et DCB
- 231 en binaire
- 231 en DCB

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites
- 1010_B,1011_B,1100_B,1101_B,1110_B,1111_B
- Différence entre codage binaire et DCB
- 231 =11100111_B en binaire
- 231 en DCB

Décimal Codé Binaire

- Sous-Utilisation de l'espace de représentation binaire
- 6 représentations interdites
- 1010_B,1011_B,1100_B,1101_B,1110_B,1111_B
- Différence entre codage binaire et DCB
- 231 =11100111_B en binaire
- 231 =001000110001_B en DCB

Code de Gray

- Une représentation ne diffère de la précédente que d'un bit

Code de Gray

- Une représentation ne diffère de la précédente que d'un bit

Décimal	Binaire	Gray	Décimal	Binaire	Gray
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

Code ASCII

- Besoin de traiter de l'information non numérique

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j
- Mise en place d'un codage sur 7 bits :

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j
- Mise en place d'un codage sur 7 bits : l'ASCII

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j
- Mise en place d'un codage sur 7 bits : l'ASCII
- American Standard Code for Information Interchange

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j
- Mise en place d'un codage sur 7 bits : l'ASCII
- American Standard Code for Information Interchange
- 7 bits : 26 lettres minuscules, 26 lettres majuscules, 10 chiffres, 7 signes de ponctuation soit 69 signes à coder. Le reste sert pour des caractères spéciaux

Code ASCII

- Besoin de traiter de l'information non numérique
- Information Alphanumérique : , ? R t j
- Mise en place d'un codage sur 7 bits : l'ASCII
- American Standard Code for Information Interchange
- 7 bits : 26 lettres minuscules, 26 lettres majuscules, 10 chiffres, 7 signes de ponctuation soit 69 signes à coder. Le reste sert pour des caractères spéciaux
- ASCII étendu : 8 bits

ASCII

Caractère	Code Hexadécimal
A	41_H
E	45_H
I	49_H
M	$4D_H$
N	$4E_H$
Q	51_H
R	52_H
U	55_H

ASCII

Caractère	Code Hexadécimal
A	41_H
E	45_H
I	49_H
M	$4D_H$
N	$4E_H$
Q	51_H
R	52_H
U	55_H

- $4E_H55_H4D_H45_H52_H49_H51_H55_H45_H$

ASCII

Caractère	Code Hexadécimal
A	41_H
E	45_H
I	49_H
M	$4D_H$
N	$4E_H$
Q	51_H
R	52_H
U	55_H

- $4E_H55_H4D_H45_H52_H49_H51_H55_H45_H$
- NUMERIQUE

Plan

Logique Combinatoire

- Transposition de l'algèbre de Boole à *l'électronique*

Logique Combinatoire

- Transposition de l'algèbre de Boole à *l'électronique*
- Rendu possible grâce au composant tel que le transistor commandé en tension

Logique Combinatoire

- Transposition de l'algèbre de Boole à *l'électronique*
- Rendu possible grâce au composant tel que le transistor commandé en tension
- Le domaine de validité de ce qui suit est l'électronique numérique

Logique Combinatoire

Définition :

Un circuit électronique est dit combinatoire si ses

Logique Combinatoire

Définition :
Un circuit électronique est dit combinatoire si ses sorties sont déterminées par la

Logique Combinatoire

Définition :
Un circuit électronique est dit combinatoire si ses sorties sont déterminées par la combinaison de ses

Logique Combinatoire

Définition :

Un circuit électronique est dit combinatoire si ses sorties sont déterminées par la combinaison de ses variables d'entrées et ceci après

Logique Combinatoire

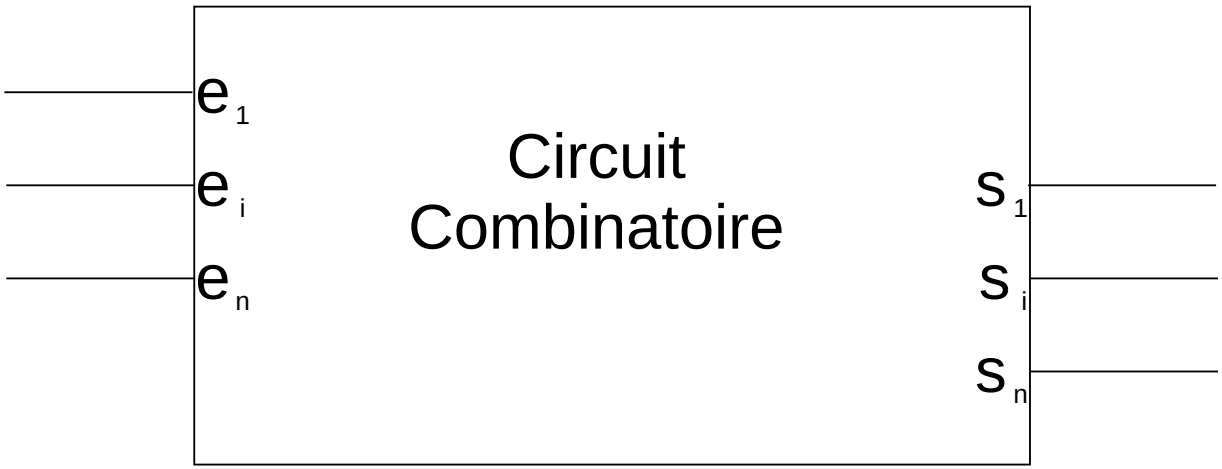
Définition :

Un circuit électronique est dit combinatoire si ses sorties sont déterminées par la combinaison de ses variables d'entrées et ceci après un temps fini.

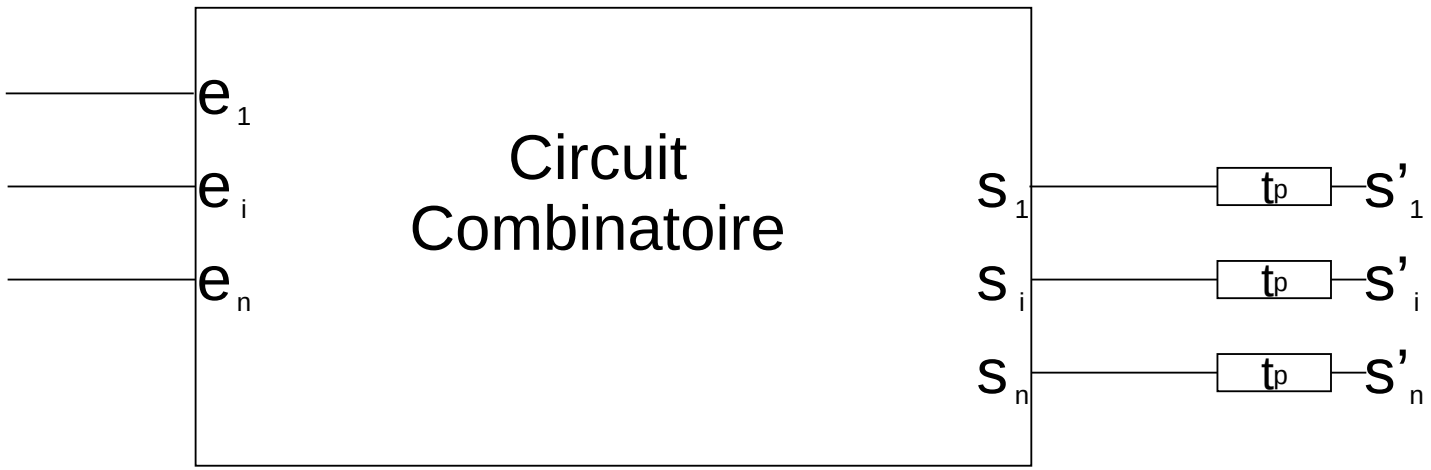
Logique Combinatoire

Définition :
Un circuit électronique est dit combinatoire si ses sorties sont déterminées par la combinaison de ses variables d'entrées et ceci après un temps fini. L'état d'un système est donc défini par la combinaison des variables $e_1, \ldots, e_i, \ldots, e_n$.

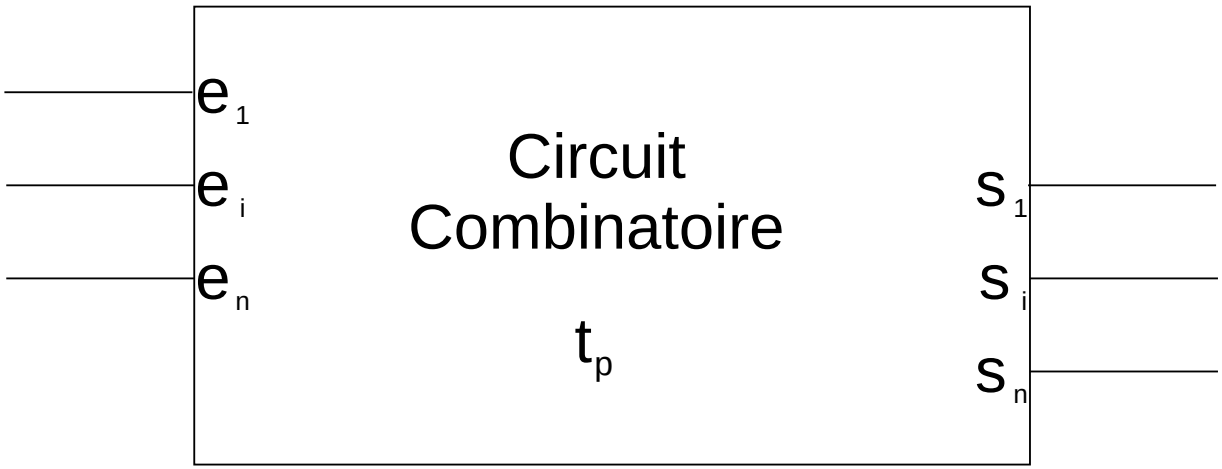
Logique Combinatoire



Logique Combinatoire



Logique Combinatoire



Les Aléas Temporels

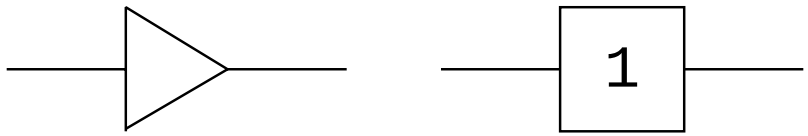
- $a + \overline{a} = 0$?

Logique Combinatoire - Opérateurs de base

- Fonctions à une variable

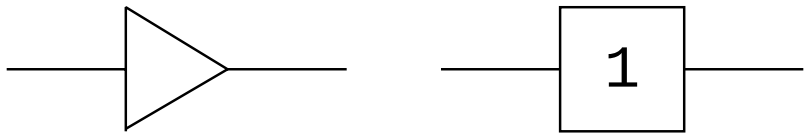
Logique Combinatoire - Opérateurs de base

- Fonctions à une variable
- Buffer (identité) : $s = a$

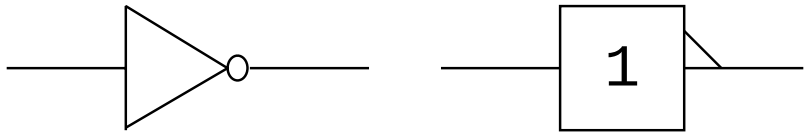


Logique Combinatoire - Opérateurs de base

- Fonctions à une variable
- Buffer (identité) : $s = a$



- Inverseur : $s = \overline{a}$

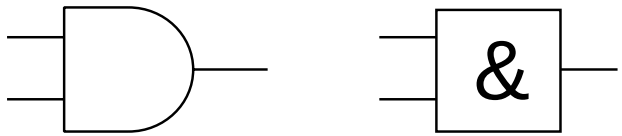


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables

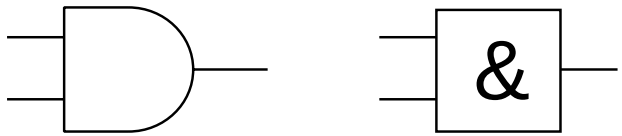
Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- ET (AND) : $s = a.b$

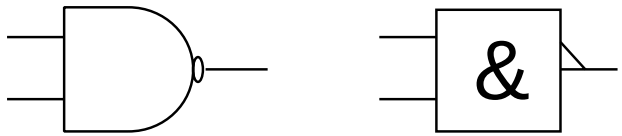


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- ET (AND) : $s = a.b$



- NON-ET (NAND) : $s = \overline{a.b}$

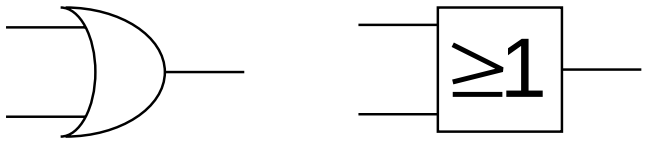


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables

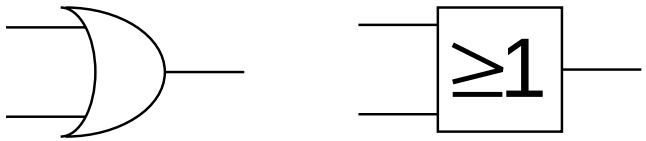
Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- OU (OR) : $s = a + b$

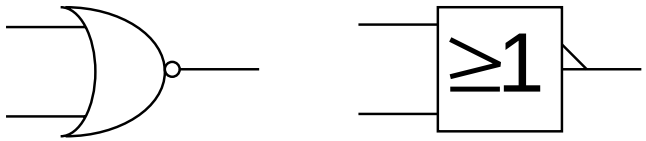


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- OU (OR) : $s = a + b$



- NON-OU (NOR) : $s = \overline{a + b}$

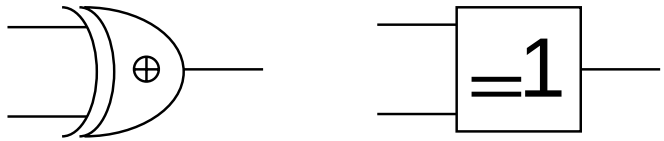


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables

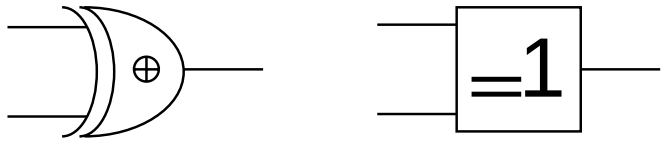
Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- OU-EXCLUSIF : $s = a \oplus b = a\bar{b} + \bar{a}b$

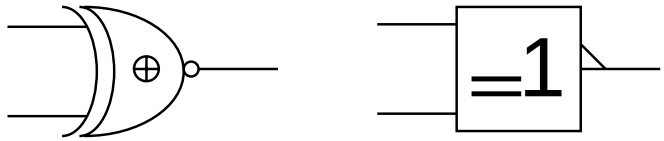


Logique Combinatoire - Opérateurs de base

- Fonctions à deux variables
- OU-EXCLUSIF : $s = a \oplus b = a\bar{b} + \bar{a}b$



- NON-OU-EXCLUSIF : $s = \overline{a \oplus b} = \overline{a\bar{b} + \bar{a}b} = ab + \bar{a}\bar{b}$



Plan

introduction

- Composées à partir des opérateurs de base

introduction

- Composées à partir des opérateurs de base
- Conditionnement de données

introduction

- Composées à partir des opérateurs de base
- Conditionnement de données
- Contrôle de données

introduction

- Composées à partir des opérateurs de base
- Conditionnement de données
- Contrôle de données
- Définies par leur table de vérité

Fonction Egalité

- Egalité 2 bits

Fonction Egalité

- Egalité 2 bits

a	b	s
0	0	1
0	1	0
1	0	0
1	1	1

Fonction Egalité

- Egalité 2 bits

a	b	s
0	0	1
0	1	0
1	0	0
1	1	1

$$s = \overline{a \oplus b}$$

Egalité - VHDL

```
entity egalite is
port( a,b : in std_logic;
        s : out std_logic);
end entity egalite;

architecture flot of egalite is
begin
    s <= not(a xor b);
end architecture flot;
```

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

a_1	a_0	b_1	b_0	s
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0

a_1	a_0	b_1	b_0	s
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

b_1b_0 \ a_1a_0	00	01	11	10
00	1			
01		1		
11			1	
10				1

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

b_1b_0 \ a_1a_0	00	01	11	10
00	1			
01		1		
11			1	
10				1

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

b_1b_0 \ a_1a_0	00	01	11	10
00	1			
01		1		
11			1	
10				1

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

- $s = \overline{a_1}.\overline{a_0}.\overline{b_1}.\overline{b_0} + a_1\overline{a_0}.b_1.\overline{b_0} + \overline{a_1}.a_0.\overline{b_1}.b_0 + a_1.a_0.b_1.b_0$

Fonction Egalité

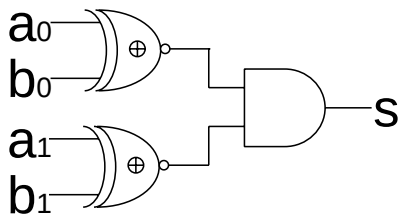
- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

- $s = \overline{a_1}.\overline{a_0}.\overline{b_1}.\overline{b_0} + a_1\overline{a_0}.b_1.\overline{b_0} + \overline{a_1}.a_0.\overline{b_1}.b_0 + a_1.a_0.b_1.b_0$
- $s = (\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

- $s = \overline{a_1}.\overline{a_0}.\overline{b_1}.\overline{b_0} + a_1\overline{a_0}.b_1.\overline{b_0} + \overline{a_1}.a_0.\overline{b_1}.b_0 + a_1.a_0.b_1.b_0$
- $s = (\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$



Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

- $s = \overline{a_1}.\overline{a_0}.\overline{b_1}.\overline{b_0} + a_1\overline{a_0}.b_1.\overline{b_0} + \overline{a_1}.a_0.\overline{b_1}.b_0 + a_1.a_0.b_1.b_0$
- $s = (\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$
- Egalité de 2 mots de n bits :

Fonction Egalité

- Egalité 2 mots de 2 bits
- $a = a_1, a_0$ et $b = b_1, b_0$

- $s = \overline{a_1}.\overline{a_0}.\overline{b_1}.\overline{b_0} + a_1\overline{a_0}.b_1.\overline{b_0} + \overline{a_1}.a_0.\overline{b_1}.b_0 + a_1.a_0.b_1.b_0$
- $s = (\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$
- Egalité de 2 mots de n bits :
  $s = (\overline{a_{n-1} \oplus b_{n-1}})(\overline{a_{n-2} \oplus b_{n-2}})(...)(\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$

Egalité - VHDL

```
entity egalite is
port( a,b : in std_logic_vector(1 downto 0);
        s : out std_logic);
end entity egalite;

architecture flot of egalite is
begin
 s <= not(a(1) xor b(1)) and not(a(0) xor b(0));
end architecture flot;
```

Egalité - VHDL

```
entity egalite is
port( a,b : in std_logic_vector(1 downto 0);
        s : out std_logic);
end entity egalite;

architecture comp of egalite is
begin
    process(a,b) is
    begin
      if a= b then
         s<='1';
      else
         s<='0';
     end if;
    end process;
end architecture comp;
```

Multiplexeurs

- Multiplexeur = Aiguillage

Multiplexeurs

- Multiplexeur = Aiguillage
- Une commande choisie l'entrée

Multiplexeurs

- Multiplexeur = Aiguillage
- Une commande choisie l'entrée
- Entrée choisie recopiée sur la sortie

Multiplexeurs

- Multiplexeur = Aiguillage
- Une commande choisie l'entrée
- Entrée choisie recopiée sur la sortie
- Partie Commande : p bits

Multiplexeurs

- Multiplexeur = Aiguillage
- Une commande choisie l'entrée
- Entrée choisie recopiée sur la sortie
- Partie Commande : p bits
- Partie Donnée : $2^p = n$ entrées, 1 sortie

Multiplexeurs 2 vers 1 - Table de vérité

sel	a	b	s
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Multiplexeurs 2 vers 1 - Table de vérité

Multiplexeurs 2 vers 1 - Table de vérité

sel \ a b	0 0	0 1	1 1	1 0
0			1	1
1		1	1	

Multiplexeurs 2 vers 1 - Table de vérité

sel \ a b	0 0	0 1	1 1	1 0
0			1	1
1		1	1	

Multiplexeurs 2 vers 1 - Table de vérité

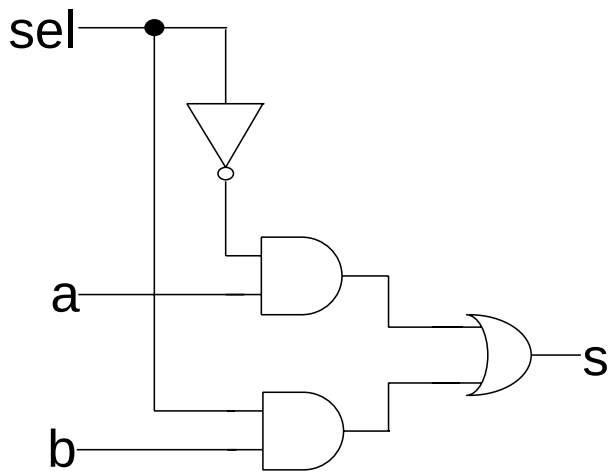
- $s = \overline{sel}.a + sel.b$

Multiplexeurs 2 vers 1

- Schéma

Multiplexeurs 2 vers 1

- Schéma



VHDL - mux2v1

```
entity m2v1 is
port(a,b,sel : in std_logic;
          s: out std_logic);
end entity m2v1;

architecture flot of m2v1 is
begin
    s <= (a and not(sel)) or (b and sel);
end architecture flot;
```

VHDL - mux2v1

```
entity m2v1 is
port(a,b,sel : in std_logic;
          s: out std_logic);
end entity m2v1;

architecture flot of m2v1 is
begin
    s <= a when sel='0' else b; -- s prend la valeur de a si sel
                                -- sinon si sel <> '0' s prend l
end architecture flot;
```

Multiplexeurs 4 vers 1

- 4 données et 2 commandes

Multiplexeurs 4 vers 1

- 4 données et 2 commandes
- $2^6 = 64$ lignes dans la table de vérité

Multiplexeurs 4 vers 1

- 4 données et 2 commandes
- $2^6 = 64$ lignes dans la table de vérité
- Toutes les lignes ne sont pas intéressantes

Multiplexeurs 4 vers 1

- 4 données et 2 commandes
- $2^6 = 64$ lignes dans la table de vérité
- Toutes les lignes ne sont pas intéressantes
- Une commande $\Rightarrow$ Une variable pertinente

Multiplexeurs 4 vers 1

sel1	sel0	a	b	c	d	s
0	0	0	X	X	X	0
0	0	1	X	X	X	1
0	1	X	0	X	X	0
0	1	X	1	X	X	1
1	0	X	X	0	X	0
1	0	X	X	1	X	1
1	1	X	X	X	0	0
1	1	X	X	X	1	1

Multiplexeurs 4 vers 1

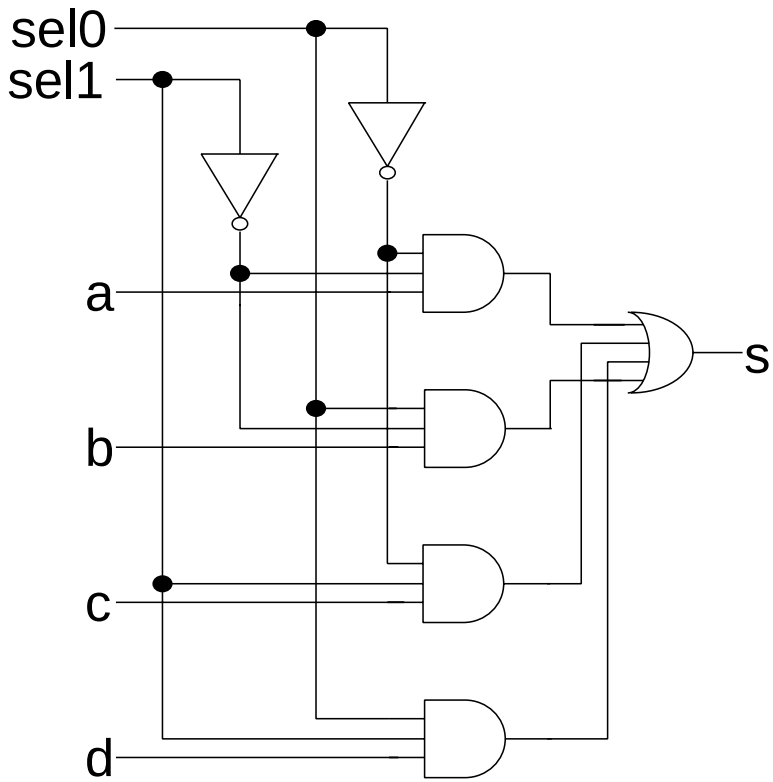
sel1	sel0	s
0	0	a
0	1	b
1	0	c
1	1	d

Multiplexeurs 4 vers 1

sel1	sel0	s
0	0	a
0	1	b
1	0	c
1	1	d

$$s = \overline{sel1}.\overline{sel0}.a + \overline{sel1}.sel0.b + sel1.\overline{sel0}.c + sel1.sel0.d$$

Multiplexeurs 4 vers 1



Multiplexeurs

- Permet de réaliser des fonctions logiques

Multiplexeurs

- Permet de réaliser des fonctions logiques
- Un Multiplexeur n vers 1 réalise 2^n fonctions

Multiplexeurs

- Permet de réaliser des fonctions logiques
- Un Multiplexeur n vers 1 réalise 2^n fonctions
- Valeurs des entrées = valeurs de la fonction

Multiplexeurs

- Permet de réaliser des fonctions logiques
- Un Multiplexeur n vers 1 réalise 2^n fonctions
- Valeurs des entrées = valeurs de la fonction
- Un Multiplexeur 4 vers 1

Multiplexeurs

- Permet de réaliser des fonctions logiques
- Un Multiplexeur n vers 1 réalise 2^n fonctions
- Valeurs des entrées = valeurs de la fonction
- Un Multiplexeur 4 vers 1

x	y	s	entrée mux
0	0	0	a = 0
0	1	0	b = 0
1	0	0	c = 0
1	1	1	d = 1

Multiplexeurs

- Permet de réaliser des fonctions logiques
- Un Multiplexeur n vers 1 réalise 2^n fonctions
- Valeurs des entrées = valeurs de la fonction
- Un Multiplexeur 4 vers 1

x	y	s	entrée mux
0	0	0	a = 0
0	1	0	b = 0
1	0	0	c = 0
1	1	1	d = 1

- x et y commandes du multiplexeur

Démultiplexeurs

- Inverse du Multiplexeurs

Démultiplexeurs

- Inverse du Multiplexeurs
- 1 données, p commandes, $2^p = n$ sorties

Démultiplexeurs

- Inverse du Multiplexeurs
- 1 données, p commandes, $2^p = n$ sorties
- Démultiplexeur 1 vers 2

Démultiplexeurs

- Inverse du Multiplexeurs
- 1 données, p commandes, $2^p = n$ sorties
- Démultiplexeur 1 vers 2

sel	a	s1	s0
0	0	0	0
0	1	0	1
1	0	0	0
1	1	1	0

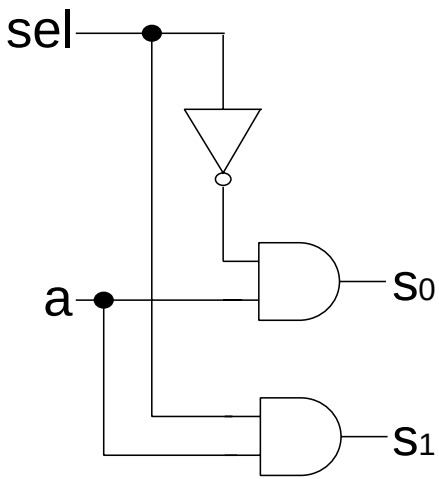
Démultiplexeurs

sel	a	s1	s0
0	0	0	0
0	1	0	1
1	0	0	0
1	1	1	0

Démultiplexeurs

- $s0 = \overline{sel}.a$ et $s1 = sel.a$

Démultiplexeurs



Démultiplexeurs - VHDL

```
entity demux is
port ( sel,a : in std_logic;
       s0,s1 : out std_logic);
end entity demux;

architecture flot of demux is
begin
   s0 <= a when sel = '0' else '0';
   s1 <= a when sel = '1' else '0';
end architecture flot;
```

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

- Trivial :

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

- Trivial :
  - $s0 = \overline{a}.\overline{b}$,

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

- Trivial :
  - $s0 = \overline{a}.\overline{b}$,
  - $s1 = \overline{a}.b$,

Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

- Trivial :
  - $s0 = \overline{a}.\overline{b}$,
  - $s1 = \overline{a}.b$,
  - $s2 = a.\overline{b}$,

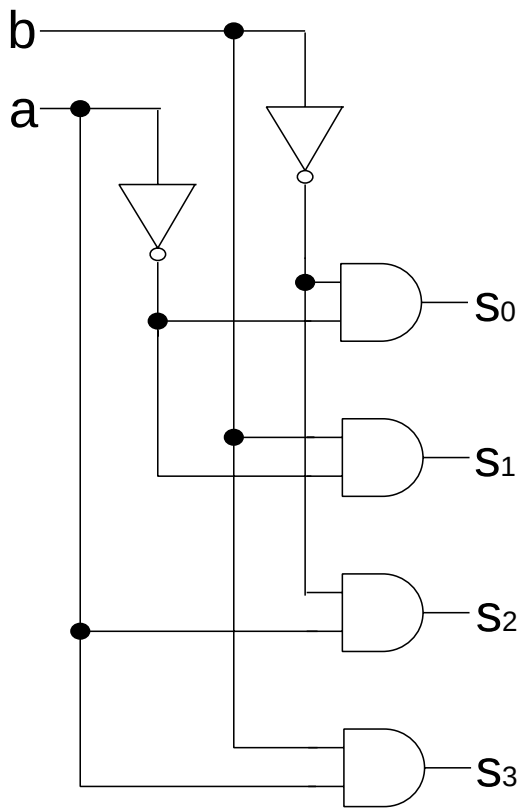
Décodeurs

- Décodage Binaire $\rightarrow$ Codage 1 parmi n
- n entrées, 2^n sorties

a	b	s3	s2	s1	s0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

- Trivial :
  - $s0 = \overline{a}.\overline{b}$,
  - $s1 = \overline{a}.b$,
  - $s2 = a.\overline{b}$,
  - $s3 = a.b$

Décodeur

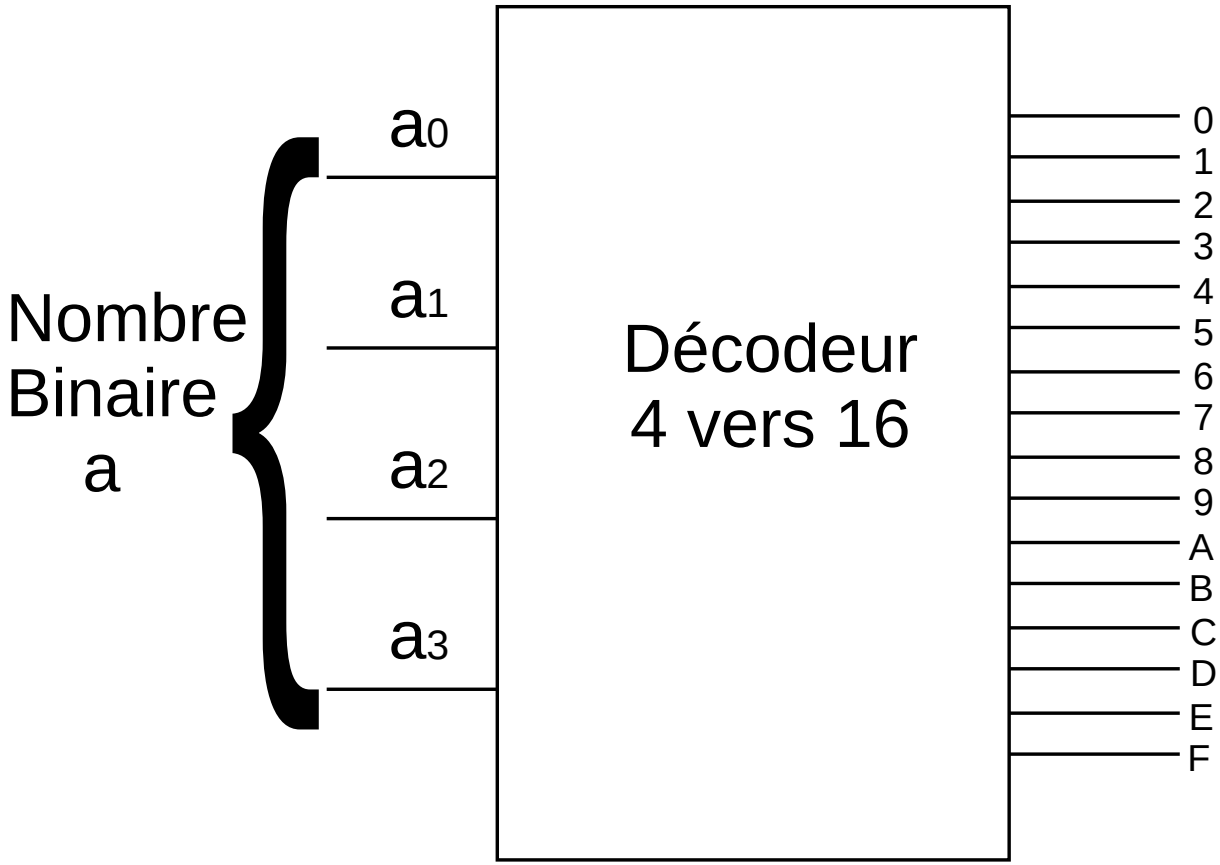


Décodeur

- Décodeur Binaire Base n

Décodeur

- Décodeur Binaire Base n



Encodeurs

- inverseur des décodeurs :codeurs

Encodeurs

- inverseur des décodeurs :codeurs
- 2^n entrées, n sorties

Encodeurs

- inverseur des décodeurs :codeurs
- 2^n entrées, n sorties

s3	s2	s1	s0	a	b
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

Encodeurs

- inverseur des décodeurs :codeurs
- 2^n entrées, n sorties

s3	s2	s1	s0	a	b
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

- $b = \overline{s3}.\overline{s2}.s1.\overline{s0} + s3.\overline{s2}.\overline{s1}.\overline{s0} = \overline{s2}.\overline{s0}(s3 \oplus s1)$

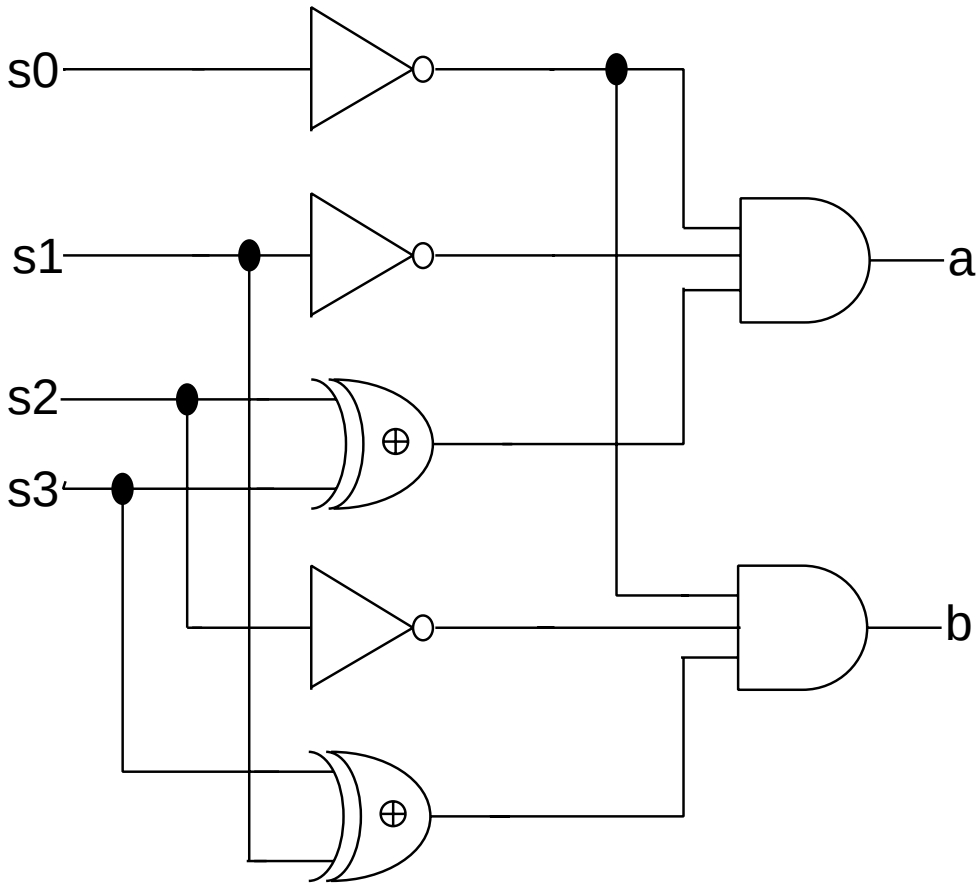
Encodeurs

- inverseur des décodeurs :codeurs
- 2^n entrées, n sorties

s3	s2	s1	s0	a	b
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

- $b = \overline{s3}.\overline{s2}.s1.\overline{s0} + s3.\overline{s2}.\overline{s1}.\overline{s0} = \overline{s2}.\overline{s0}(s3 \oplus s1)$
- $a = \overline{s3}.s2.\overline{s1}.\overline{s0} + s3.\overline{s2}.\overline{s1}.\overline{s0} = \overline{s1}.\overline{s0}.(s3 \oplus s2)$

Encodeurs



Fonctions Combinatoires Arithmétiques

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe :

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0		
1	1	0	0		

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0	+	
1	1	0	0		

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0	+	4
1	1	0	0		

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0	+	4
1	1	0	0	-	

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0	+	4
1	1	0	0	-	-4

- Codage Signe + Valeur Absolue

Nombres Signés

- Comment Coder les Nombres Signés en Binaire ?
- Introduire un bit de signe : bit de poids fort
- Nombre sur 4 bits

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	0	0	+	4
1	1	0	0	-	-4

- Codage Signe + Valeur Absolue
- Nécessite trop de logique pour réaliser des opérateurs arithmétiques

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur
- Complément à 2 :

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur
- Complément à 2 :
  - Bit de signe : bit de poids fort

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur
- Complément à 2 :
  - Bit de signe : bit de poids fort
  - Si bit de signe = 0 : Le nombre est codé

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur
- Complément à 2 :
  - Bit de signe : bit de poids fort
  - Si bit de signe = 0 : Le nombre est codé
  - Si bit de signe = 1 : Complément à 2 pour avoir la valeur

Complément à 2

- Utilisation d'un codage qui permet de limiter les opérateur
- Complément à 2 :
  - Bit de signe : bit de poids fort
  - Si bit de signe = 0 : Le nombre est codé
  - Si bit de signe = 1 : Complément à 2 pour avoir la valeur
- Principe : Pour un nombre de n bits complémenter le nombre pour arriver à 2^n

Complément à 2

- Codage de 7 :

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0					

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1		

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

b_3	b_2	b_1	b_0	signe	valeur décimale

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
1					

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
1	0	0	1		

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
1	0	0	1	-	

Complément à 2

- Codage de 7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
0	1	1	1	+	7

- Codage de -7 :

b_3	b_2	b_1	b_0	signe	valeur décimale
1	0	0	1	-	-7

Complément à 2

- Etapes pour complémenter à 2

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
				Complément à 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1				Complément à 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0			Complément à 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1		Complément à 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1
			1	

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1
		1	1	

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1
	0	1	1	

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1
1	0	1	1	

Complément à 2

- Etapes pour complémenter à 2
- Faire le complément à 1 du nombre : complémentation bit à bit
- Ajouter 1 au nombre
- Exemple : codage de -5

b_3	b_2	b_1	b_0	Commentaires
0	1	0	1	Valeur Absolue
1	0	1	0	Complément à 1
+			1	Ajout de 1
1	0	1	1	Complément à 2

Complément à 2

- Avantage :

Complément à 2

- Avantage :
- Unicité du 0

Complément à 2

- Avantage :
- Unicité du 0
- Utilisation du même opérateur pour l'addition et la soustraction

Complément à 2

- Avantage :
- Unicité du 0
- Utilisation du même opérateur pour l'addition et la soustraction
- Modulo : 7_H - 4_H = $(7_H + C_H) modulo (10_H)$ = 3_H

Complément à 2

- Avantage :
- Unicité du 0
- Utilisation du même opérateur pour l'addition et la soustraction
- Modulo : 7_H - 4_H = $(7_H + C_H) modulo (10_H)$ = 3_H
- Exemples en binaire.

Complément à 2

- Codage sur N bits, N fini
- On veut coder un nombre négatif $-P$ sur N bits, $P \in [0, 2^N]$
- On sait que $2^N = CP + P$
- On pose $-P = CP mod 2^N$
- Ce qui donne $-P = (2^N - P) mod 2^N$
- On sait que $P \in [0, 2^N]$ donc on a bien $(2^N - P) mod 2^N = -P$

Complément à 2

Si P positif on le code

$P = \sum_{i=0}^{i=N-1} b_i * 2^i$

$P = b_{N-1} * 2^{N-1} + \sum_{i=0}^{i=N-2} b_i * 2^i$ avec $b_{N-1} = 0$

Si P négatif on le code

$P = -(2^N - \sum_{i=0}^{i=N-1} b_i * 2^i)$

$P = -(2^N - b_{N-1} * 2^{N-1} - \sum_{i=0}^{i=N-2} b_i * 2^i)$ avec $b_{N-1} = 1$

$P = -(2^N - 2^{N-1} - \sum_{i=0}^{i=N-2} b_i * 2^i)$

$P = -(2^{N-1}(2-1) - \sum_{i=0}^{i=N-2} b_i * 2^i)$

$P = -(2^{N-1} - \sum_{i=0}^{i=N-2} b_i * 2^i)$

$P = -b_{N-1} * 2^{N-1} + \sum_{i=0}^{i=N-2} b_i * 2^i$ avec $b_{N-1} = 1$

Nombre en complément à 2

$P = -b_{N-1} * 2^{N-1} + \sum_{i=0}^{i=N-2} b_i * 2^i$

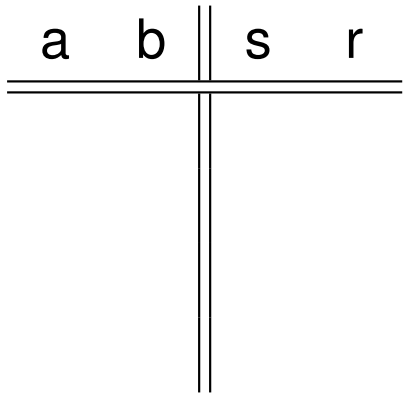
SORBONNE UNIVERSITÉS

Demi-Additionneur

- Réalisation d'un demi-additionneur

Demi-Additionneur

- Réalisation d'un demi-additionneur



Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0		

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1		

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0		

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1		

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

- $s = a \oplus b$

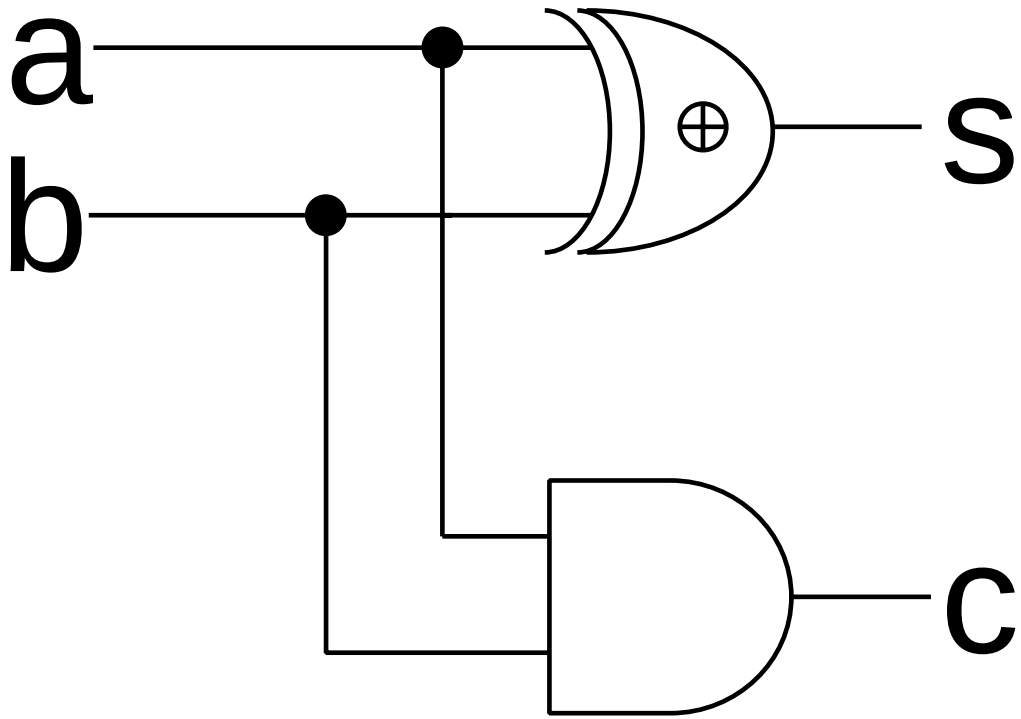
Demi-Additionneur

- Réalisation d'un demi-additionneur

a	b	s	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

- $s = a \oplus b$
- $r = a.b$

Demi-Additionneur



Demi-Additionneur

```
entity demi-add is
port( a,b : in std_logic;
      s,c : out std_logic);
end entity demi-add;
architecture flot of demi-add is
begin
    s<= a xor b;
    c<= a and b;
end architecture flot;
```

Additionneur 1 bit

- Introduction d'une retenue d'entrée

Additionneur 1 bit

- Introduction d'une retenue d'entrée
- Trois variables d'entrées, deux de sorties

Additionneur 1 bit

- Introduction d'une retenue d'entrée
- Trois variables d'entrées, deux de sorties
- a_i,b_i,c_i et s_i,c_{i+1}

Additionneur 1 bit

- Introduction d'une retenue d'entrée
- Trois variables d'entrées, deux de sorties
- a_i,b_i,c_i et s_i,c_{i+1}
- $s_i = a_i \oplus b_i \oplus c_i$

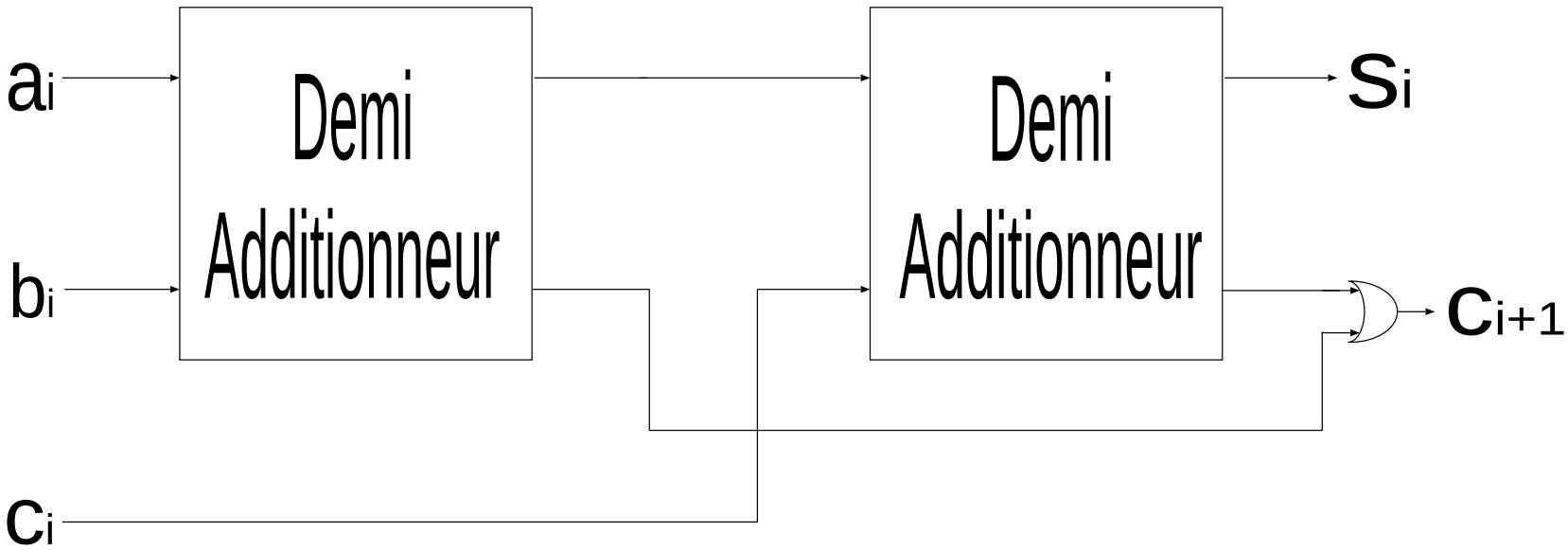
Additionneur 1 bit

- Introduction d'une retenue d'entrée
- Trois variables d'entrées, deux de sorties
- a_i,b_i,c_i et s_i,c_{i+1}
- $s_i = a_i \oplus b_i \oplus c_i$
- $c_{i+1} = a_i.b_i + a_i.c_i + b_i.c_i$

Additionneur 1 bit

- Introduction d'une retenue d'entrée
- Trois variables d'entrées, deux de sorties
- a_i,b_i,c_i et s_i,c_{i+1}
- $s_i = a_i \oplus b_i \oplus c_i$
- $c_{i+1} = a_i.b_i + a_i.c_i + b_i.c_i$
- Utilisation de deux demi-additionneurs

Additionneur 1 bit



Additionneur 1 bit

```
entity add1 is
port( a,b,cin : in std_logic;
       s,cout : out std_logic);
end entity add1;
architecture struct of add1 is
signal stemp,ctemp1,ctemp2 : std_logic;
begin
 demi-add1 : entity work.demi-add(flot)
             port map(a,b,stemp,ctemp1);
 demi-add2 : entity work.demi-add(flot)
             port map(stemp,cin,s,ctemp2);
 cout <= ctemp1 or ctemp2
end architecture struct;
```

Additionneur 1 bit

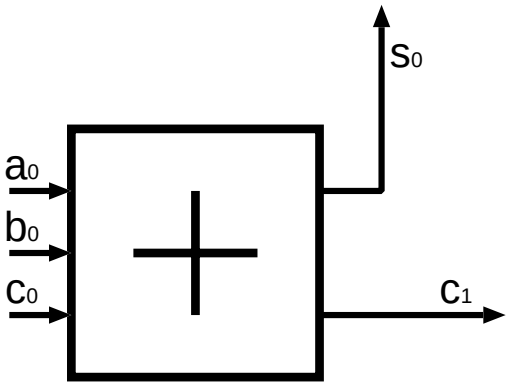
```
entity add1 is
port( a,b,cin : in std_logic;
       s,cout : out std_logic);
end entity add1;
architecture flot of add1 is
begin
    s<= a xor b xor cin;
    cout<= (a and b) or (a and cin)
            or (b and cin);
end architecture flot;
```

Additionneur 1 bit

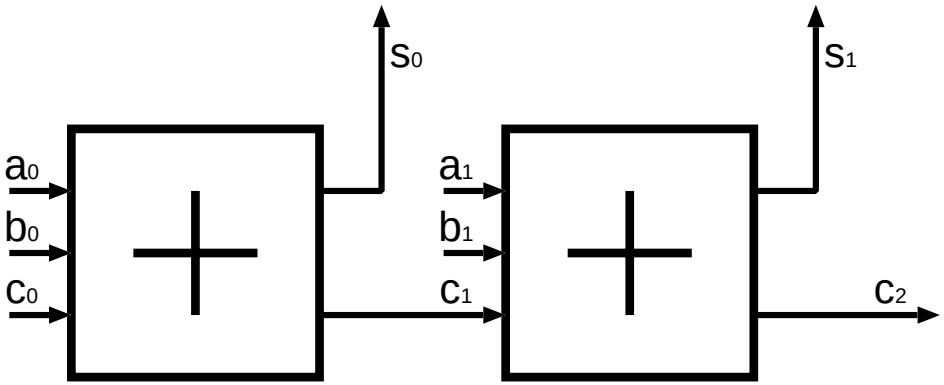
```
entity add1 is
port( a,b  : in std_logic;
        s  : out std_logic);
end entity add1;
architecture comport of add1 is
begin
    s<= a + b;
end architecture comport;
```

Additionneur 4 bits

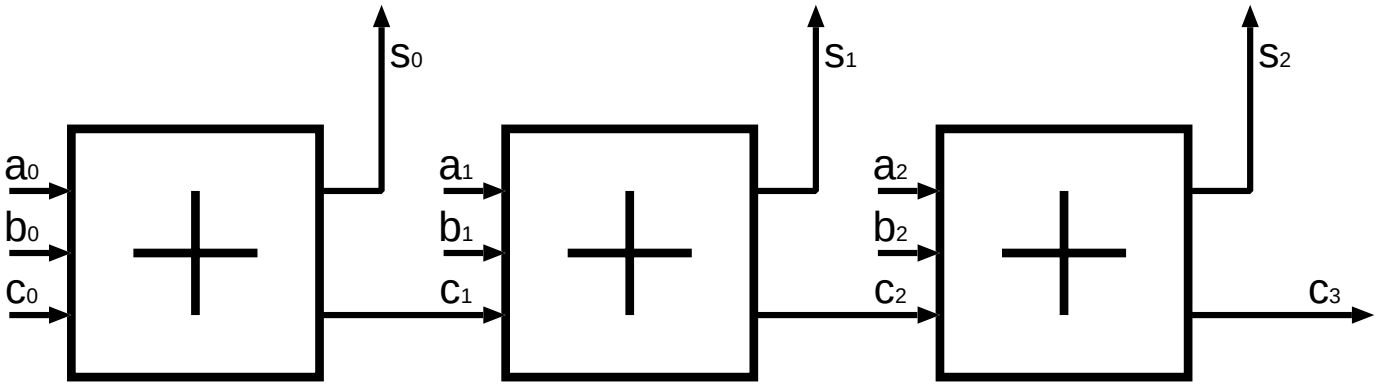
Additionneur 4 bits



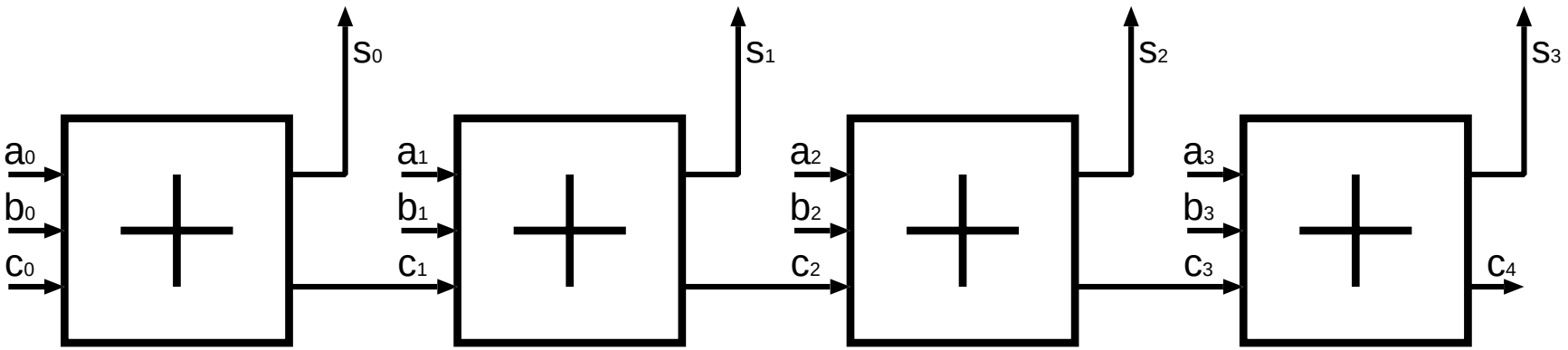
Additionneur 4 bits



Additionneur 4 bits



Additionneur 4 bits



Additionneur 4 bits : Entité

```
ENTITY add4 IS
  port (a,b : in std_logic_vector(3 downto 0);
        cin : in std_logic;
        s : out std_logic_vector(3 downto 0);
        cout : out std_logic);
END ENTITY add4;
```

Additionneur 4 bits : Architecture Simple

```
ARCHITECTURE struct_simple OF add4 IS
signal c : std_logic_vector(4 downto 0);
BEGIN

  c(0) <= cin;
  cout <= c(4);

  add1_0 : entity work.add1(flot)
           port map (a(0),b(0),c(0),s(0),c(1));

  add1_1 : entity work.add1(flot)
           port map (a(1),b(1),c(1),s(1),c(2));

  add1_2 : entity work.add1(flot)
           port map (a(2),b(2),c(2),s(2),c(3));

  add1_3 : entity work.add1(flot)
           port map (a(3),b(3),c(3),s(3),c(4));
END ARCHITECTURE struct_simple;
```

Additionneur 4 bits : Architecture avec Génération

```
ARCHITECTURE struct_generate OF add4 IS
signal c : std_logic_vector(4 downto 0);
BEGIN

  c(0) <= cin;
  cout <= c(4);

  instance : for i in 0 to 3 generate
  add1_i : entity work.add1(flot)
           port map (a(i),b(i),c(i),s(i),c(i+1));
  end generate;

END ARCHITECTURE struct_generate;
```

Multiplieur

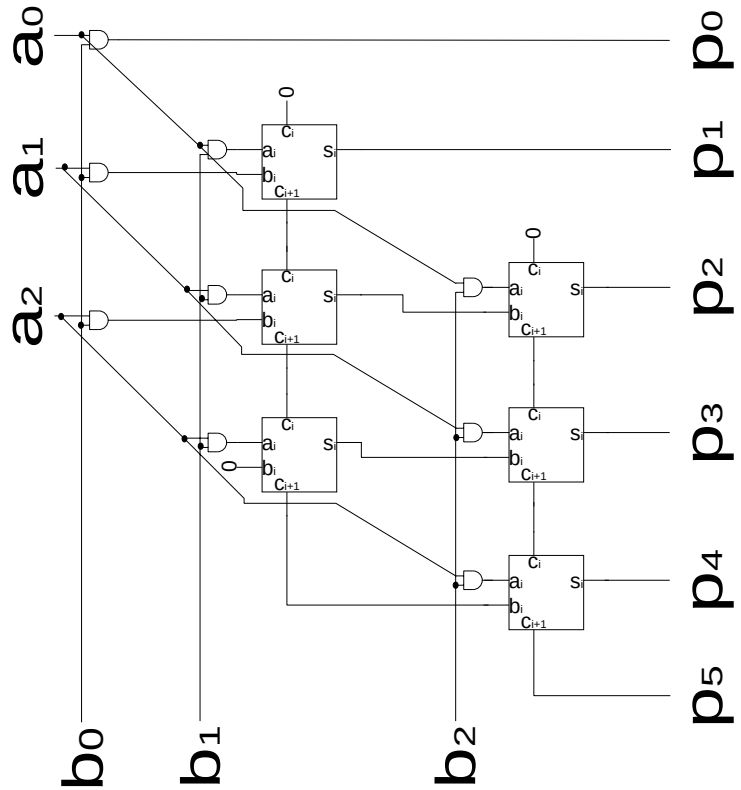
- Utilisation de l'algorithme de Multiplication

Multiplieur

- Utilisation de l'algorithme de Multiplication
- $n * m$ m additions de n

Multiplieur

- Utilisation de l'algorithme de Multiplication



Complément VHDL : Modélisation du temps

```
library ieee;
use ieee.std_logic_1164.all;

entity mon-et is
port(a,b : in std_logic;
       s : out std_logic);
end entity mon-et;

architecture flot of mon-et is
begin
s <= a and b after 25 ns;
end architecture flot;
```

Complément VHDL : Décalage et mise à l'échelle

```
library ieee;
use ieee.std_logic_1164.all;

entity conversion is
port(a : in std_logic_vector(5 downto 0);
      s,s2,s3 : out std_logic_vector(11 downto 0));
end entity conversion;

architecture flot of conversion is
begin
a <= "010101";
s <= "0000" & a & "00"; -- s = "000001010100"
s2 <= "00000" & a & '0'; -- s2 = "000000101010"
s3 <= a & "000000"; -- s3 = "010101000000"
end architecture flot;
```

Plan

Plan du Cours

- Introduction
- Algèbre de Boole et Logique Combinatoire
- Fonctions Combinatoires Complexes
- Eléments séquentiels de base : Les Bascules

Les éléments séquentiels de base

- Eléments de base

Les éléments séquentiels de base

- Eléments de base
- Régulation du flux des données

Les éléments séquentiels de base

- Eléments de base
- Régulation du flux des données
- Fonction Mémorisation

Les éléments séquentiels de base

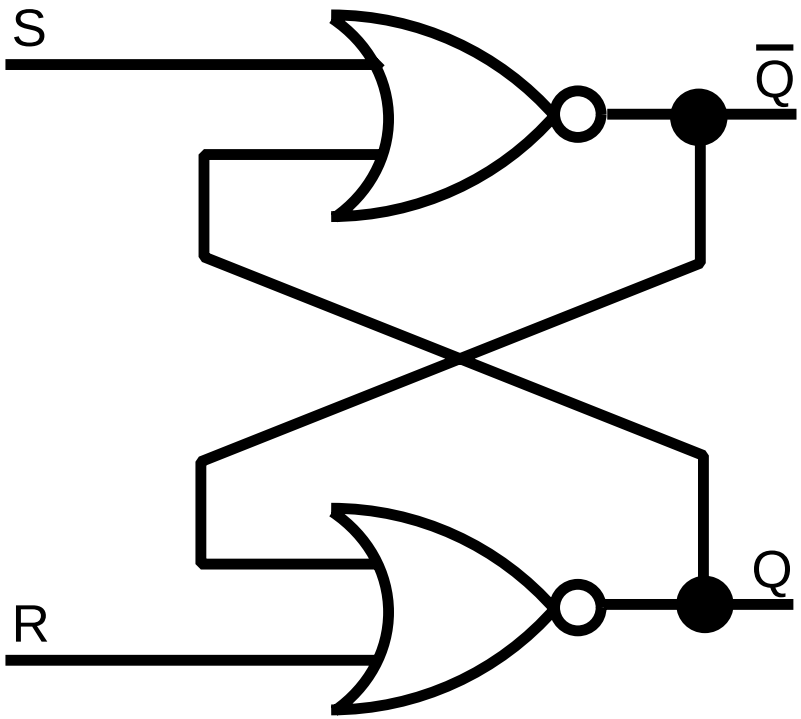
- Eléments de base
- Régulation du flux des données
- Fonction Mémorisation
- Eléments Asynchrones

Les éléments séquentiels de base

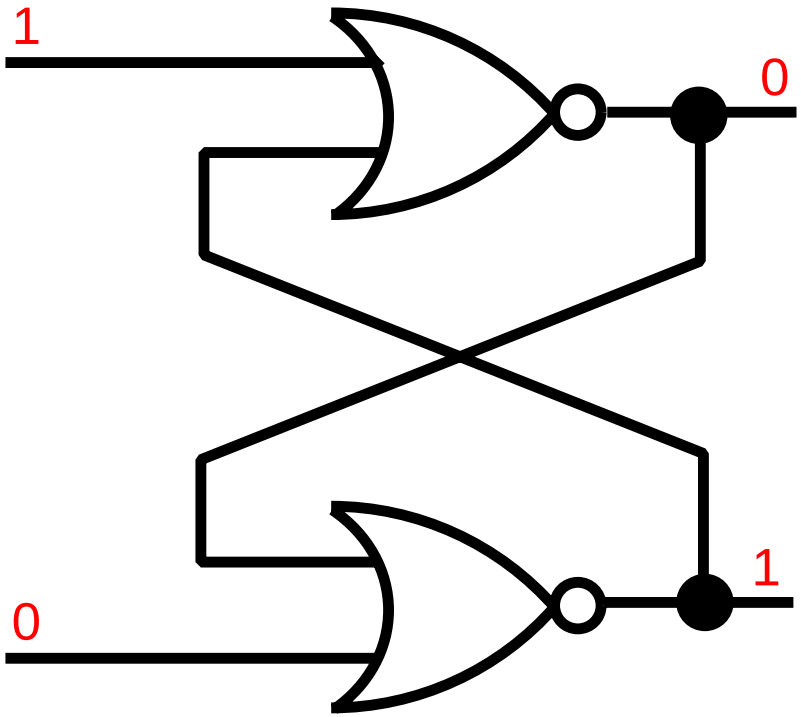
- Eléments de base
- Régulation du flux des données
- Fonction Mémorisation
- Eléments Asynchrones
- Eléments Synchrones

Les Bascules Asynchrones

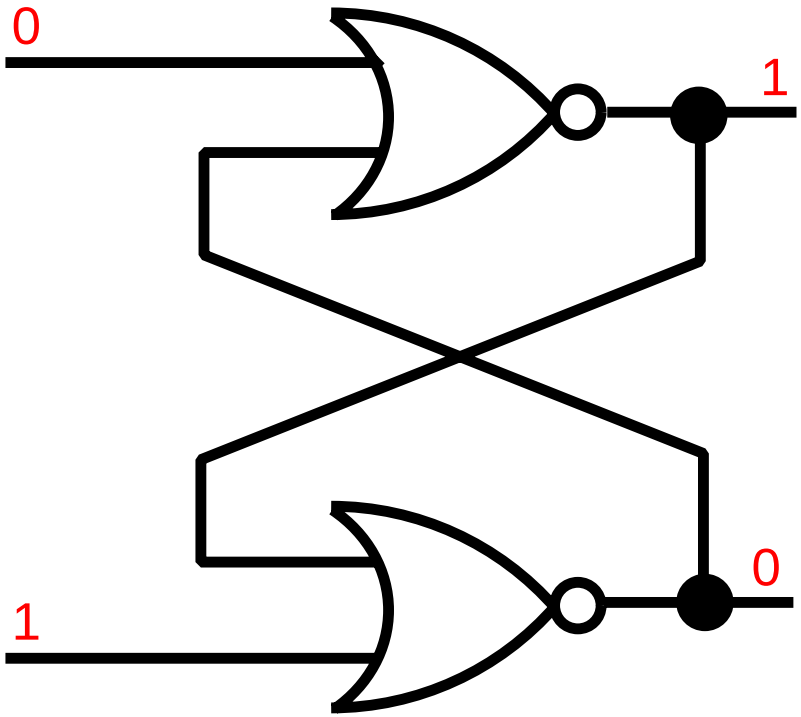
Le bascule RS



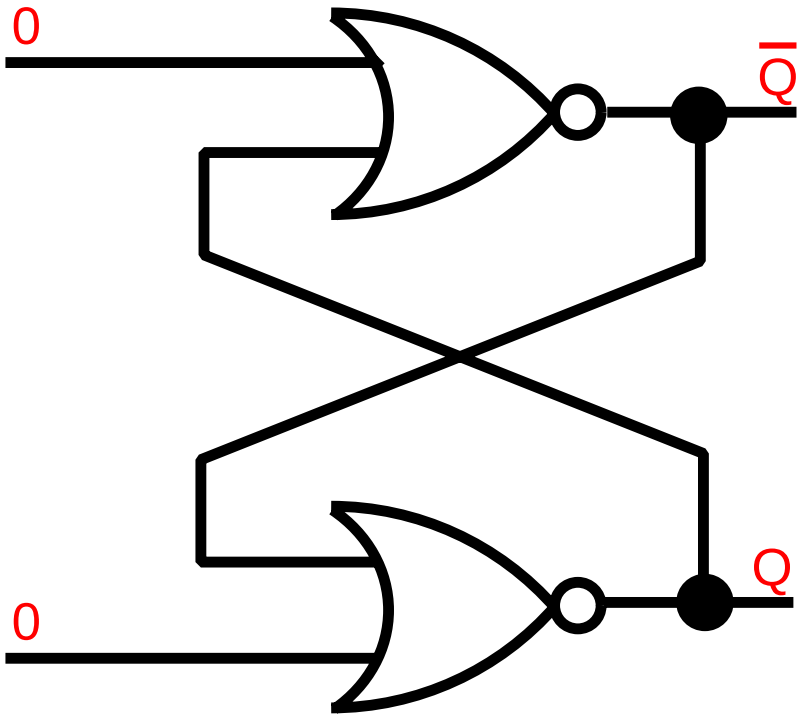
Le bascule RS



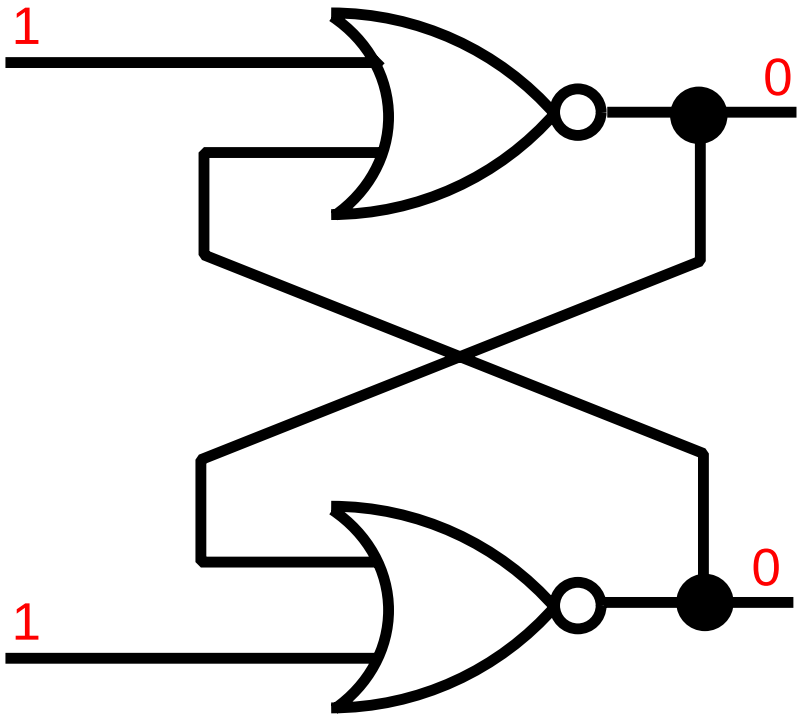
Le bascule RS



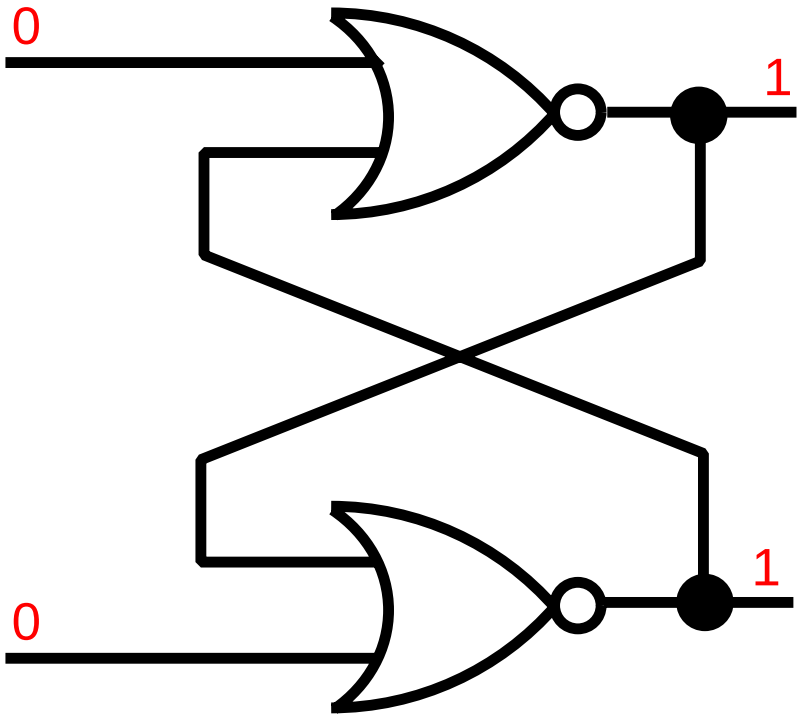
Le bascule RS



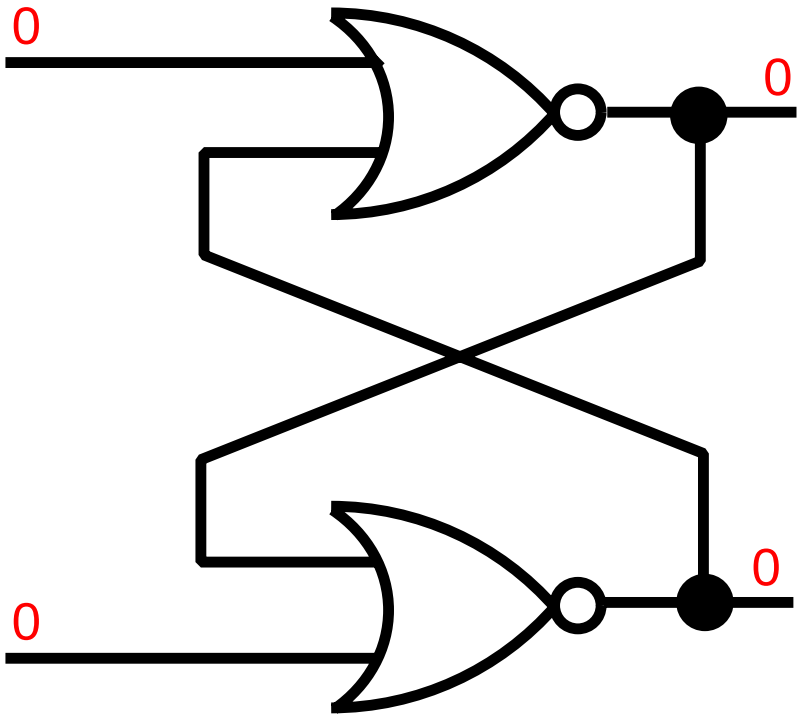
Le bascule RS



Le bascule RS



Le bascule RS



Le bascule RS

- Table de Vérité

Le bascule RS

- Table de Vérité

R	S	Q	$\overline{Q}$
0	0	Q	$\overline{Q}$
0	1	1	0
1	0	0	1
1	1	Etat	Interdit

Le bascule RS

- Table de Vérité

R	S	Q	$\overline{Q}$
0	0	Q	$\overline{Q}$
0	1	1	0
1	0	0	1
1	1	Etat	Interdit

- Elément Asynchrone

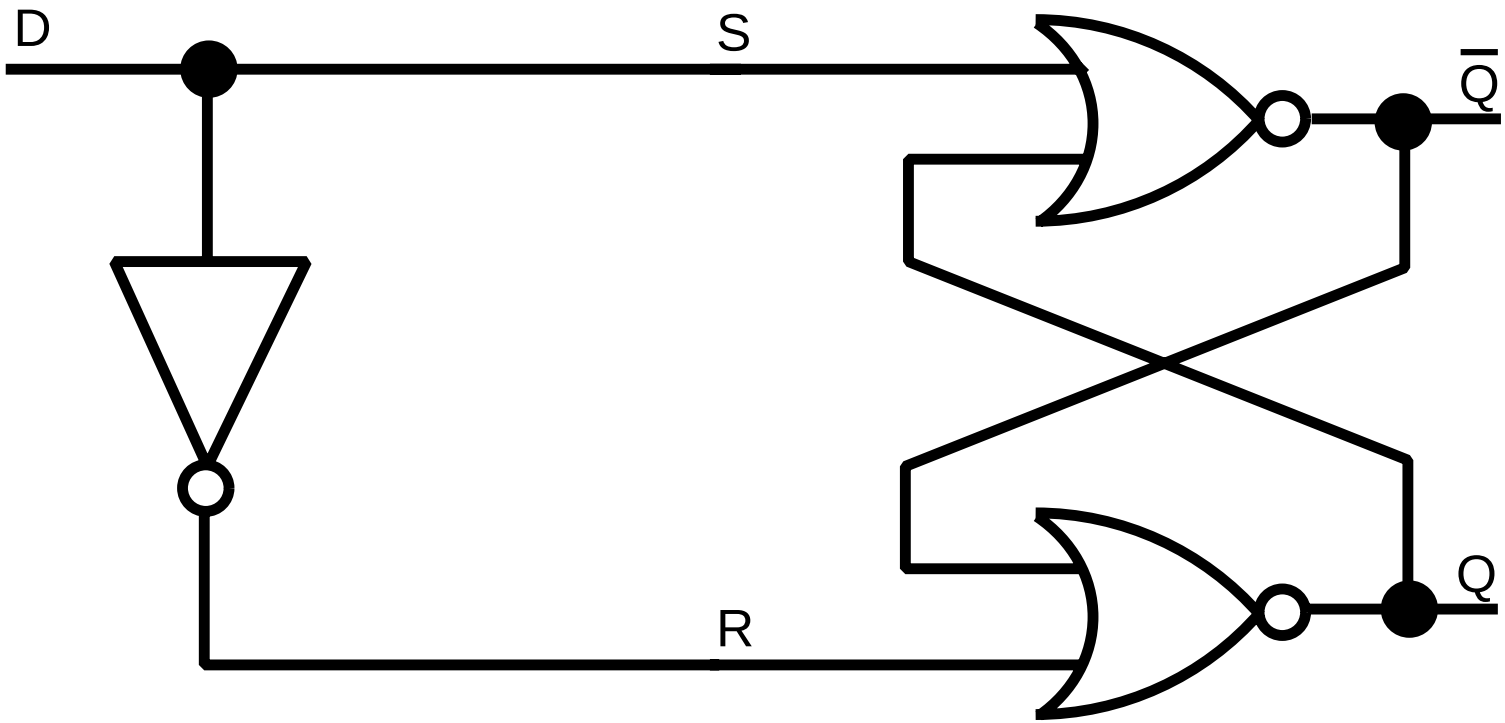
Le bascule RS

- Table de Vérité

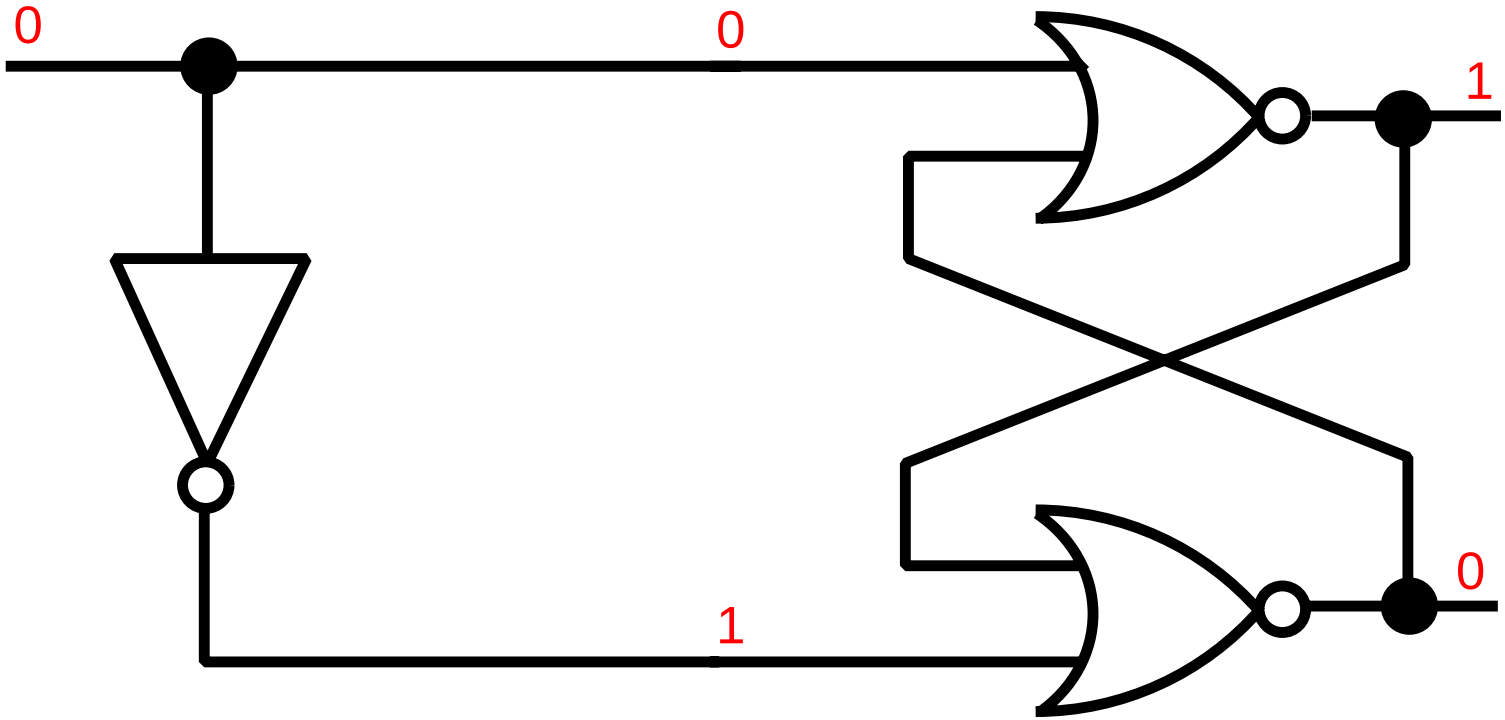
R	S	Q	$\overline{Q}$
0	0	Q	$\overline{Q}$
0	1	1	0
1	0	0	1
1	1	Etat	Interdit

- Elément Asynchrone
- Base de toutes les bascules

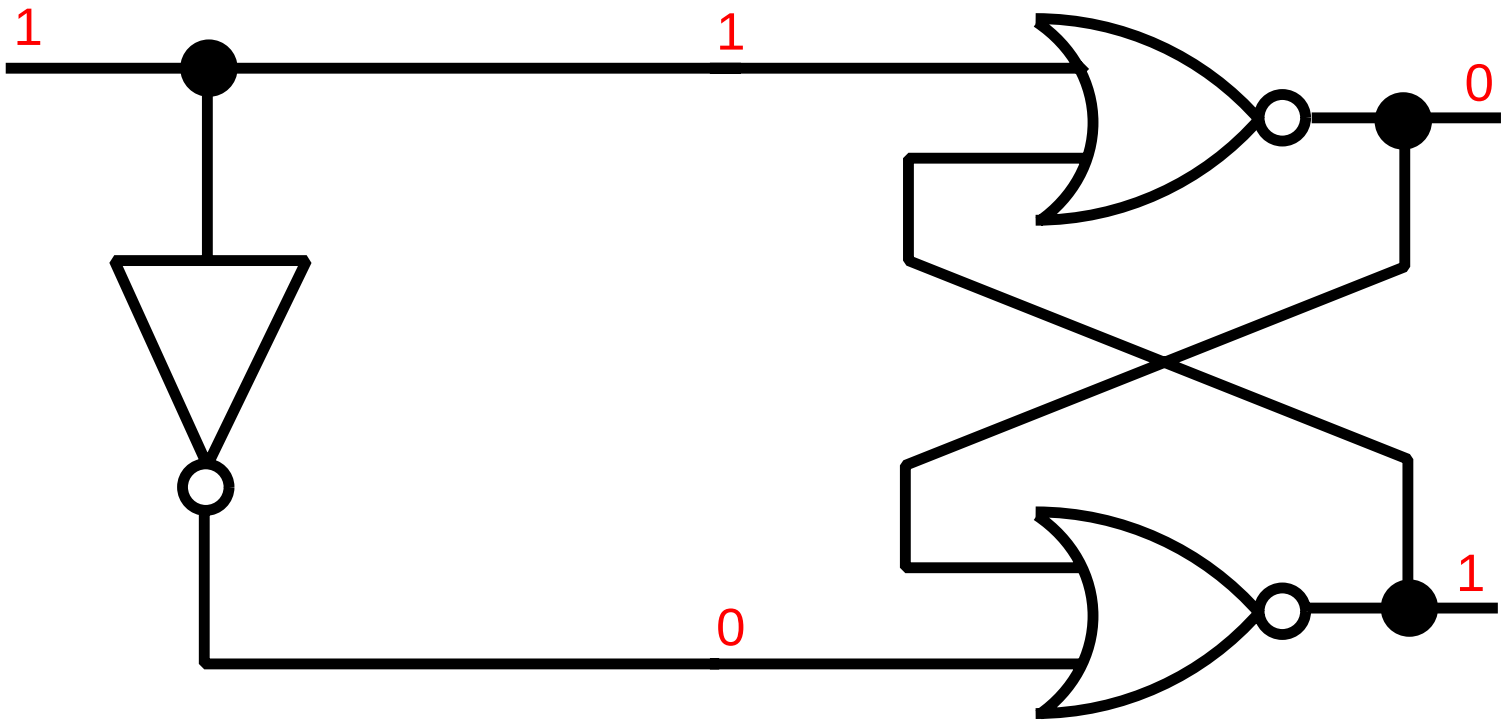
La bascule D



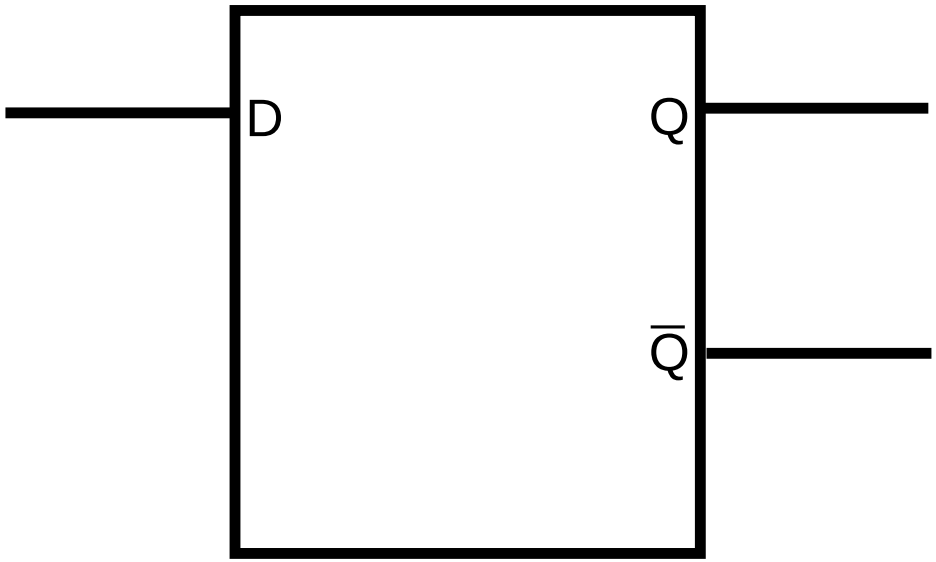
La bascule D



La bascule D



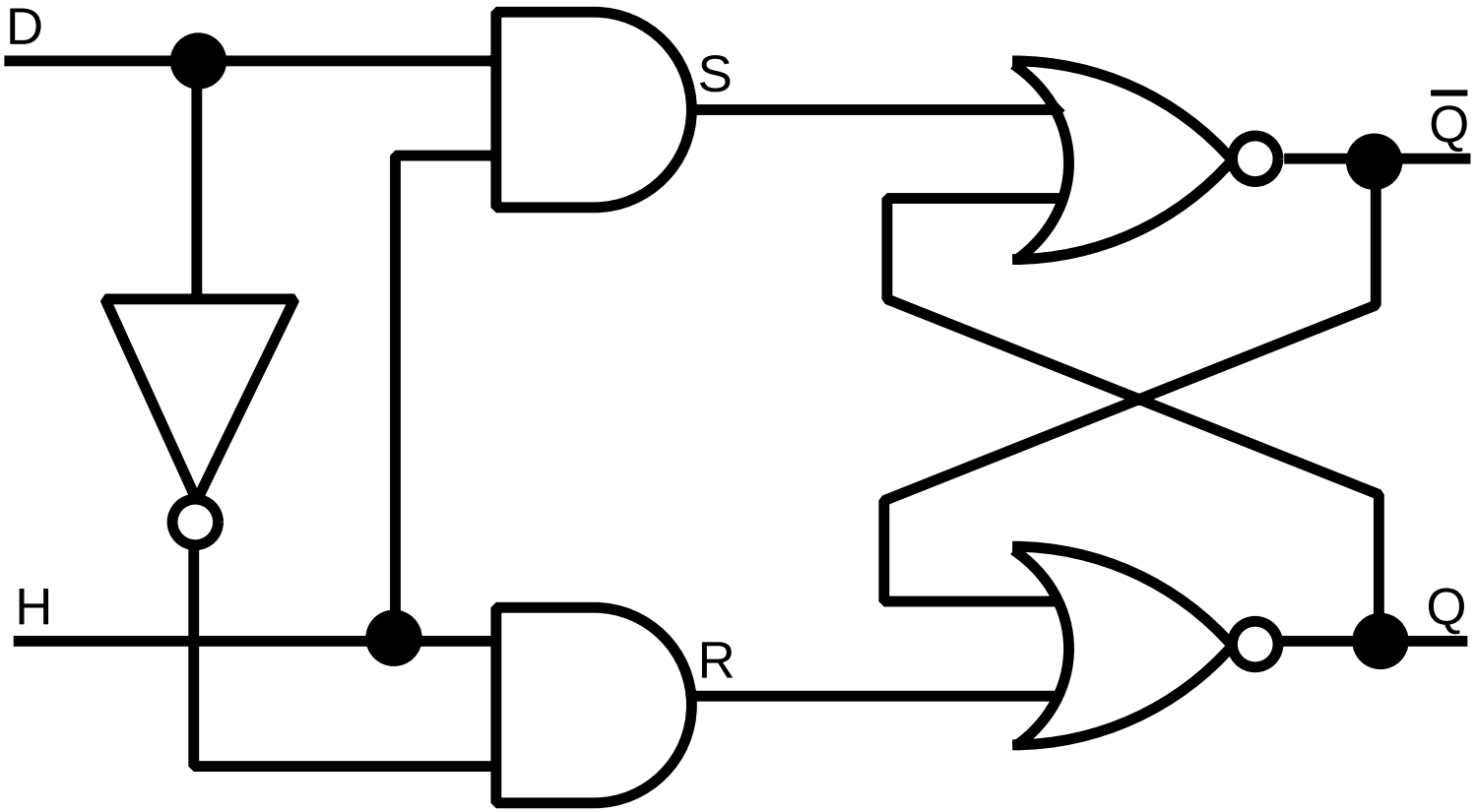
La bascule D



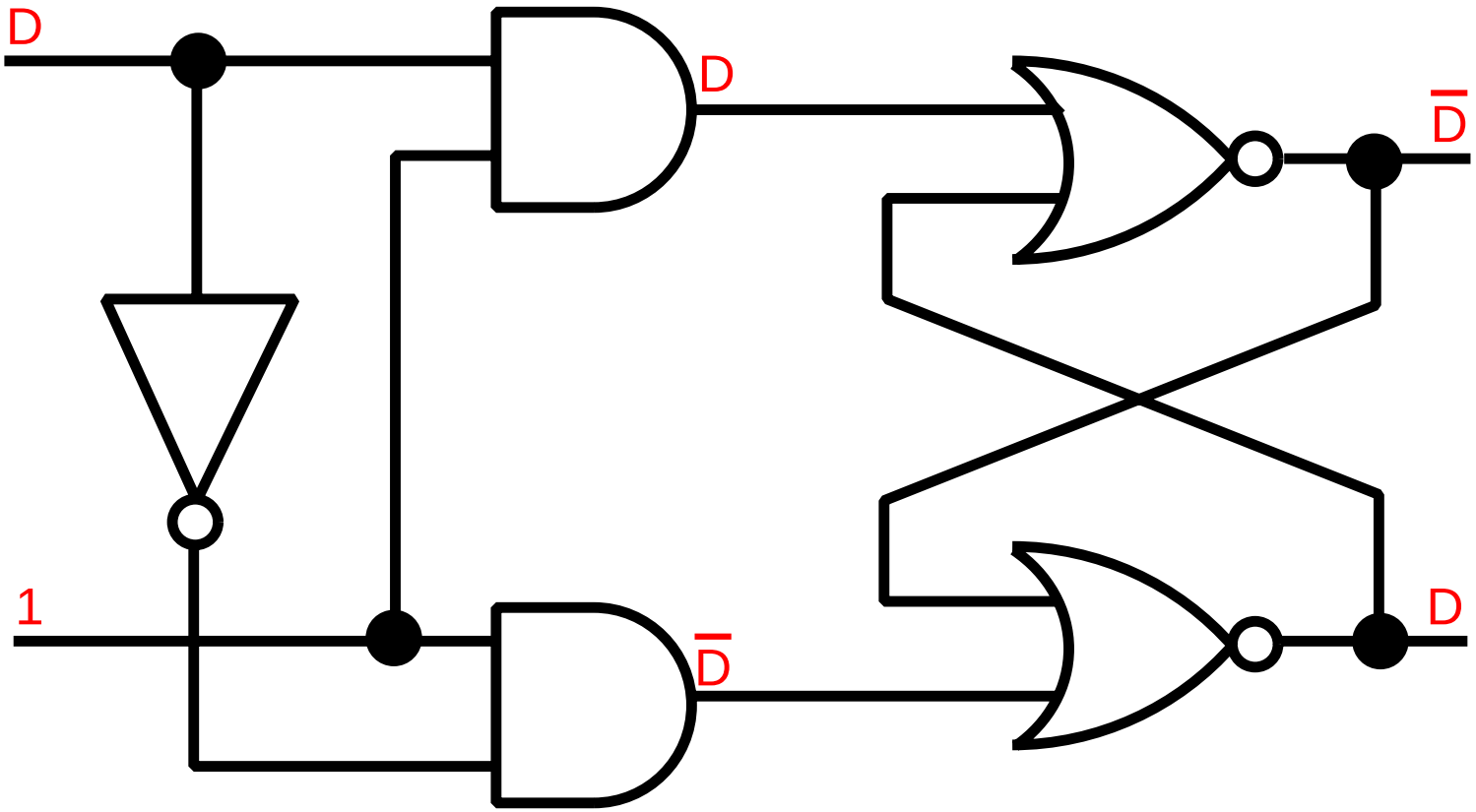
Eléments Synchrone

Bascules Synchrones

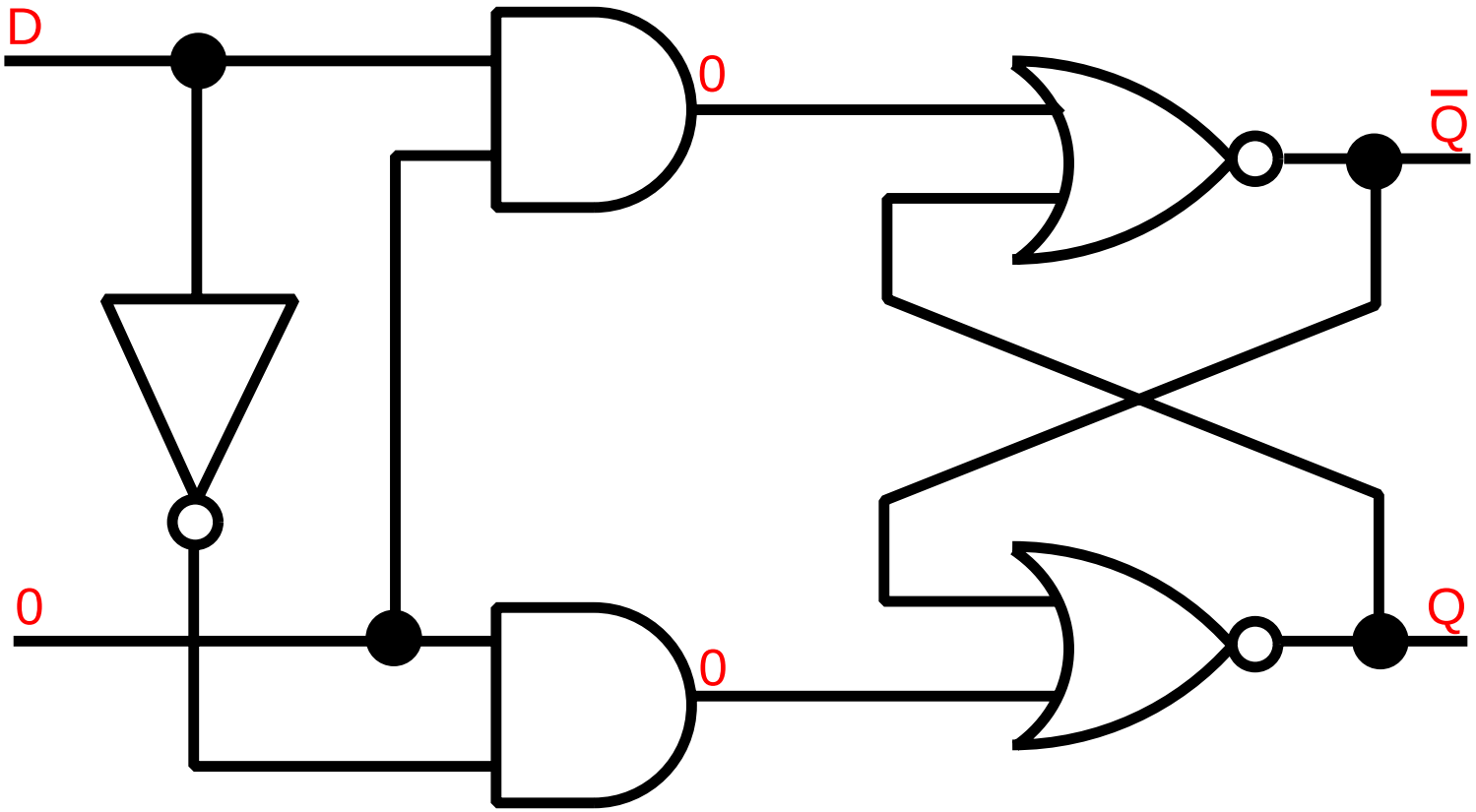
La bascule D active sur niveau



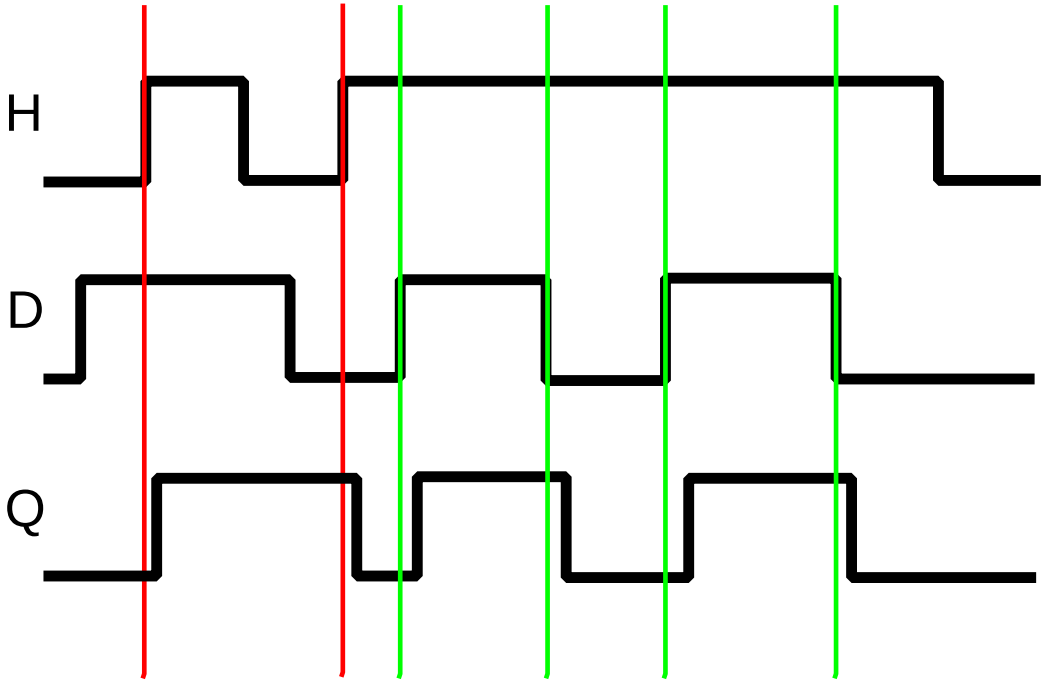
La bascule D active sur niveau



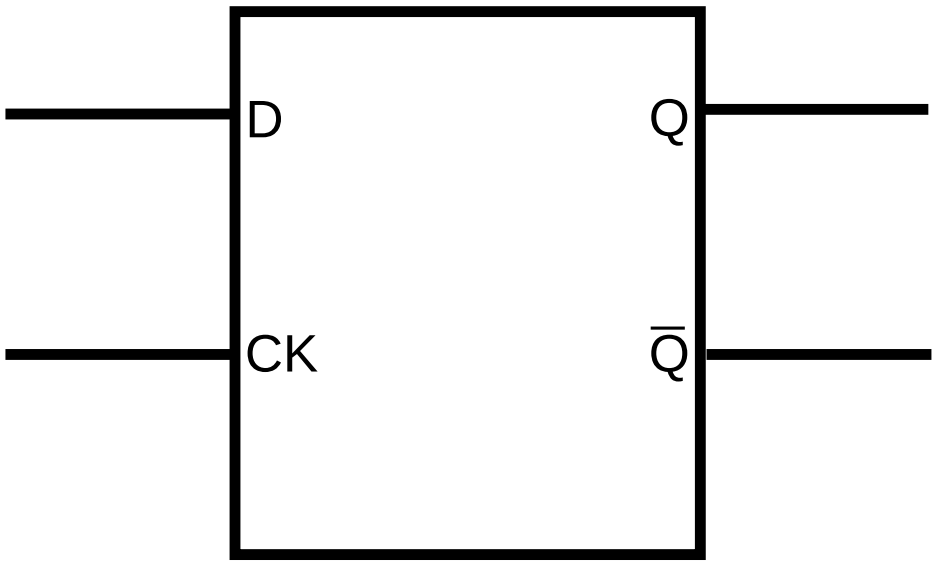
La bascule D active sur niveau



La bascule D active sur niveau



La bascule D active sur niveau



La bascule D active sur niveau

- Table de Vérité

La bascule D active sur niveau

- Table de Vérité

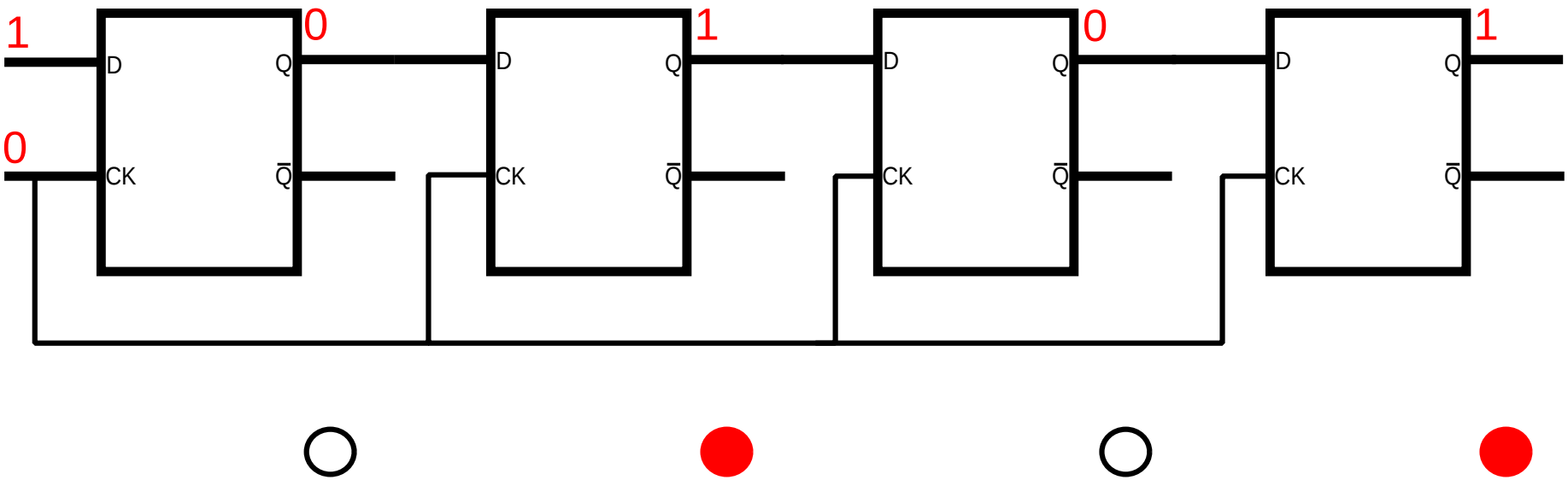
D	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	Q_n	$\overline{Q_n}$
0	1	0	1
1	0	Q_n	$\overline{Q_n}$
1	1	1	0

La bascule D active sur niveau

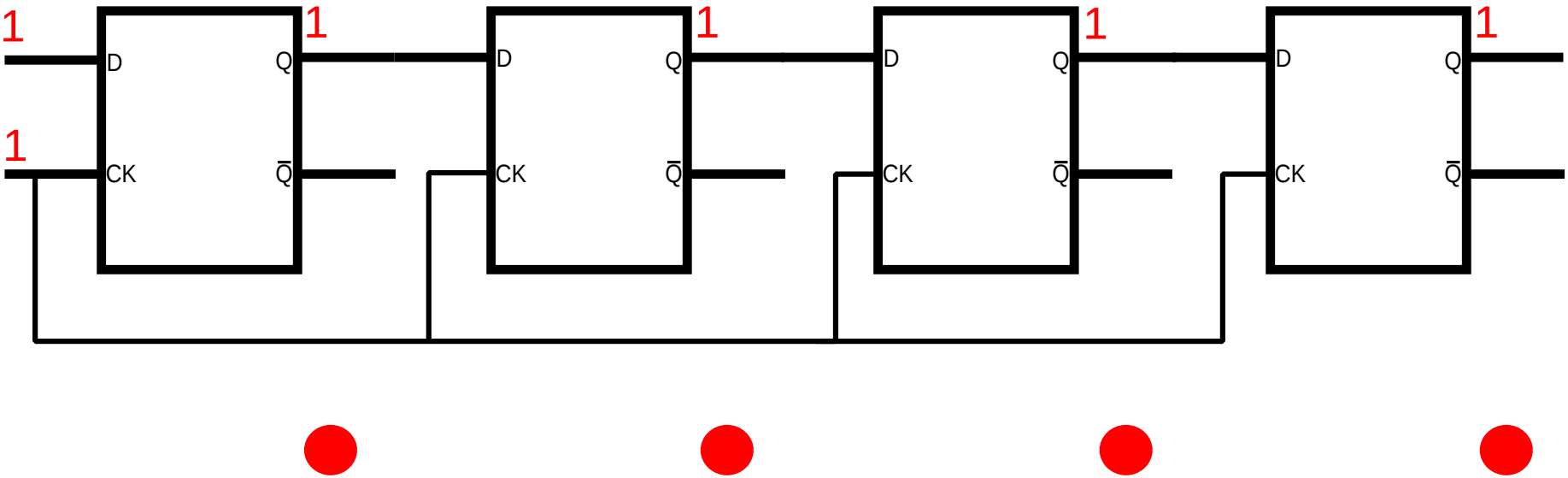
- Table de Vérité

D	H	Q_{n+1}	$\overline{Q_{n+1}}$
X	0	Q_n	$\overline{Q_n}$
0	1	0	1
1	1	1	0

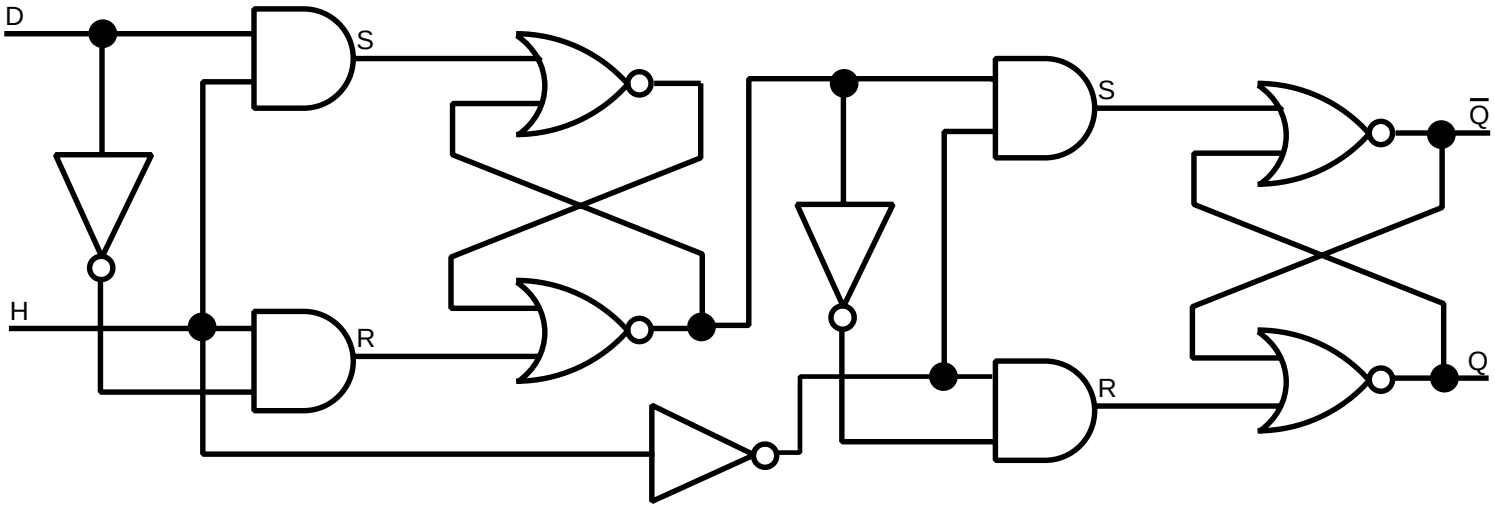
La bascule D active sur niveau : chenillar



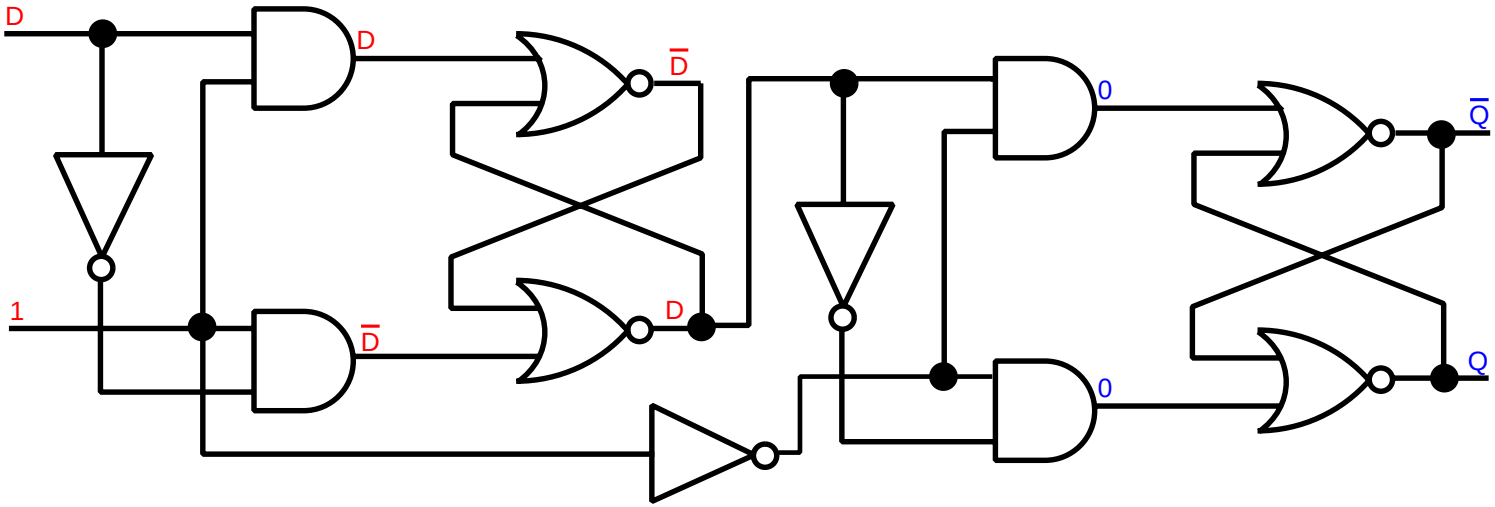
La bascule D active sur niveau : chenillar



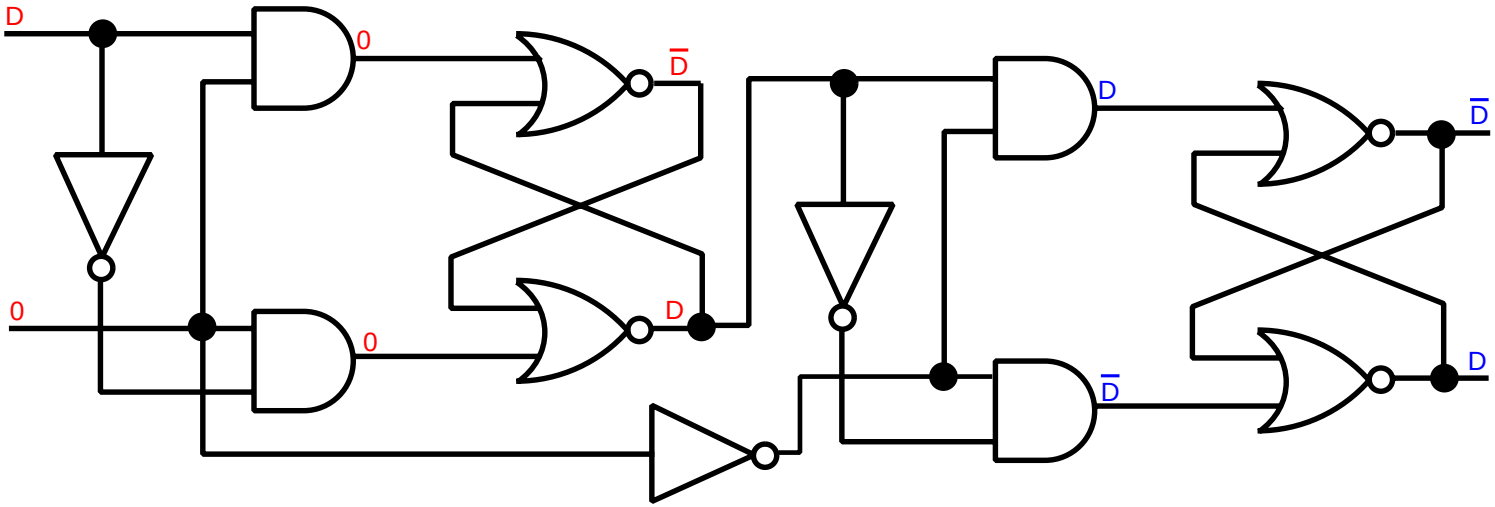
La bascule D active sur front



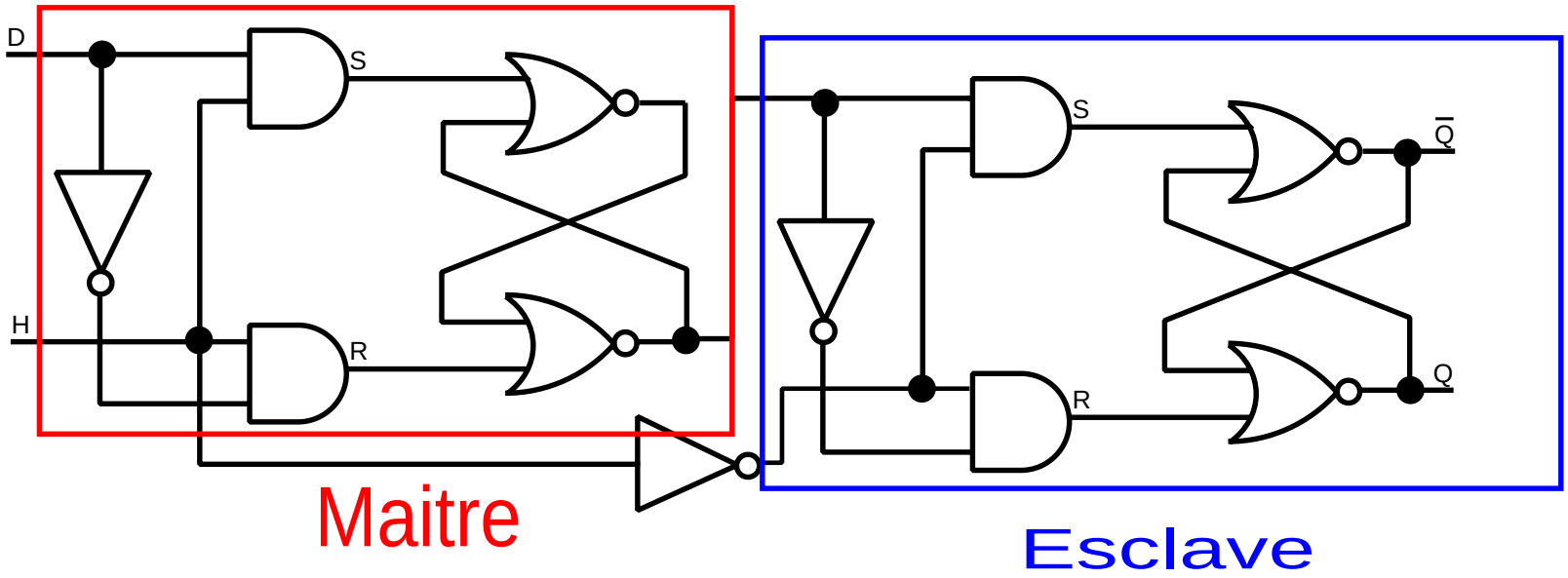
La bascule D active sur front



La bascule D active sur front



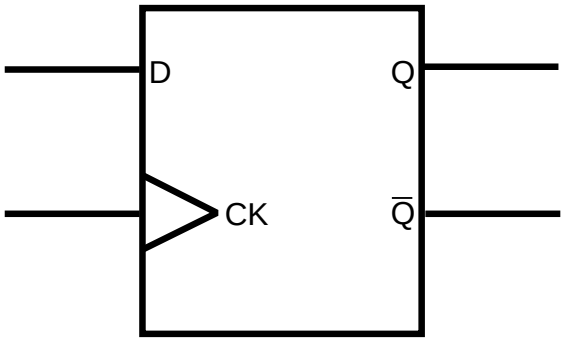
La bascule D active sur front



La bascule D active sur front

Architecture Maître-Esclave

La bascule D active sur front



La bascule D active sur front

- Table de Vérité

La bascule D active sur front

- Table de Vérité
- Front Montant

D	H	Q_{n+1}	$\overline{Q_{n+1}}$
X	0	Q_n	$\overline{Q_n}$
X	1	Q_n	$\overline{Q_n}$
0	$\uparrow$	0	1
1	$\uparrow$	1	0

La bascule D active sur front

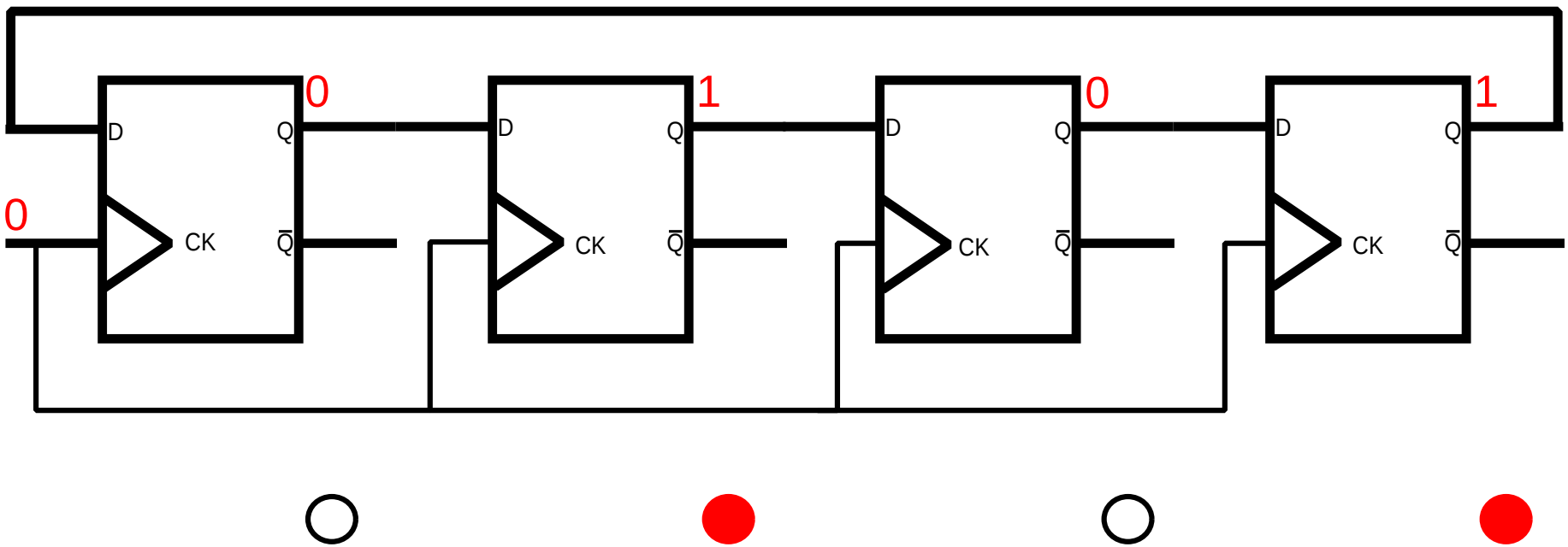
- Table de Vérité
- Front Montant

D	H	Q_{n+1}	$\overline{Q_{n+1}}$
X	0	Q_n	$\overline{Q_n}$
X	1	Q_n	$\overline{Q_n}$
0	$\uparrow$	0	1
1	$\uparrow$	1	0

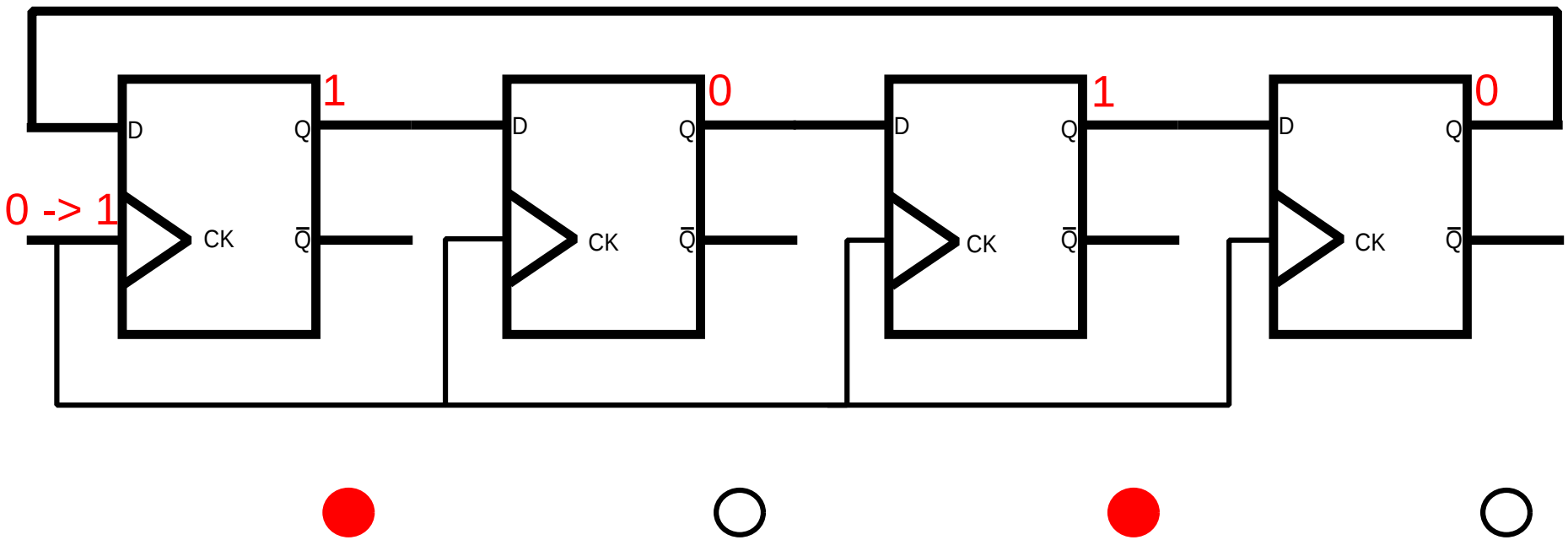
- Front Descendant

D	H	Q_{n+1}	$\overline{Q_{n+1}}$
X	0	Q_n	$\overline{Q_n}$
X	1	Q_n	$\overline{Q_n}$
0	$\downarrow$	0	1
1	$\downarrow$	1	0

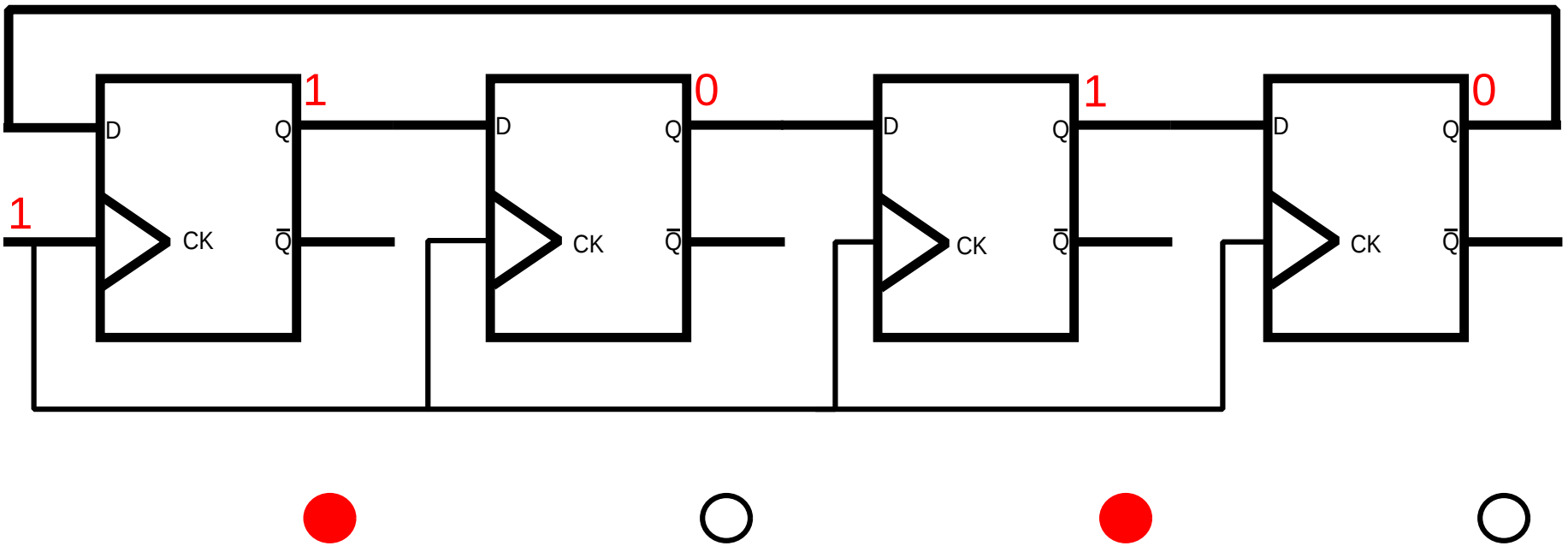
La bascule D active sur front : chenillar



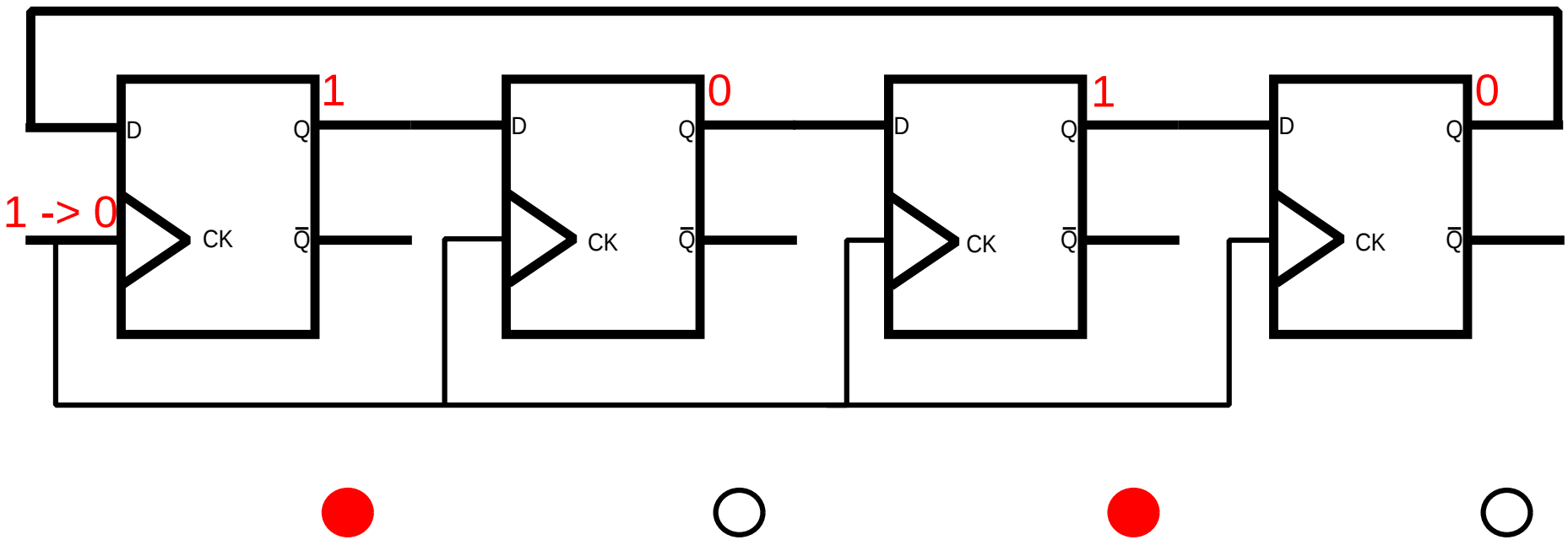
La bascule D active sur front : chenillar



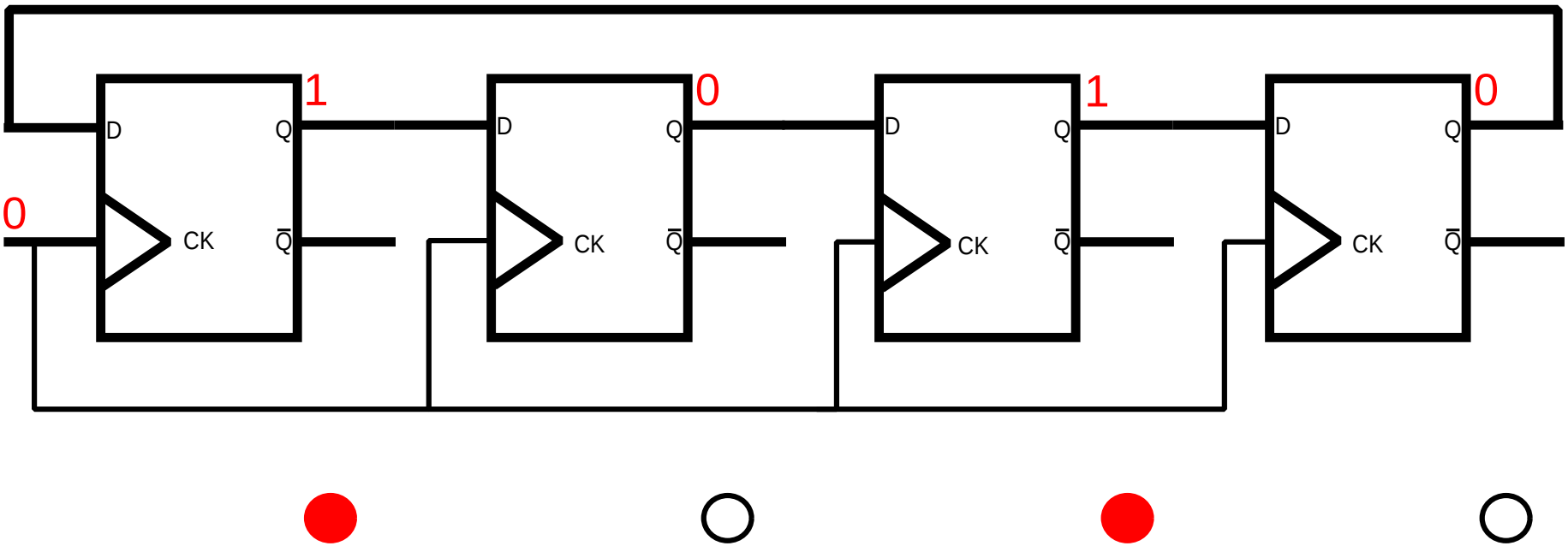
La bascule D active sur front : chenillar



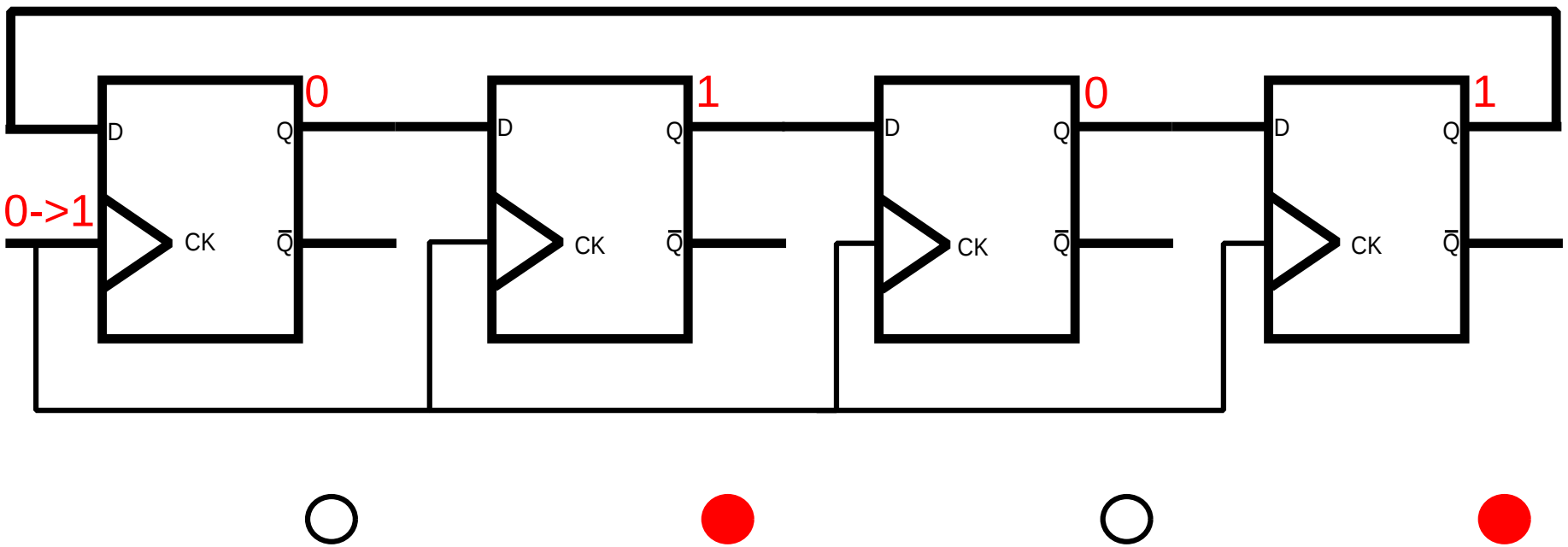
La bascule D active sur front : chenillar



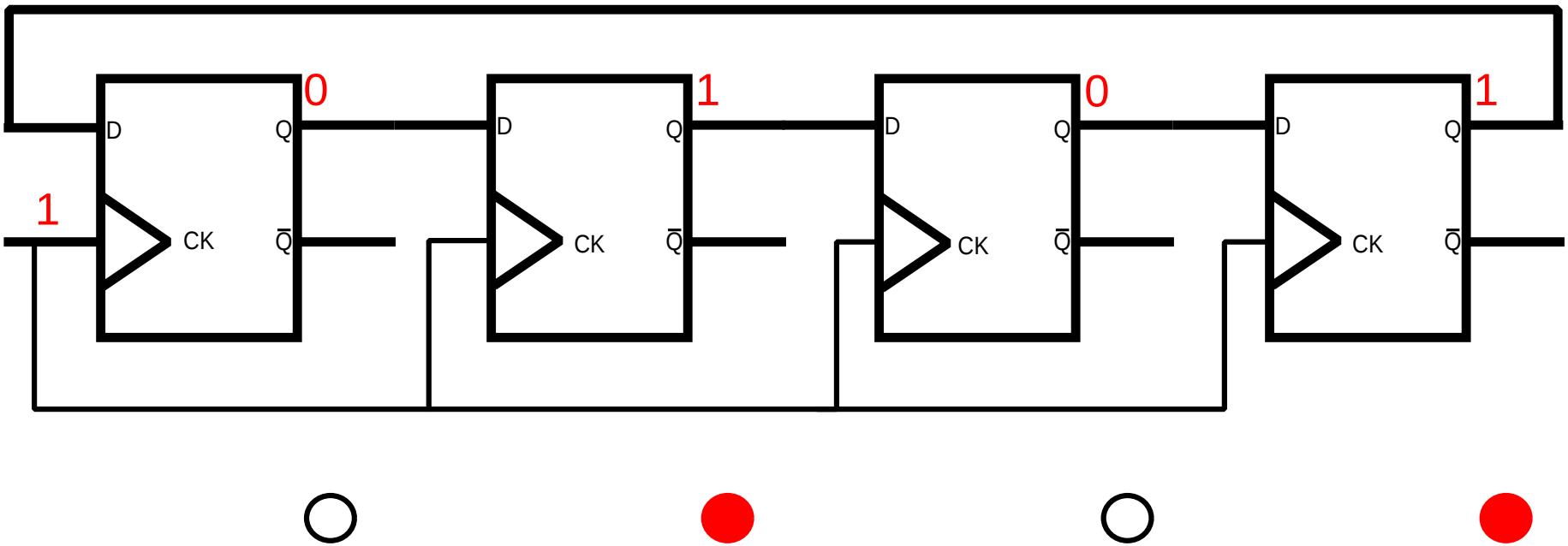
La bascule D active sur front : chenillar



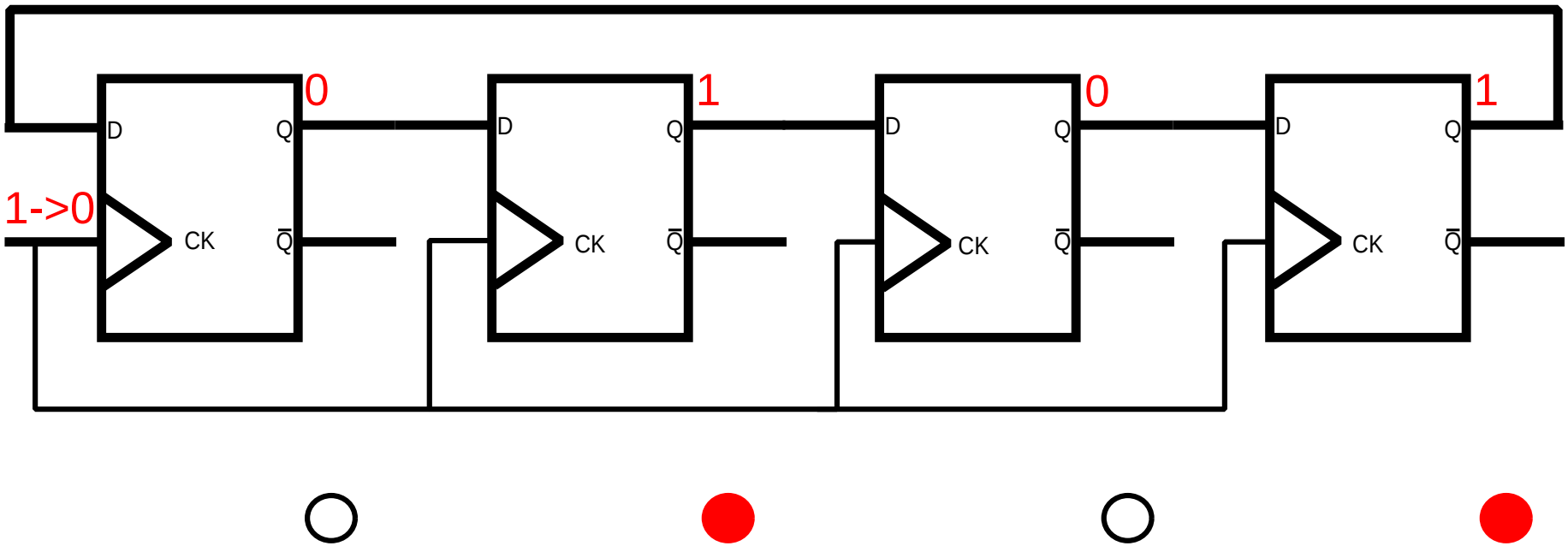
La bascule D active sur front : chenillar



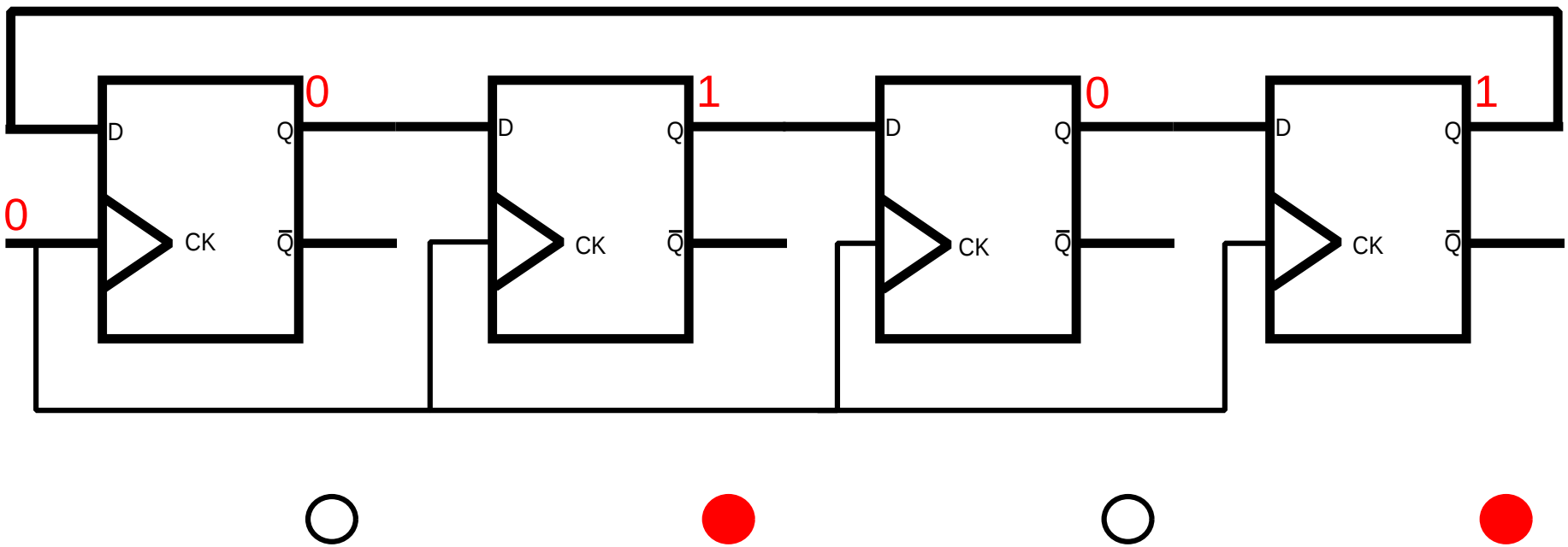
La bascule D active sur front : chenillar



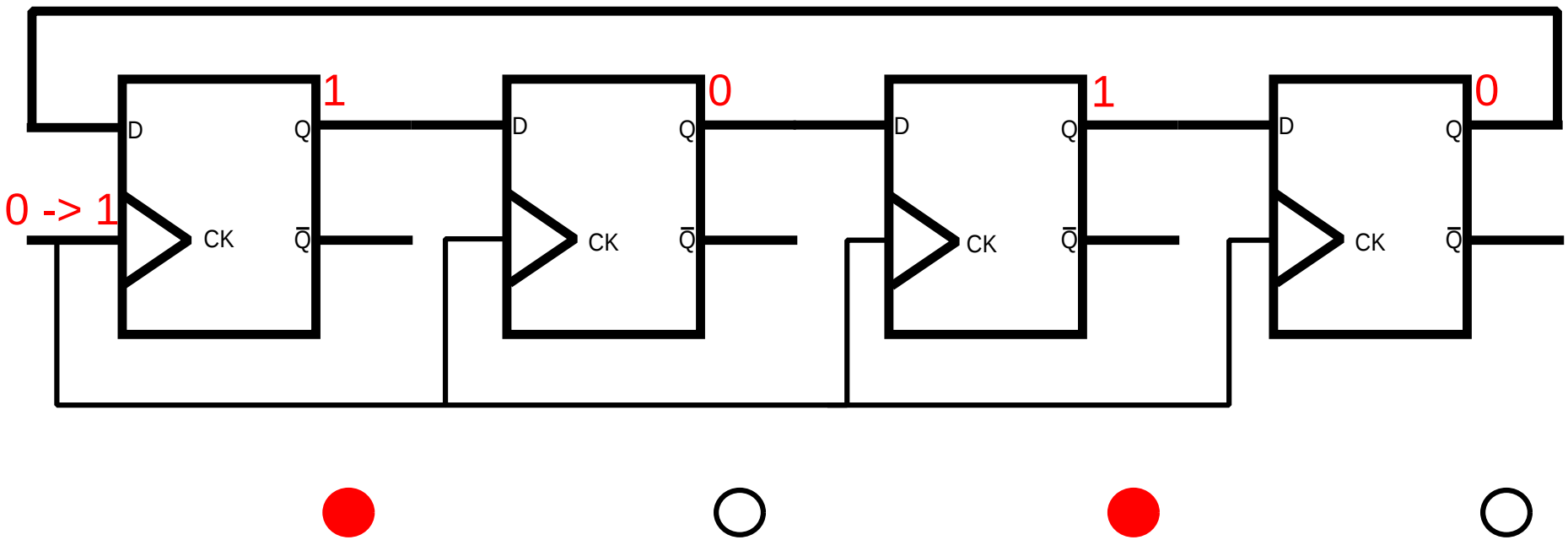
La bascule D active sur front : chenillar



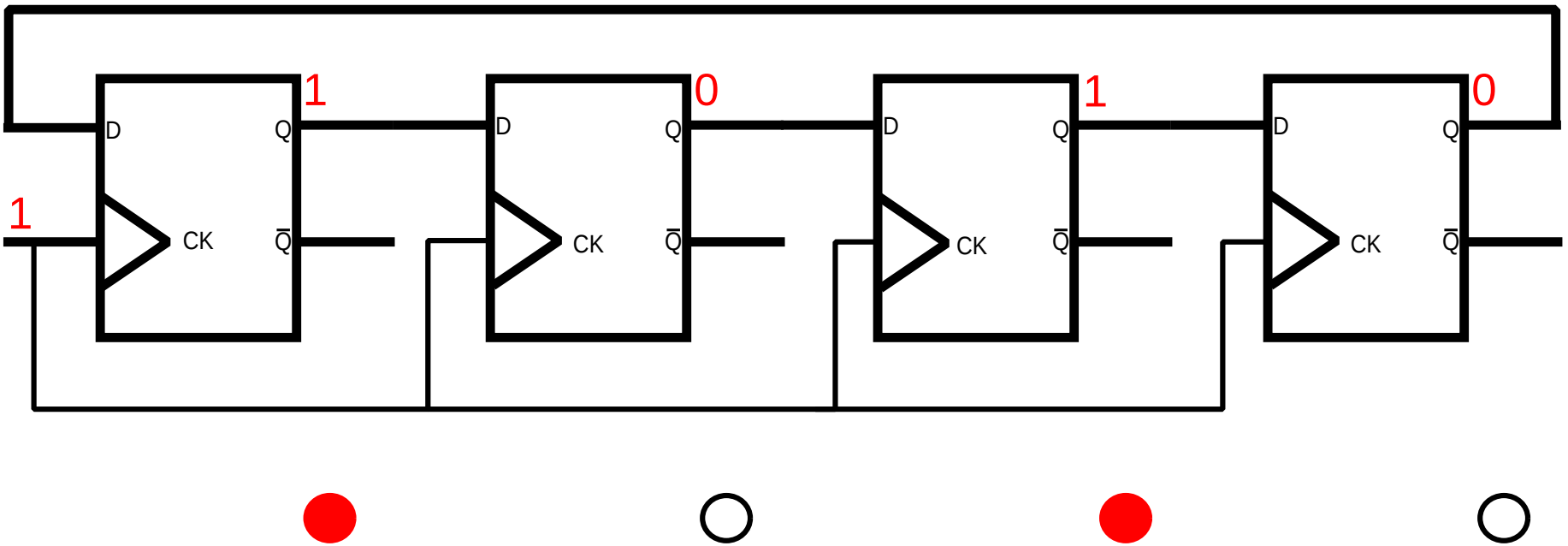
La bascule D active sur front : chenillar



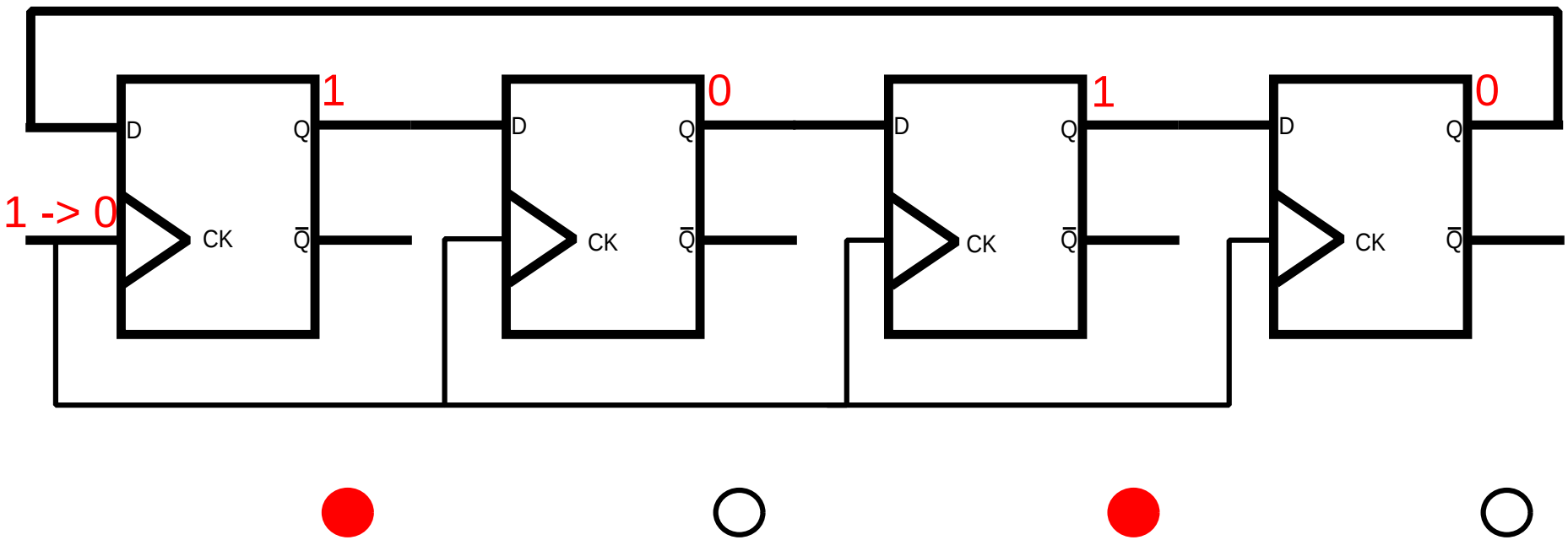
La bascule D active sur front : chenillar



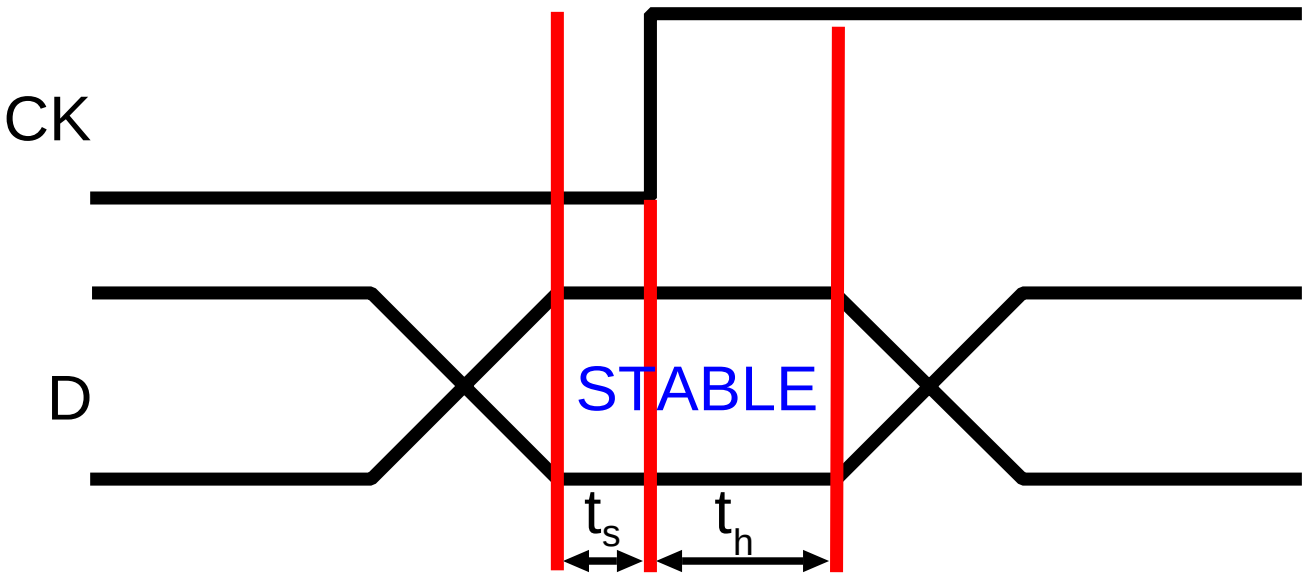
La bascule D active sur front : chenillar



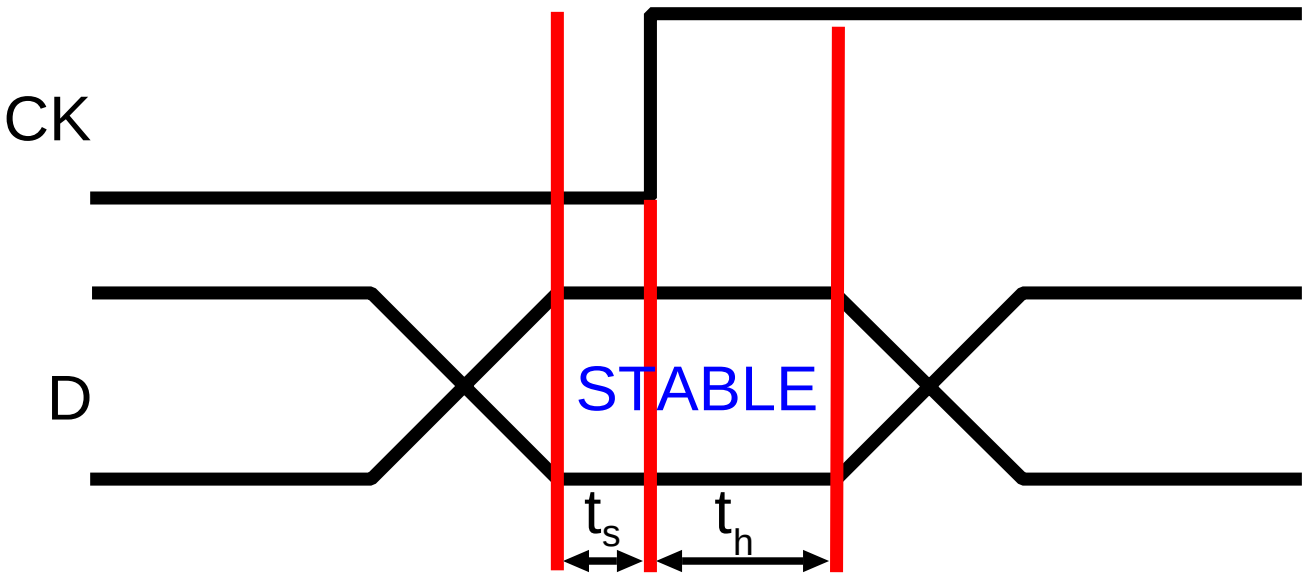
La bascule D active sur front : chenillar



La bascule D active sur front : Considérations Temporelles

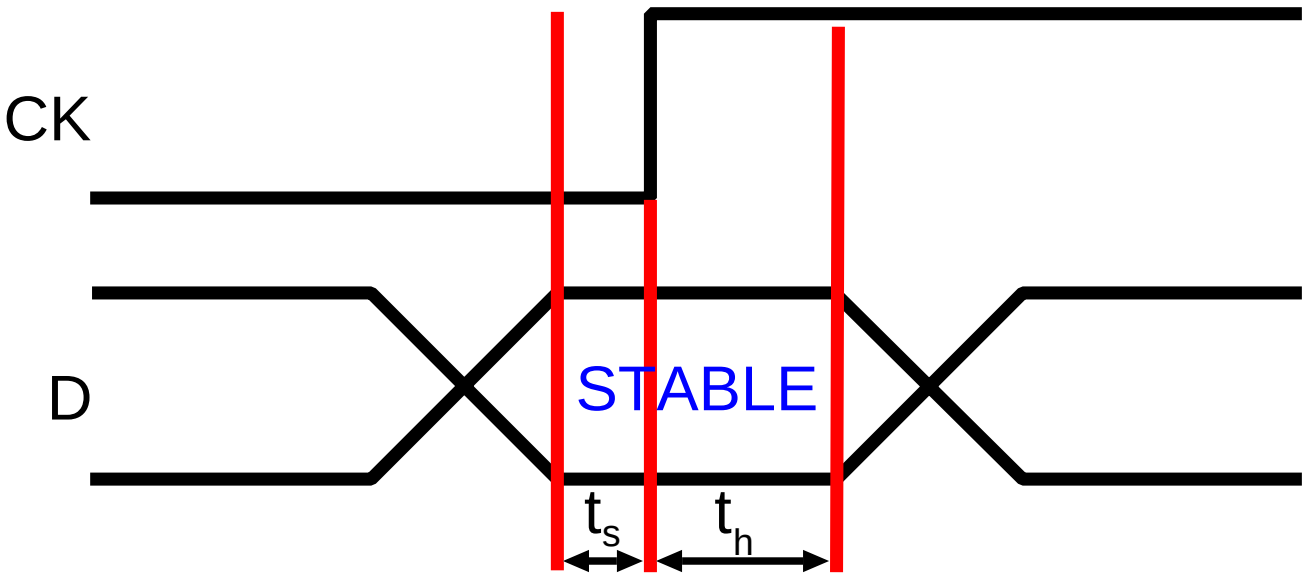


La bascule D active sur front : Considérations Temporelles



- t_s est le temps de prépositionement (*setup en anglais*)

La bascule D active sur front : Considérations Temporelles



- t_s est le temps de prépositionement (*setup en anglais*)
- t_h est le temps de maintien (*hold en anglais*)

Vhdl : Bascule D active sur front

```
entity bascule is
  port ( d, clk : in std_logic;
         q : out  std_logic );
end entity bascule;

architecture comport of bascule is
begin
  stockage : process(d,clk) is
  begin
   if clk='1' and clk'event then
   q <= d;
  end if;
  end process stockage;
end architecture comport;
```

La bascule JK

- Front Montant

La bascule JK

- Front Montant

J	K	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	$\uparrow$	Q_n	$\overline{Q_n}$
0	1	$\uparrow$	0	1
1	0	$\uparrow$	1	0
1	1	$\uparrow$	$\overline{Q_n}$	Q_n

La bascule JK

- Front Montant

J	K	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	$\uparrow$	Q_n	$\overline{Q_n}$
0	1	$\uparrow$	0	1
1	0	$\uparrow$	1	0
1	1	$\uparrow$	$\overline{Q_n}$	Q_n

- Front Descendant

La bascule JK

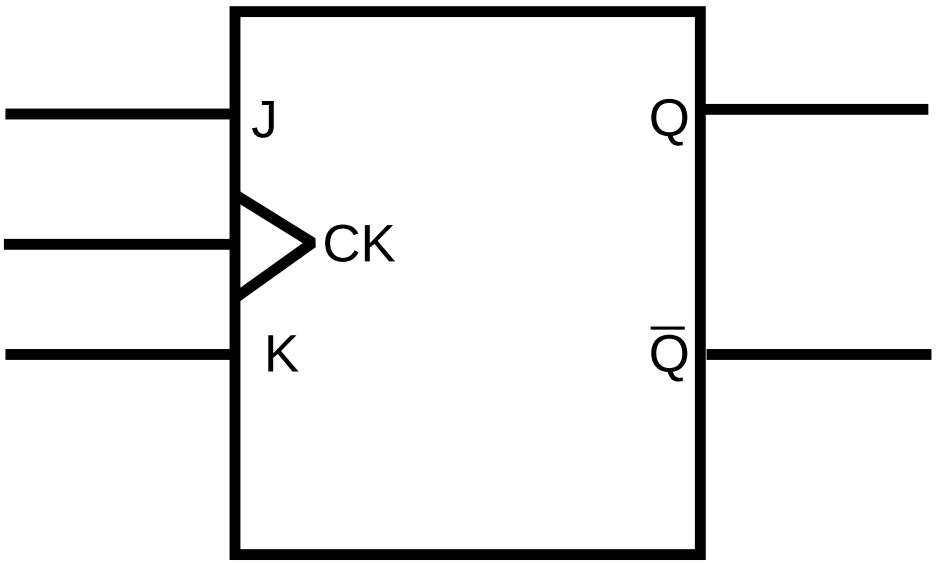
- Front Montant

J	K	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	$\uparrow$	Q_n	$\overline{Q_n}$
0	1	$\uparrow$	0	1
1	0	$\uparrow$	1	0
1	1	$\uparrow$	$\overline{Q_n}$	Q_n

- Front Descendant

J	K	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	0	$\downarrow$	Q_n	$\overline{Q_n}$
0	1	$\downarrow$	0	1
1	0	$\downarrow$	1	0
1	1	$\downarrow$	$\overline{Q_n}$	Q_n

Symbole Bascule JK



La bascule T

- Front Montant

La bascule T

- Front Montant

T	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	$\uparrow$	Q_n	$\overline{Q_n}$
1	$\uparrow$	$\overline{Q_n}$	Q_n

La bascule T

- Front Montant

T	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	$\uparrow$	Q_n	$\overline{Q_n}$
1	$\uparrow$	$\overline{Q_n}$	Q_n

- Front Descendant

La bascule T

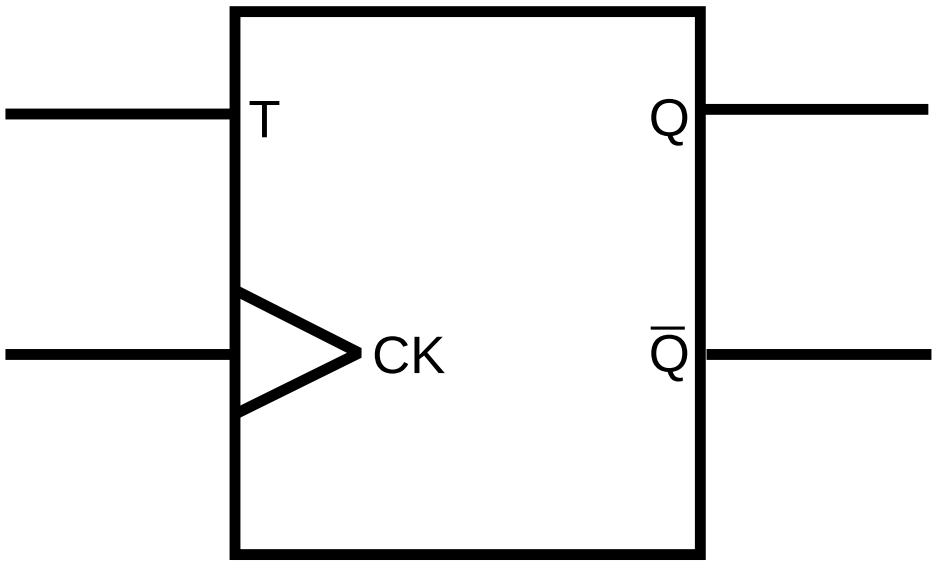
- Front Montant

T	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	$\uparrow$	Q_n	$\overline{Q_n}$
1	$\uparrow$	$\overline{Q_n}$	Q_n

- Front Descendant

T	H	Q_{n+1}	$\overline{Q_{n+1}}$
0	$\downarrow$	Q_n	$\overline{Q_n}$
1	$\downarrow$	$\overline{Q_n}$	Q_n

Symbole Bascule JK



Entrées Asynchrones

- Nécessité de forcer les sorties

Entrées Asynchrones

- Nécessité de forcer les sorties
- Ajout d'entrées asynchrones

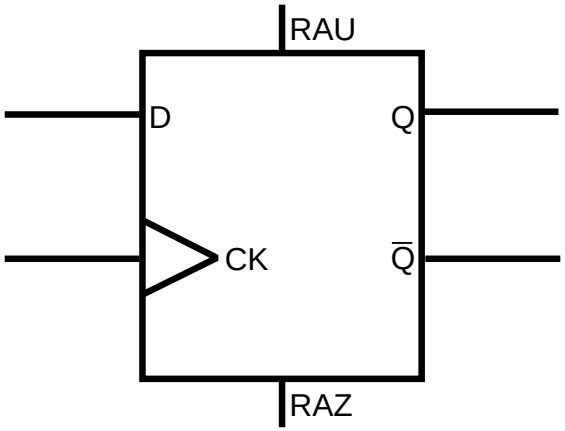
Entrées Asynchrones

- Nécessité de forcer les sorties
- Ajout d'entrées asynchrones
- RAU : Remise à Un ou entrée *Set* en anglais

Entrées Asynchrones

- Nécessité de forcer les sorties
- Ajout d'entrées asynchrones
- RAU : Remise à Un ou entrée *Set* en anglais
- RAZ : Remise à Zéro ou entrée *Reset* en anglais

Entrées Asynchrones



Entrées Asynchrones

D	H	RAU	RAZ	Q_{n+1}	$\overline{Q_{n+1}}$
X	X	1	0	1	0
X	X	0	1	0	1
X	0	0	0	Q_n	$\overline{Q_n}$
X	1	0	0	Q_n	$\overline{Q_n}$
0	$\uparrow$	0	0	0	1
1	$\uparrow$	0	0	1	0

Entrées Asynchrones

D	H	RAU	RAZ	Q_{n+1}	$\overline{Q_{n+1}}$
X	X	1	0	1	0
X	X	0	1	0	1
X	0	0	0	Q_n	$\overline{Q_n}$
X	1	0	0	Q_n	$\overline{Q_n}$
0	$\uparrow$	0	0	0	1
1	$\uparrow$	0	0	1	0

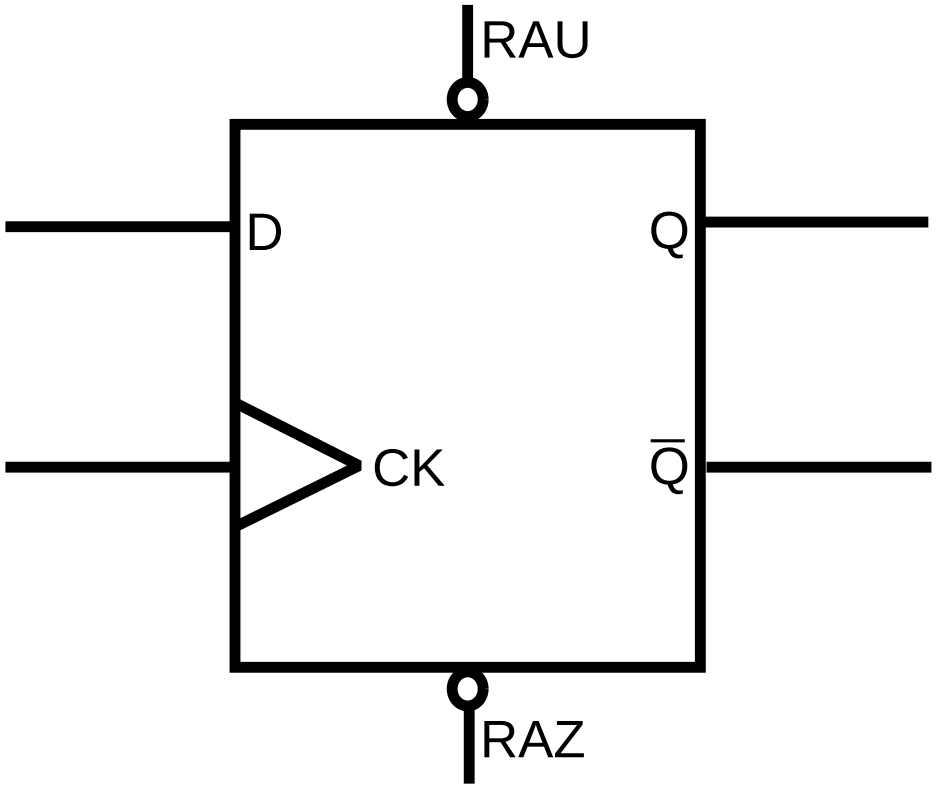
- Combinaison RAU=RAZ=1 interdite

Entrées Asynchrones

D	H	RAU	RAZ	Q_{n+1}	$\overline{Q_{n+1}}$
X	X	1	0	1	0
X	X	0	1	0	1
X	0	0	0	Q_n	$\overline{Q_n}$
X	1	0	0	Q_n	$\overline{Q_n}$
0	$\uparrow$	0	0	0	1
1	$\uparrow$	0	0	1	0

- Combinaison RAU=RAZ=1 interdite
- Entrées RAU et RAZ souvent actives à 0

Entrées Asynchrones



Et après ?

Les registres

Les registres

- Taille des données 1 bits

Les registres

- Taille des données 1 bits
- Associer des Bascules pour augmenter la taille

Les registres

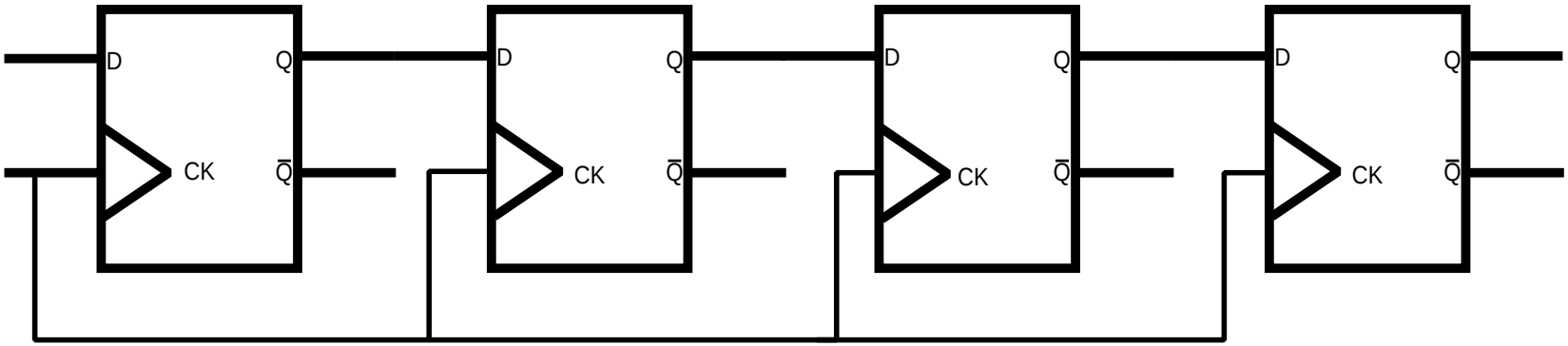
- Taille des données 1 bits
- Associer des Bascules pour augmenter la taille
- Eléments importants dans les micro-processeurs : permet de réaliser un pipeline

Les registres

- Taille des données 1 bits
- Associer des Bascules pour augmenter la taille
- Eléments importants dans les micro-processeurs : permet de réaliser un pipeline
- Réalise des barrières de synchronisation

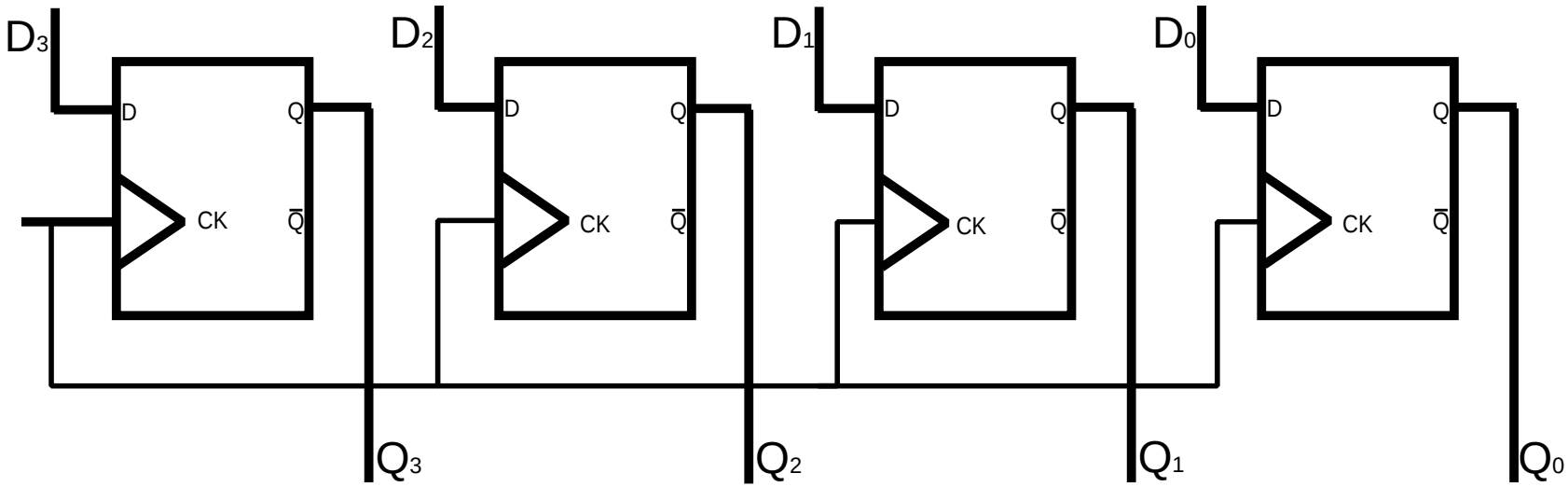
Registre bascules D

Registre à Décalage

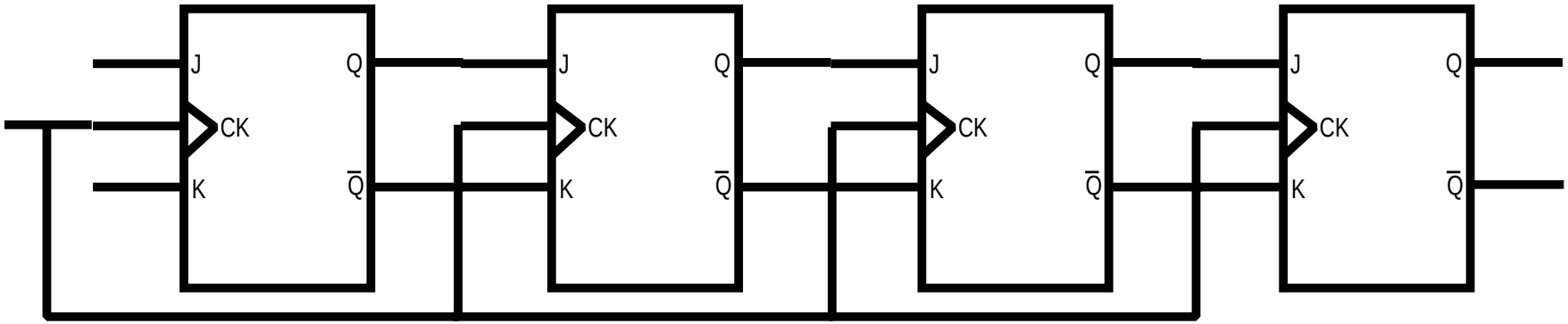


Registre bascules D

Registre à chargement parallèle



Registre bascules JK



Vhdl : registre

```
entity reg8generic is
generic (N  : natural := 8);
port ( d :in std_logic_vector(N-1 downto 0);
       clk : in std_logic;
       q: out  std_logic_vector(N-1 downto 0) );
end entity reg8generic;

architecture comport of reg8generic is
begin
 stockage : process(clk,d) is
 begin
  if (clk='1' and clk'event) then
     q <= d;
  end if;
 end process stockage;
end architecture comport;
```

Les monostables

Monostable simple

- Circuit ne possédant qu'un état stable

Monostable simple

- Circuit ne possédant qu'un état stable
- Souvent :

Monostable simple

- Circuit ne possédant qu'un état stable
- Souvent :

Q	$\overline{Q}$	Etat
0	1	Stable
1	0	Quasi Stable

Monostable simple

- Circuit ne possédant qu'un état stable
- Souvent :

Q	$\overline{Q}$	Etat
0	1	Stable
1	0	Quasi Stable

- Etat Quasi Stable est momentané

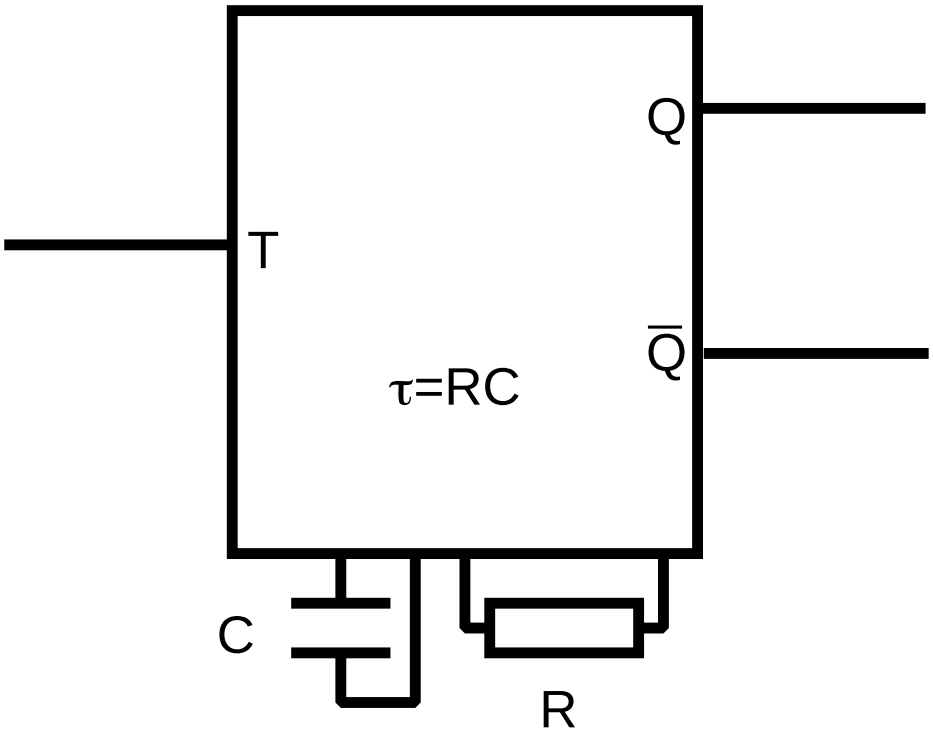
Monostable simple

- Circuit ne possédant qu'un état stable
- Souvent :

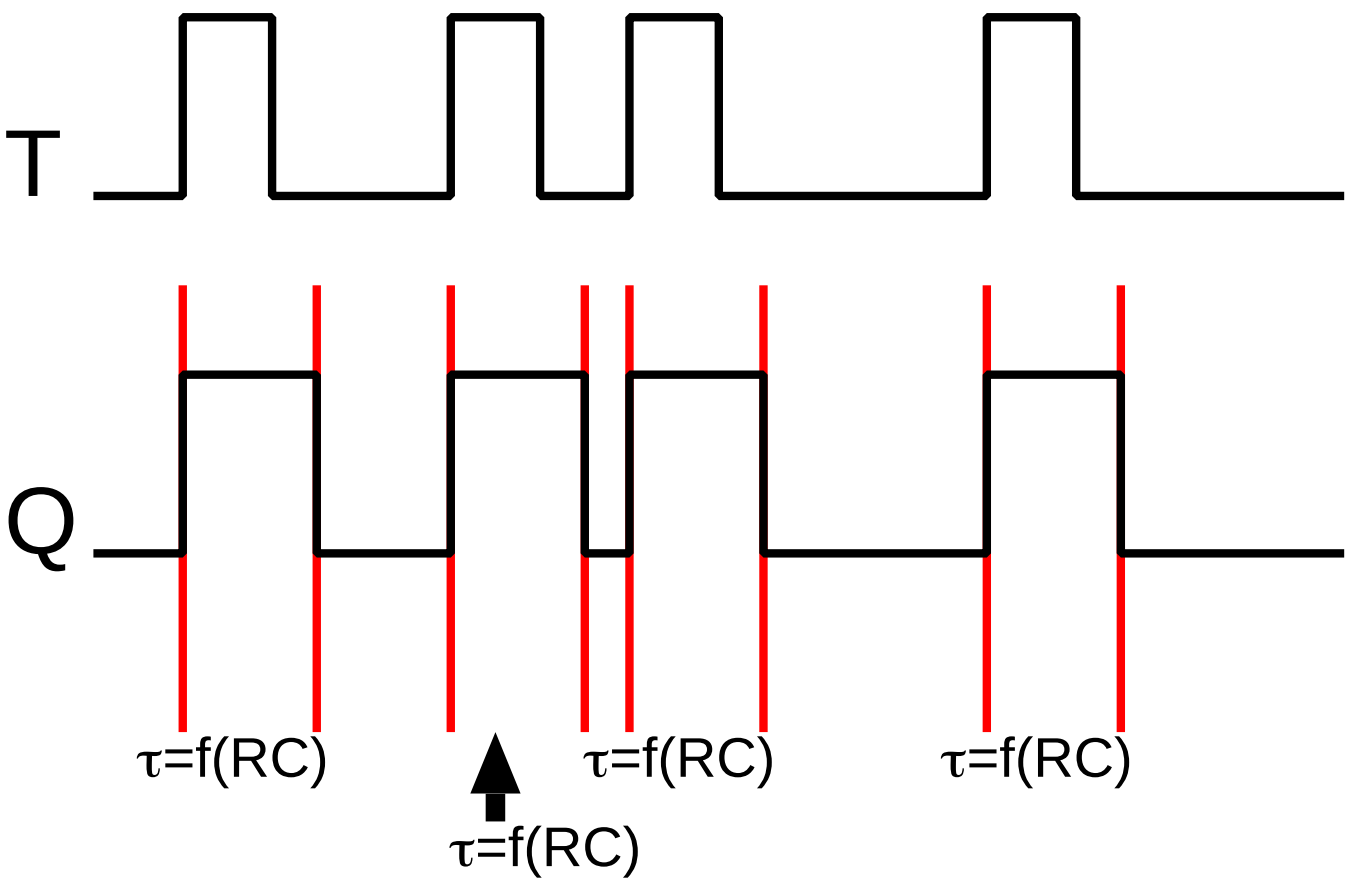
Q	$\overline{Q}$	Etat
0	1	Stable
1	0	Quasi Stable

- Etat Quasi Stable est momentané
- Durée Quasi Stable fixée par circuit RC

Monostable simple



Monostable simple

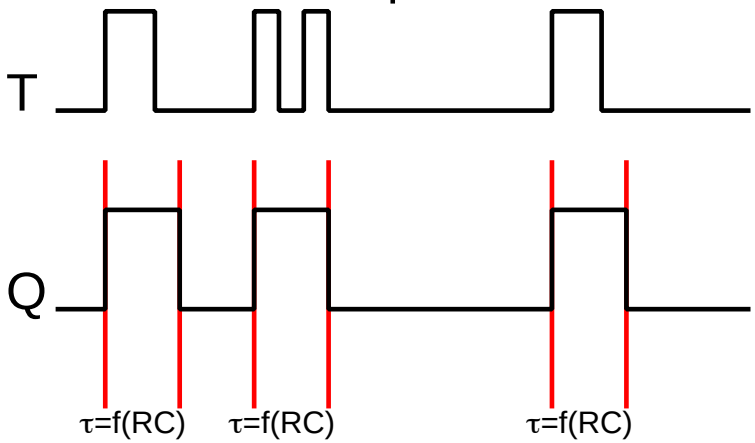


Monostable redéclencheable

- Monostable Simple : Durée Etat Quasi Stable Fixe

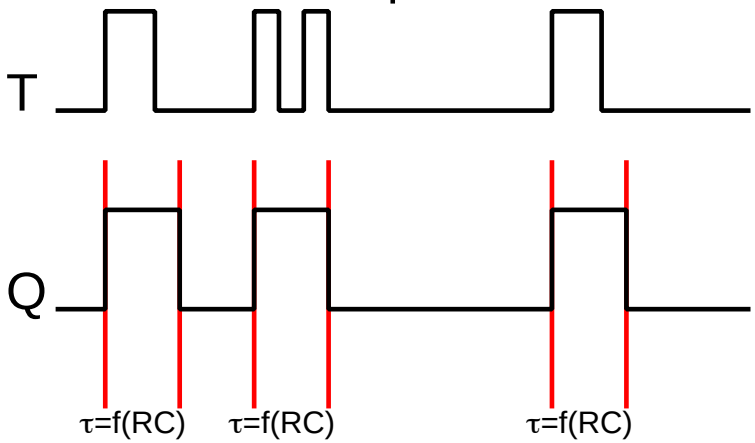
Monostable redéclencheable

- Monostable Simple : Durée Etat Quasi Stable Fixe



Monostable redéclencheable

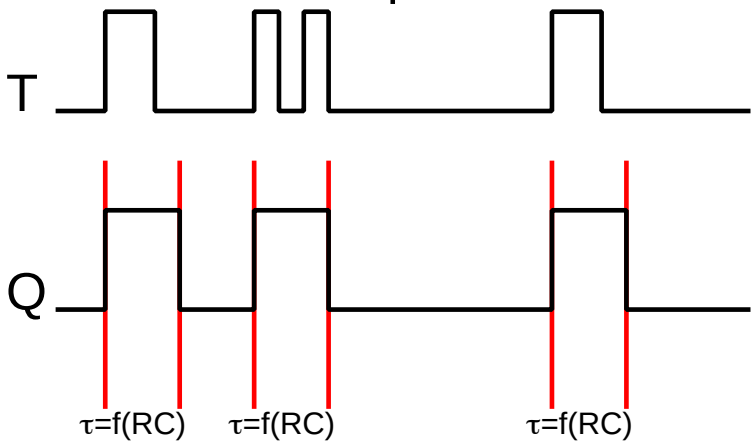
- Monostable Simple : Durée Etat Quasi Stable Fixe

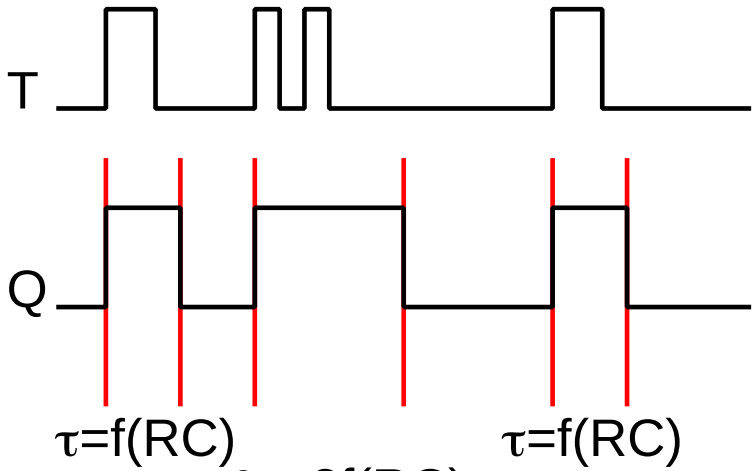


- Nécessité de pouvoir rester Quasi Stable

Monostable redéclencheable

- Monostable Simple : Durée Etat Quasi Stable Fixe





- Nécessité de pouvoir rester Quasi Stable

Les portes 3 états

- Boole = 2 états : 0 et 1

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution :

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution : multiplexeur

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution : multiplexeur encombrant

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution : multiplexeur encombrant
- Troisième Solution : Composant d'interface

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution : multiplexeur encombrant
- Troisième Solution : Composant d'interface La porte 3 états

Les portes 3 états

- Boole = 2 états : 0 et 1
- Connexion de 2 composants sur le même fil ?
- Première Solution : Court Circuit PERDU
- Seconde Solution : multiplexeur encombrant
- Troisième Solution : Composant d'interface La porte 3 états GAGNE

Les portes 3 états

- Introduction d'un Etat Z

Les portes 3 états

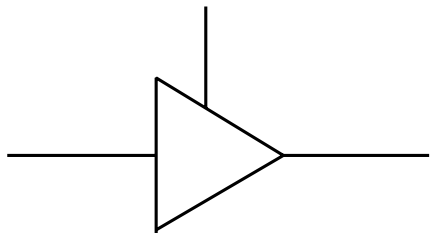
- Introduction d'un Etat Z
- Etat Haute Impédance

Les portes 3 états

- Introduction d'un Etat Z
- Etat Haute Impédance
- Tout ce passe comme si le fil n'était pas connecté

Les portes 3 états

- Introduction d'un Etat Z
- Etat Haute Impédance



- Tout ce passe comme si le fil n'était pas connecté

Vhdl : registre

```
entity reg8generic is
generic (N  : natural := 8);
port ( d :in std_logic_vector(N-1 downto 0);
       en, clk : in std_logic;
       q: out  std_logic_vector(N-1 downto 0) );
end entity reg8generic;

architecture comport of reg8generic is
begin
 stockage : process(d,en,clk) is
 begin
  if (clk='1' and clk'event) then
     if en = '1' then
        q <= d;
     else
        q<= (others=>'Z');
     end if;
  end if;
 end process stockage;
end architecture comport;
```

Plan

Systèmes Séquentiels

Systèmes Séquentiels

- Les registres (Déjà vus)

Systèmes Séquentiels

- Les registres (Déjà vus)
- Les mémoires

Systèmes Séquentiels

- Les registres (Déjà vus)
- Les mémoires
- Les compteurs

Systèmes Séquentiels

- Les registres (Déjà vus)
- Les mémoires
- Les compteurs
- Le contrôle (les pipelines)

Systèmes Séquentiels

- Les registres (Déjà vus)
- Les mémoires
- Les compteurs
- Le contrôle (les pipelines)
- Les Machines à Etats (Cours Synthèse des Systèmes Numériques)

Systèmes Séquentiels

- Les registres (Déjà vus)
- Les mémoires
- Les compteurs
- Le contrôle (les pipelines)
- Les Machines à Etats (Cours Synthèse des Systèmes Numériques)
- What Else ?

Les mémoires

- Association de plusieurs Registres

Les mémoires

- Association de plusieurs Registres
- Utilisation de Bascules D souvent

Les mémoires

- Association de plusieurs Registres
- Utilisation de Bascules D souvent
- Mémoires Asychrones $\Rightarrow$ Bascules Asynchrones

Les mémoires

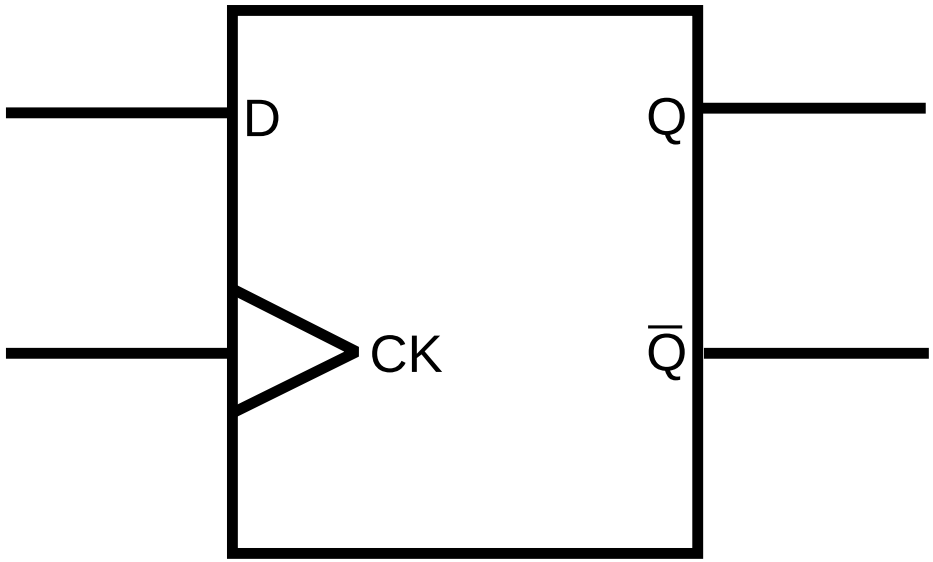
- Association de plusieurs Registres
- Utilisation de Bascules D souvent
- Mémoires Asychrones $\Rightarrow$ Bascules Asynchrones
- Mémoires Synchrones $\Rightarrow$ Bascules Synchrones

Les mémoires

- Association de plusieurs Registres
- Utilisation de Bascules D souvent
- Mémoires Asychrones $\Rightarrow$ Bascules Asynchrones
- Mémoires Synchrones $\Rightarrow$ Bascules Synchrones
- Ajout d'une entrée de sélection

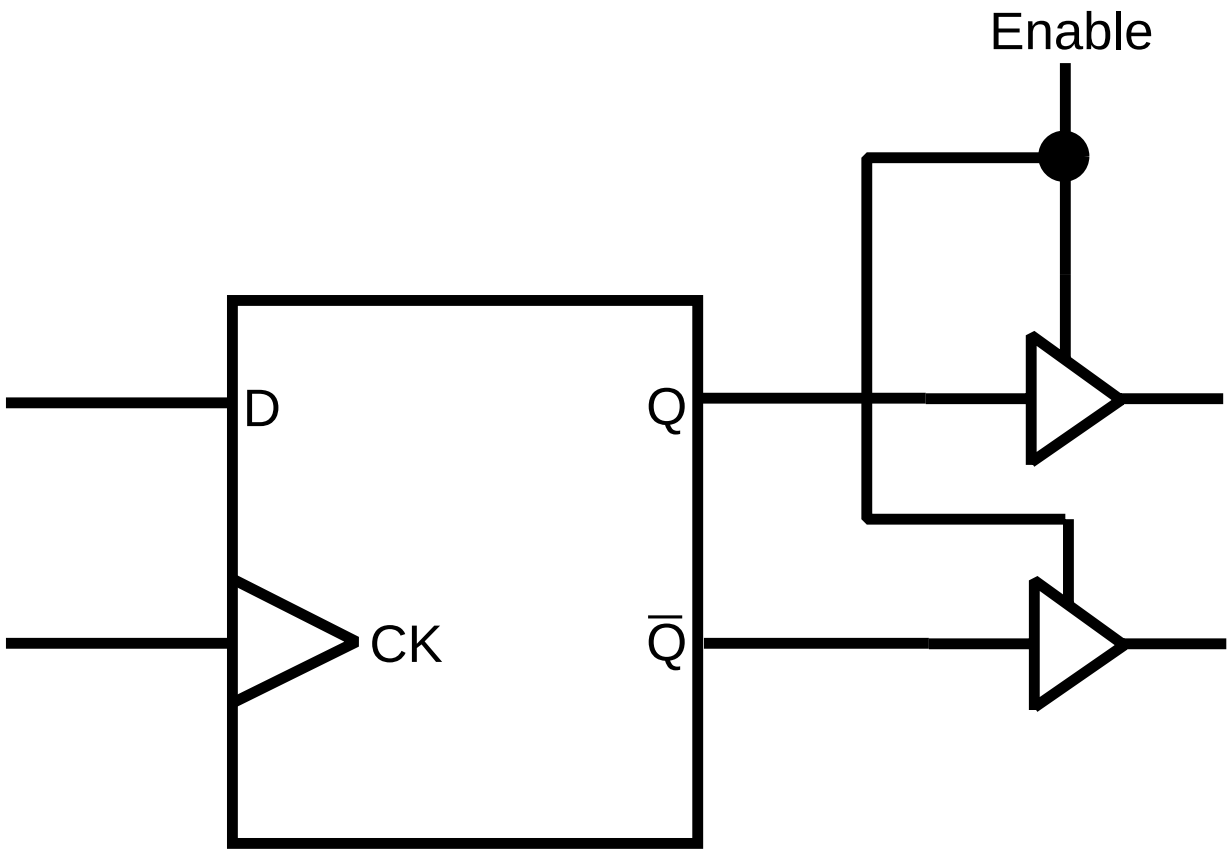
Les mémoires

- Sélection $\Rightarrow$ sortie 3 états



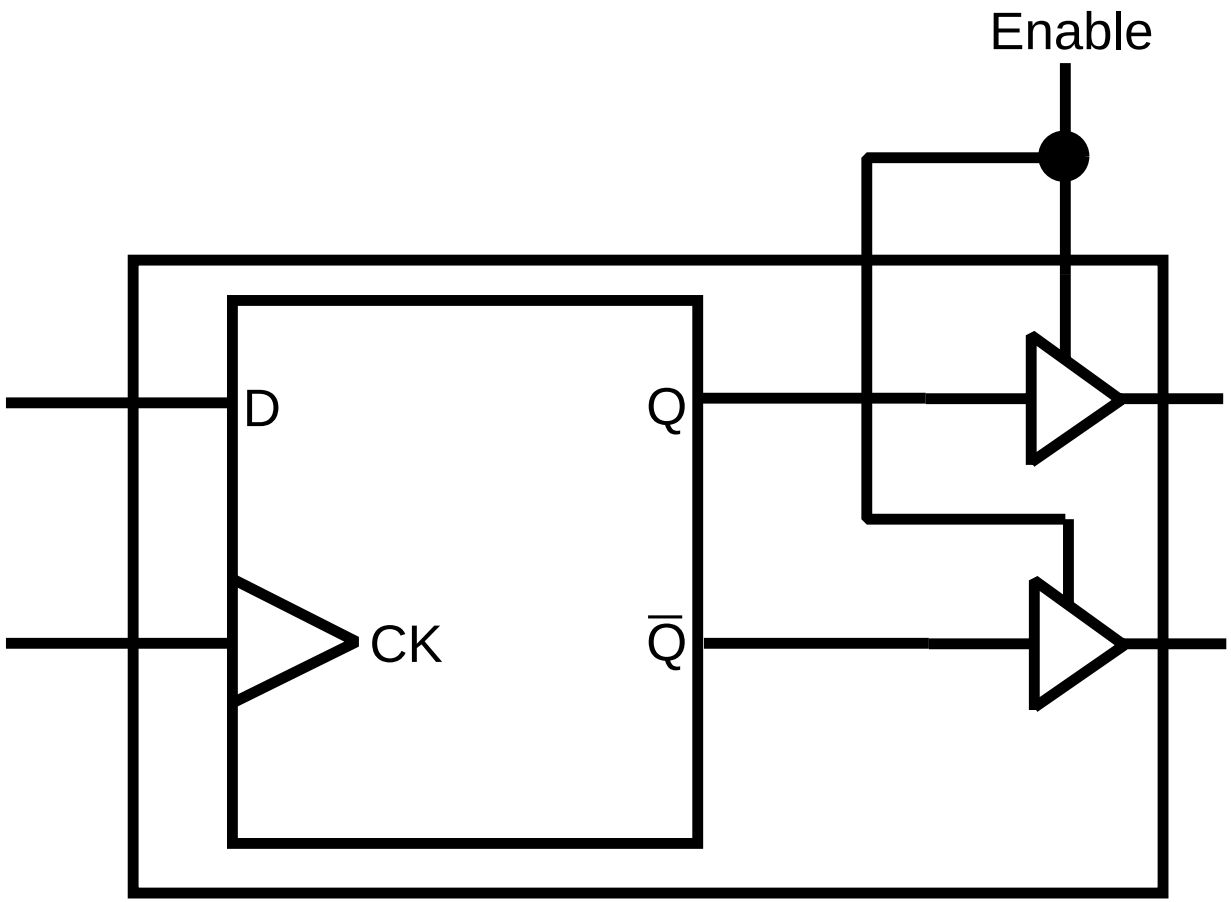
Les mémoires

- Sélection $\Rightarrow$ sortie 3 états



Les mémoires

- Sélection $\Rightarrow$ sortie 3 états

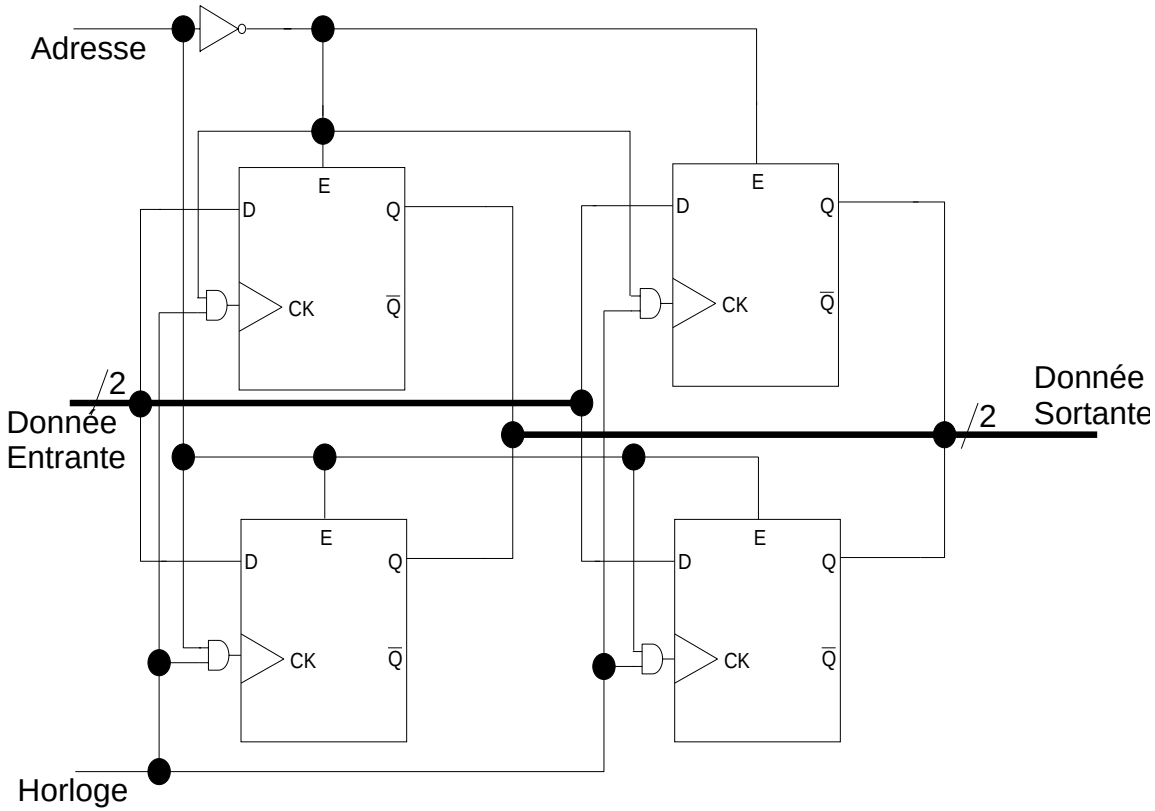


Les mémoires

- Mémoire 2 mots de 2 bits

Les mémoires

- Mémoire 2 mots de 2 bits



Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules
  - Complexes

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules
  - Complexes
    - ★ Initialisation

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules
  - Complexes
    - ★ Initialisation
    - ★ Arrêt - Reprise

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules
  - Complexes
    - ★ Initialisation
    - ★ Arrêt - Reprise
    - ★ Compteur - Décompteur

Les Compteurs

- Système séquentiel dont les sorties sont une suite pré-déterminée d'états
- Bascules D ou JK
- Plus ou Moins Complexes
  - Simple (Bête) compte de 0 à $N-1$ en boucle
  - $log_2(N)$ bascules
  - Complexes
    - ★ Initialisation
    - ★ Arrêt - Reprise
    - ★ Compteur - Décompteur
    - ★ Fonctions nécessaires à l'application

Le contrôle

- Contrôle du flux des données

Le contrôle

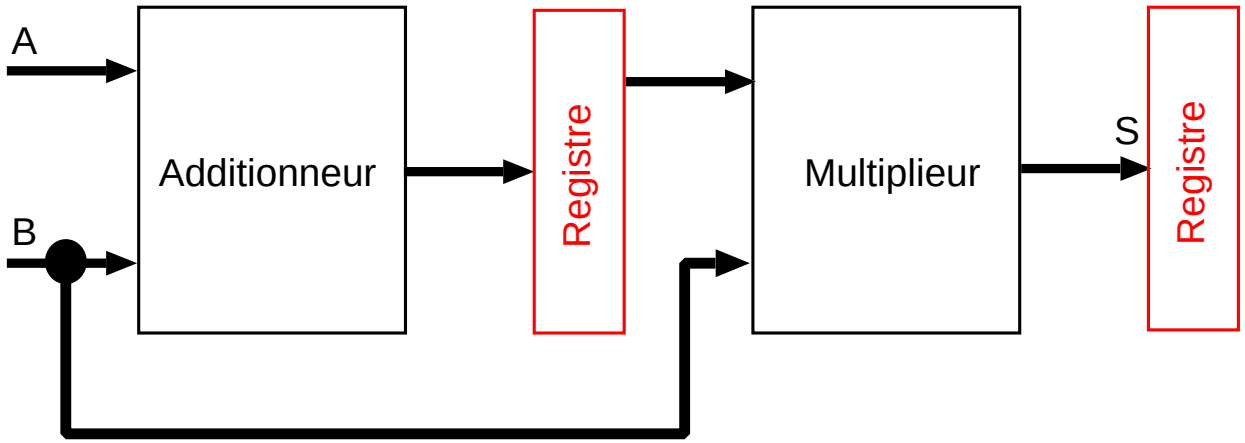
- Contrôle du flux des données
- Un registre entre 2 opérateurs

Le contrôle

- Contrôle du flux des données
- Un registre entre 2 opérateurs
- Réalisation d'un pipeline

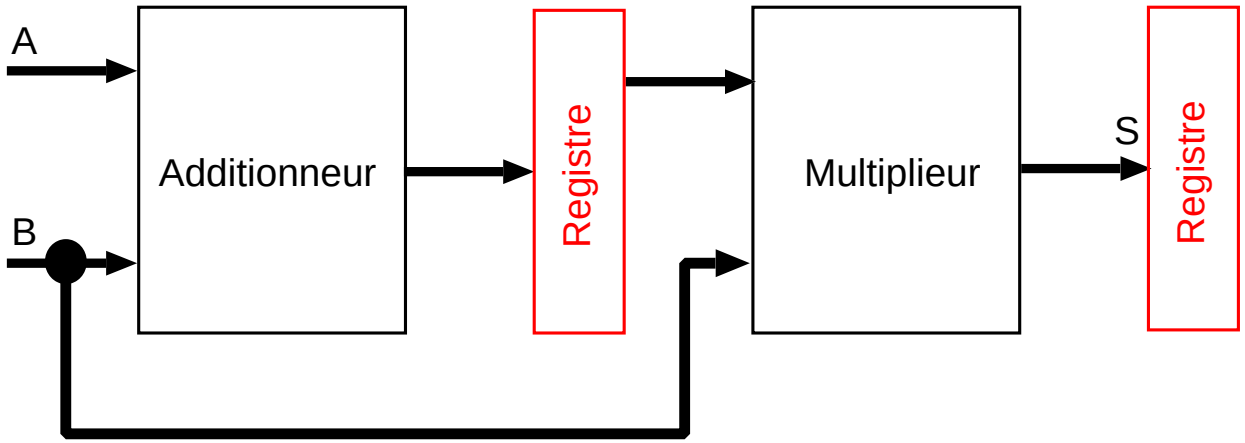
Le contrôle

- Contrôle du flux des données
- Un registre entre 2 opérateurs
- Réalisation d'un pipeline



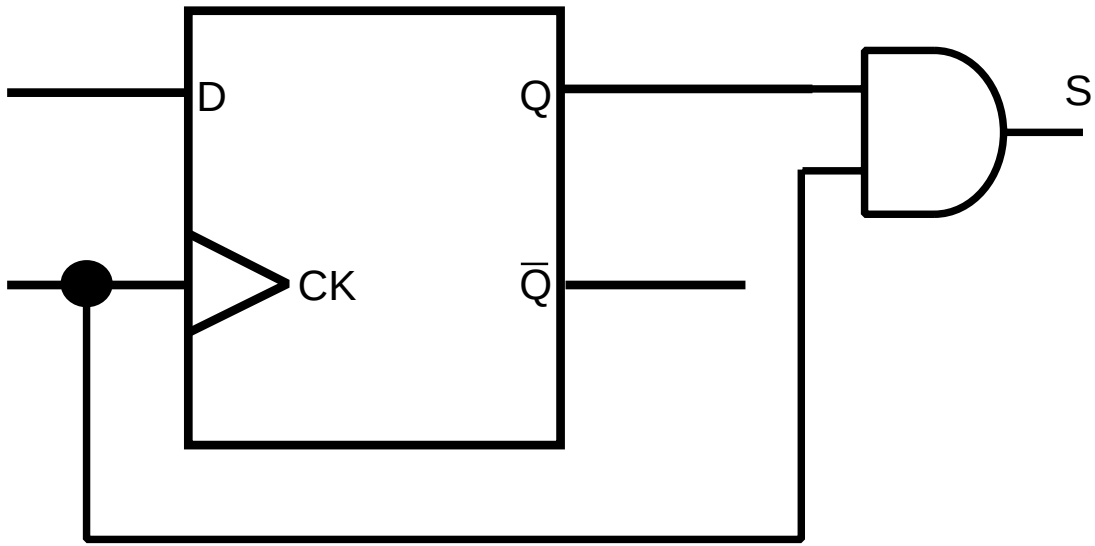
Le contrôle

- Contrôle du flux des données
- Un registre entre 2 opérateurs
- Réalisation d'un pipeline



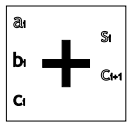
- $S_n = (A_{n-1} + B_{n-1}) * B_n$

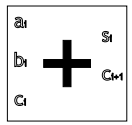
Les Aléas

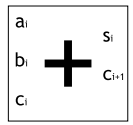


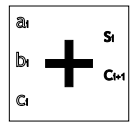
Plan

Pipeline

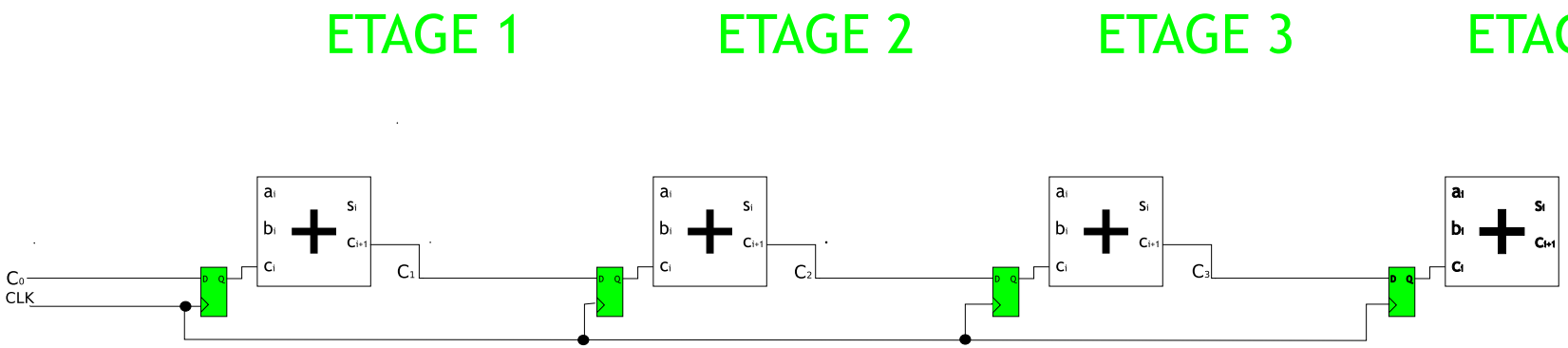




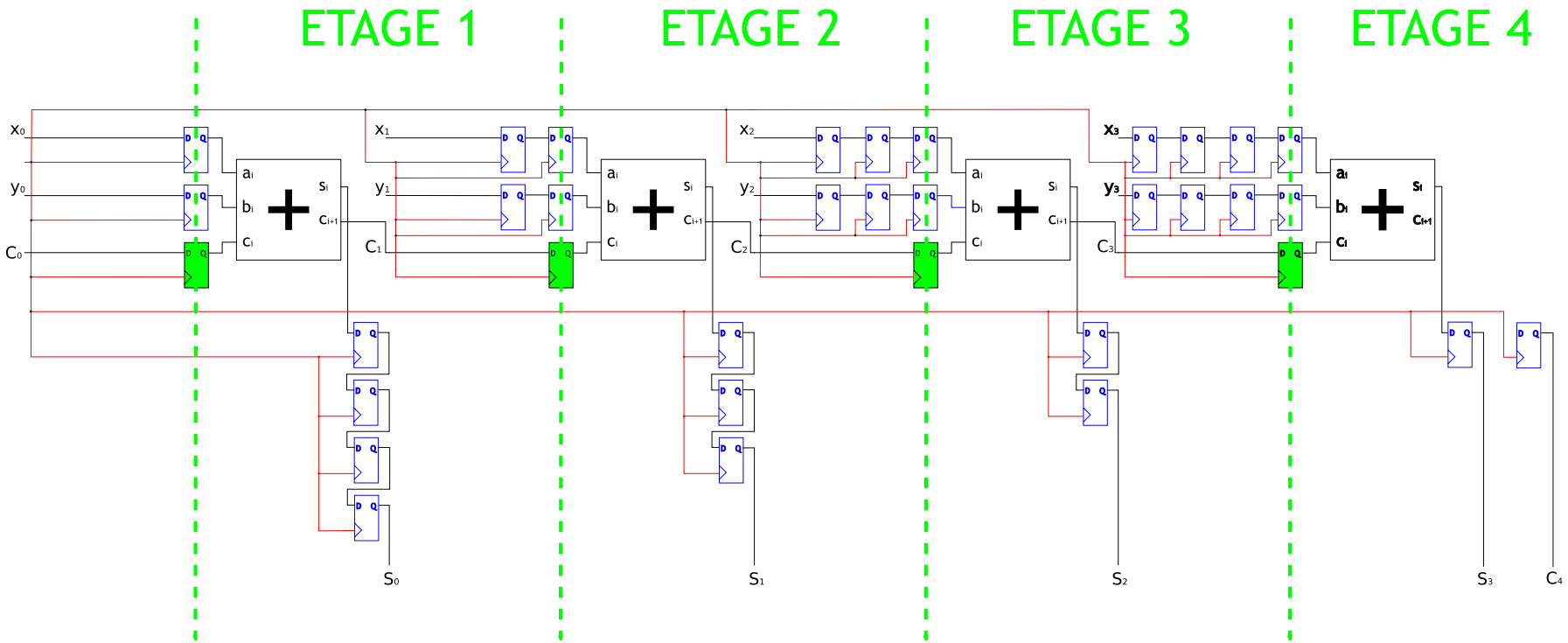




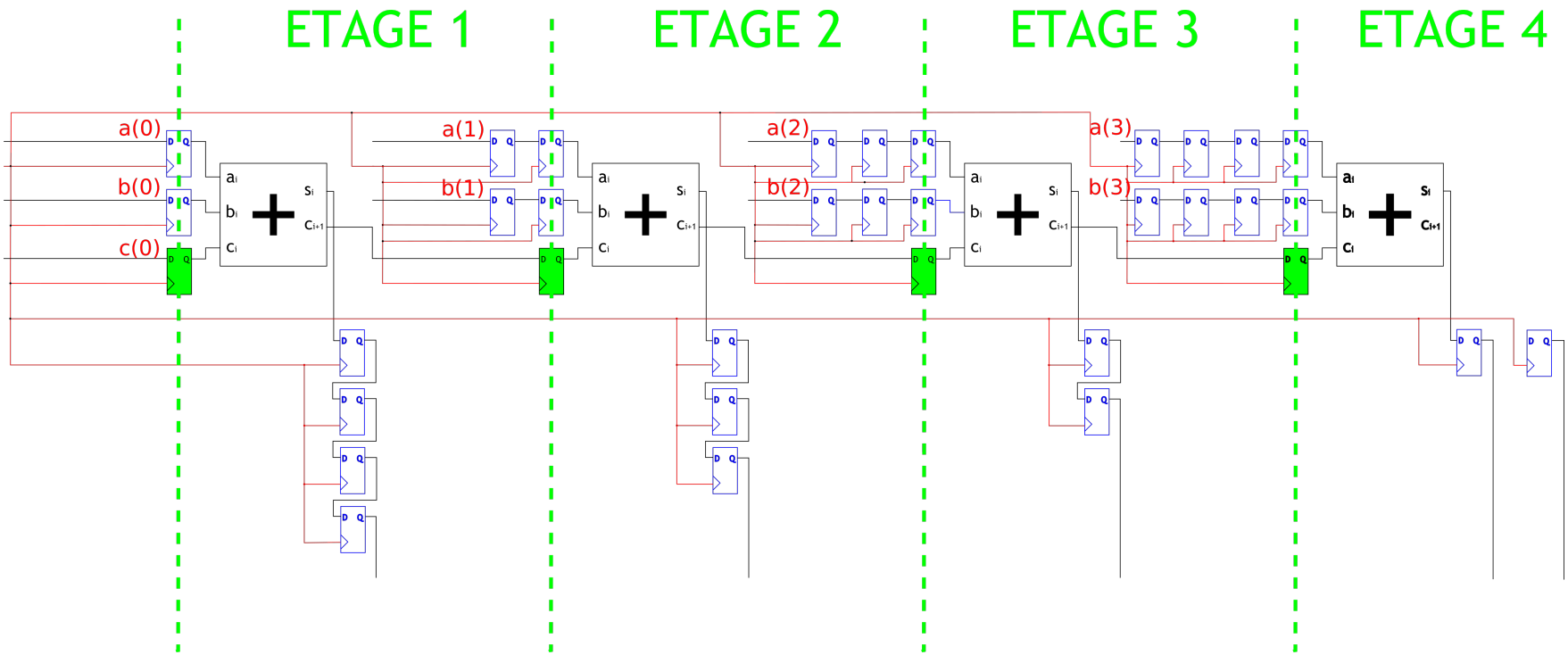
Pipeline



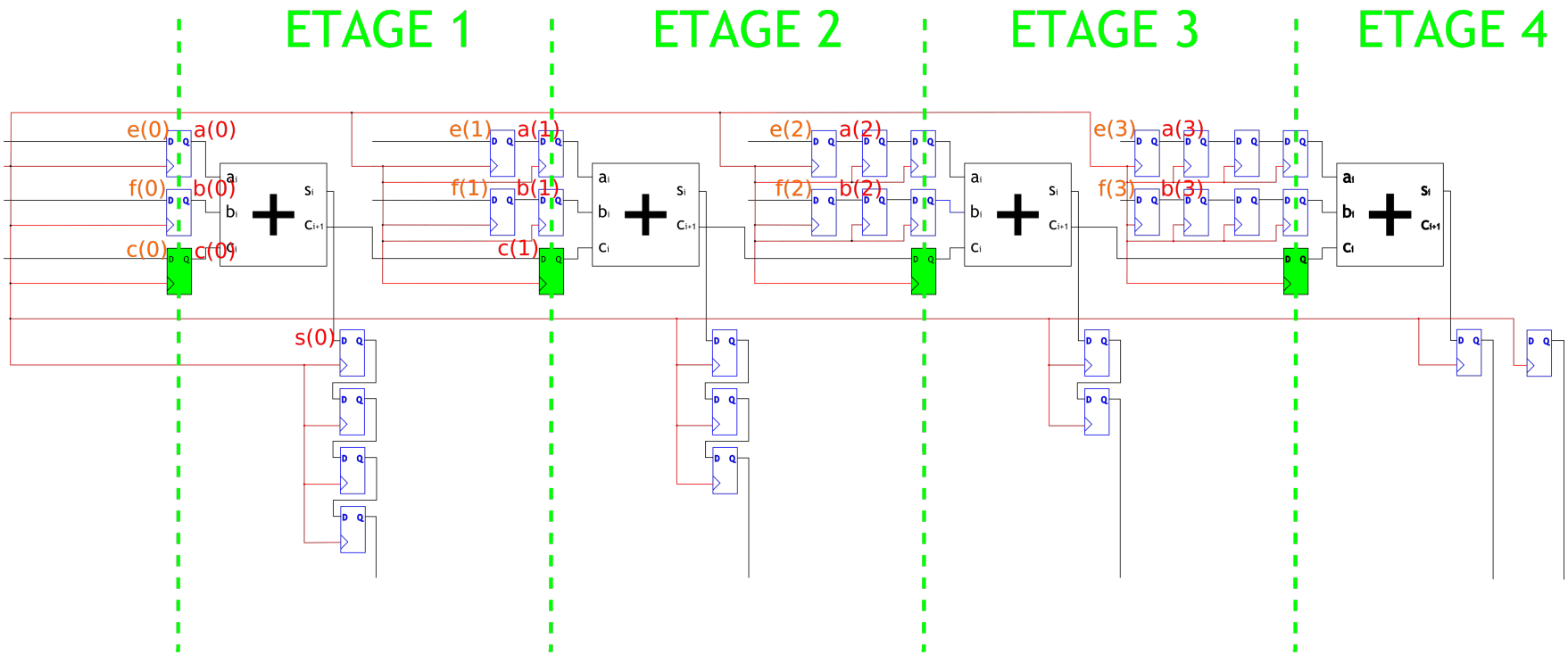
Pipeline


ETAGE 1
ETAGE 2
ETAGE 3
ETAGE 4
x0
y0
C0
x1
y1
C1
x2
y2
C2
x3
y3
C3
ai
bi
ci
Si
Ci+1
S0
S1
S2
S3
C4

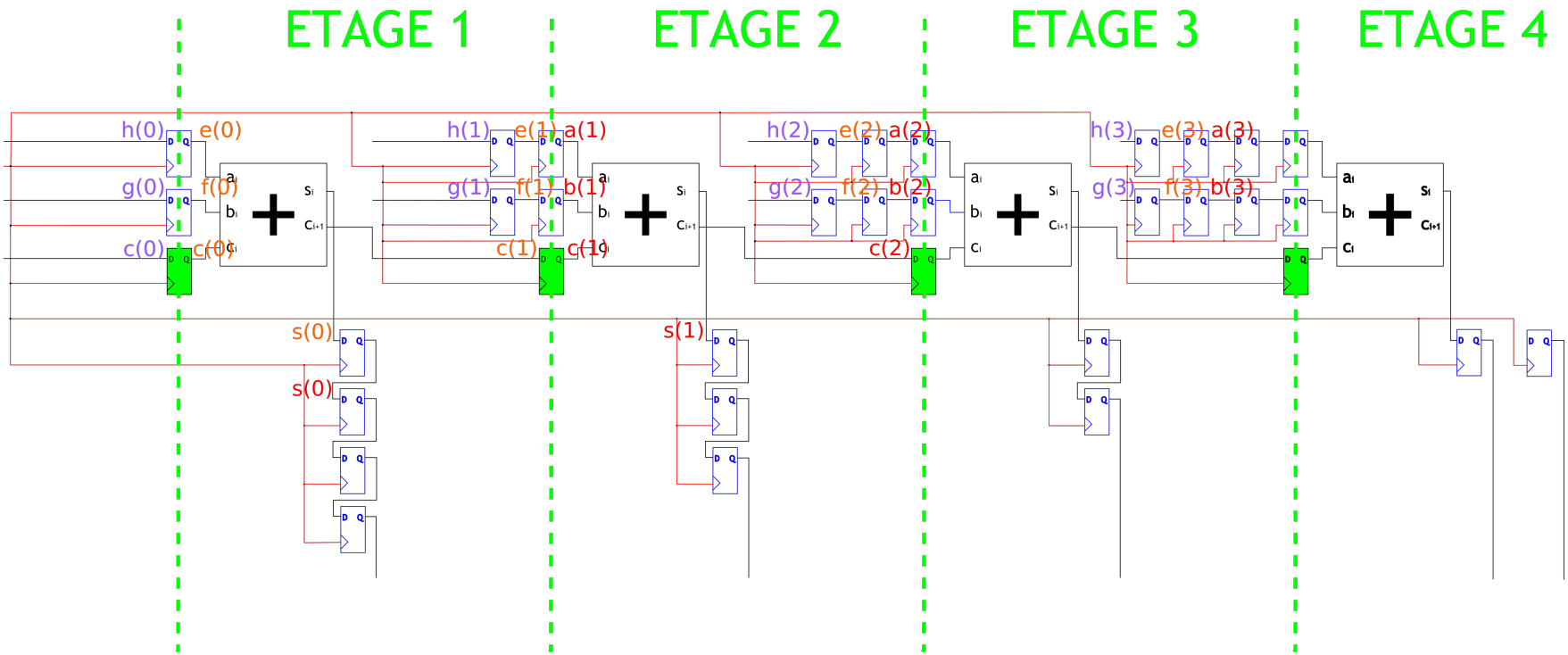
Pipeline - Simulation



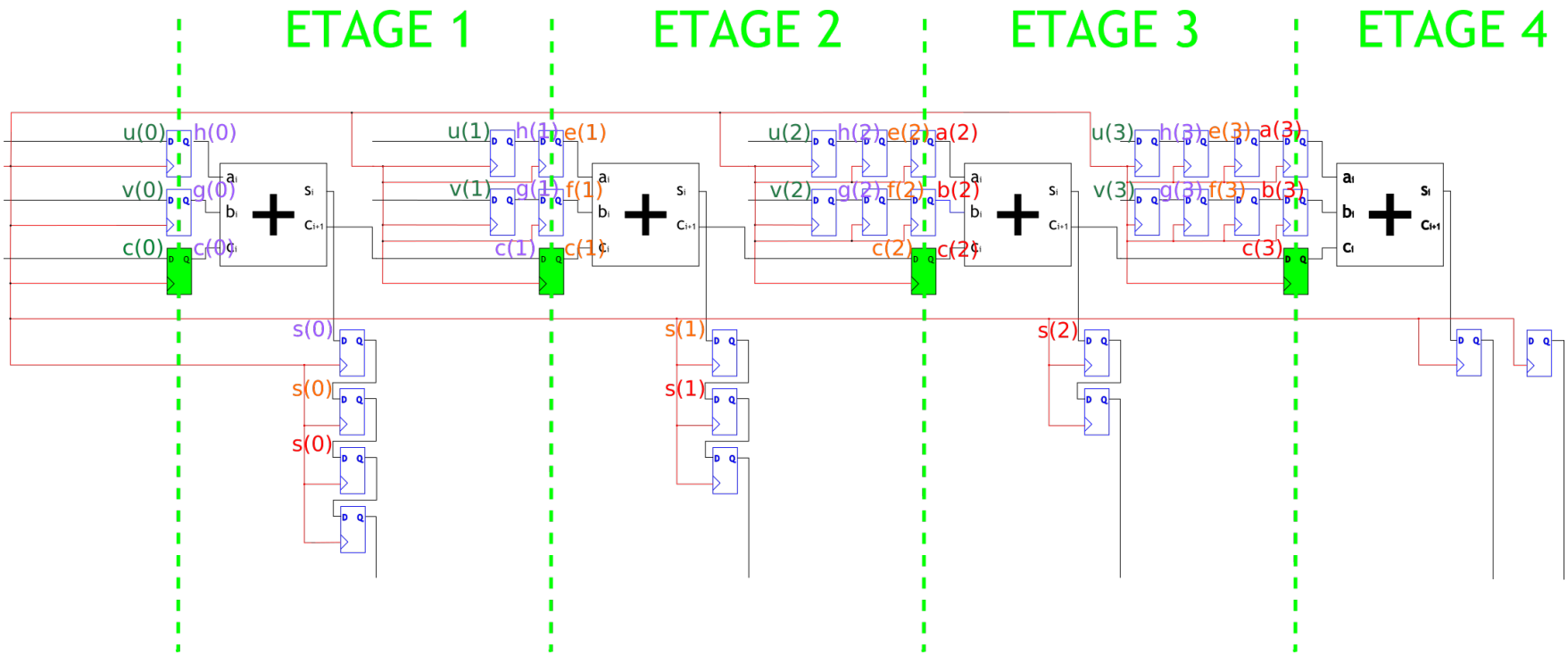
Pipeline - Simulation



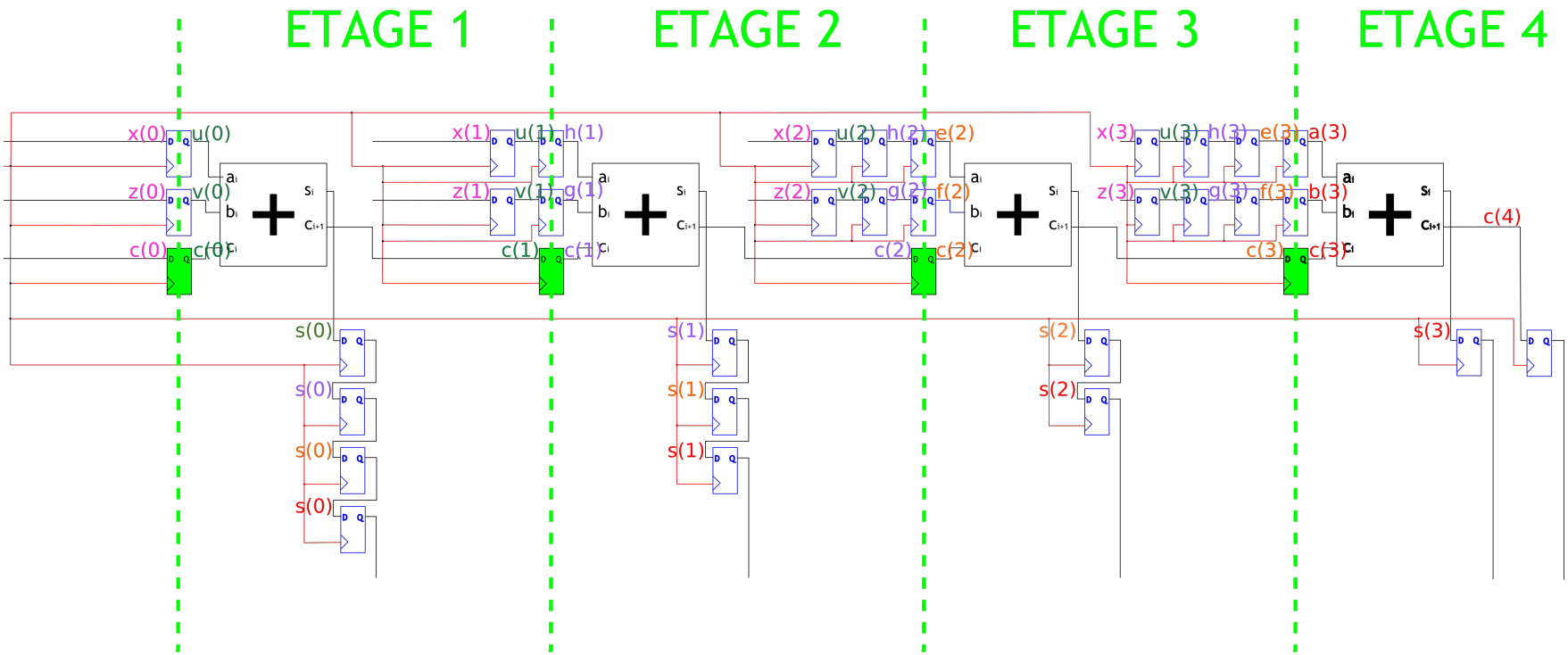
Pipeline - Simulation



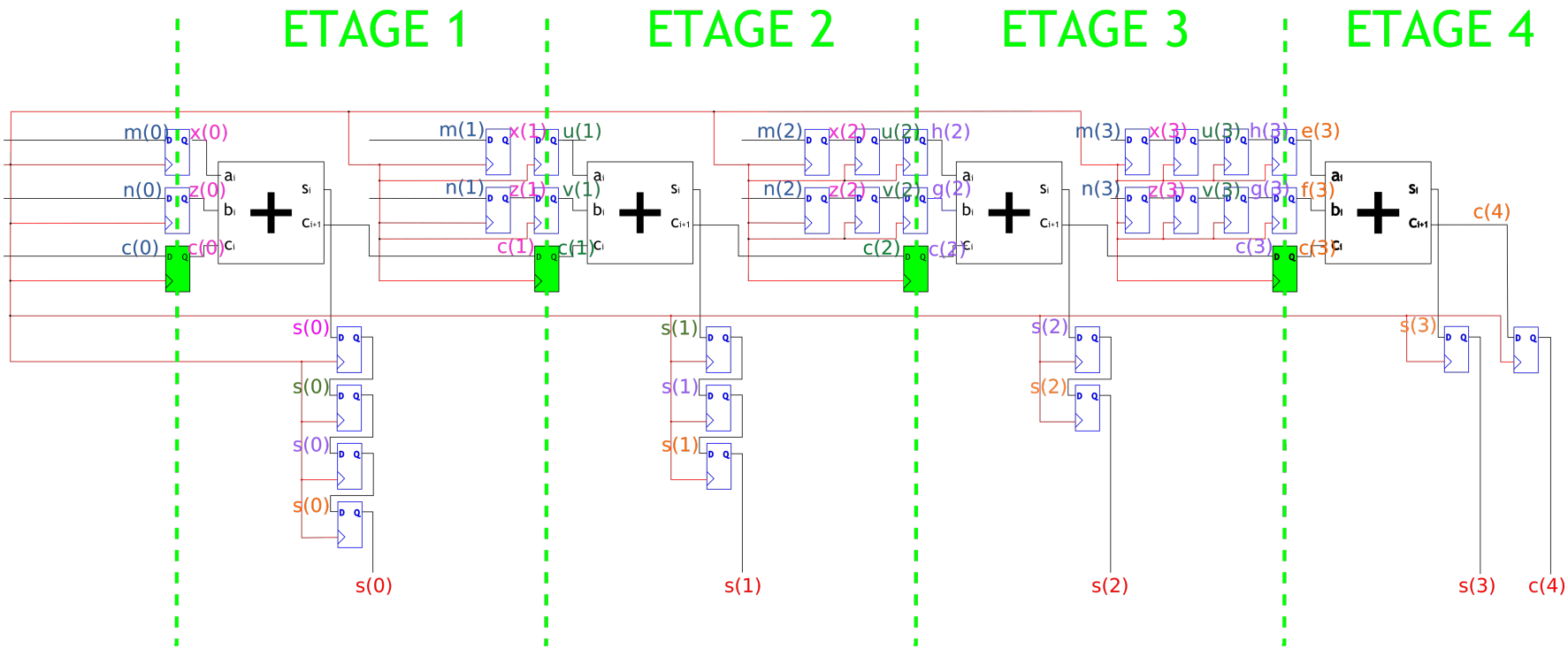
Pipeline - Simulation



Pipeline - Simulation



Pipeline - Simulation



Pipeline

Principe :

Découper l'opérateur en plusieurs étages isolés les uns des autres. C'est le signal d'horloge qui autorise les transfert des données d'un étage à l'autre. Cette technique permet d'accélérer la cadence de production des résultats.

Latence

La latence (durée d'exécution totale) de l'opérateur est supérieure d'au moins ε à celle d'un opérateur non pipelinée. Si la durée maximale d'un étage de l'opérateur pipeliné est de t_{max} et qu'il y a n étages, alors la latence de l'opérateur est $T = n * t_{clk}$ avec $t_{clk} > t_{max} + t_h + t_s$ avec t_s et t_h les temps de prépositionnement et de maintien des bascules.

Plan

Références

- Michel Hubin - **http://perso.wanadoo.fr/michel.hubin/physique/elec/chap_can1.htm**

Communication

Communication

- Le monde numérique est un monde discrétisé

Communication

- Le monde numérique est un monde discrétisé
- Le monde réel est un monde continu

Communication

- Le monde numérique est un monde discrétisé
- Le monde réel est un monde continu
- Le monde n'est pas numérique

Communication

- Le monde numérique est un monde discrétisé
- Le monde réel est un monde continu
- Le monde n'est pas numérique
- Comment Interfacer les 2 mondes ?

Communication

- Le monde numérique est un monde discrétisé
- Le monde réel est un monde continu
- Le monde n'est pas numérique
- Comment Interfacer les 2 mondes ?
- A travers des Capteurs

Communication

Communication

- Capteur = Fonction de conversion du *Monde* en grandeur électrique

Communication

- Capteur = Fonction de conversion du *Monde* en grandeur électrique
- Capteur renvoie une Valeur Analogique

Communication

- Capteur = Fonction de conversion du *Monde* en grandeur électrique
- Capteur renvoie une Valeur Analogique
- Nécessité d'une fonction de conversion Analogique - Numérique

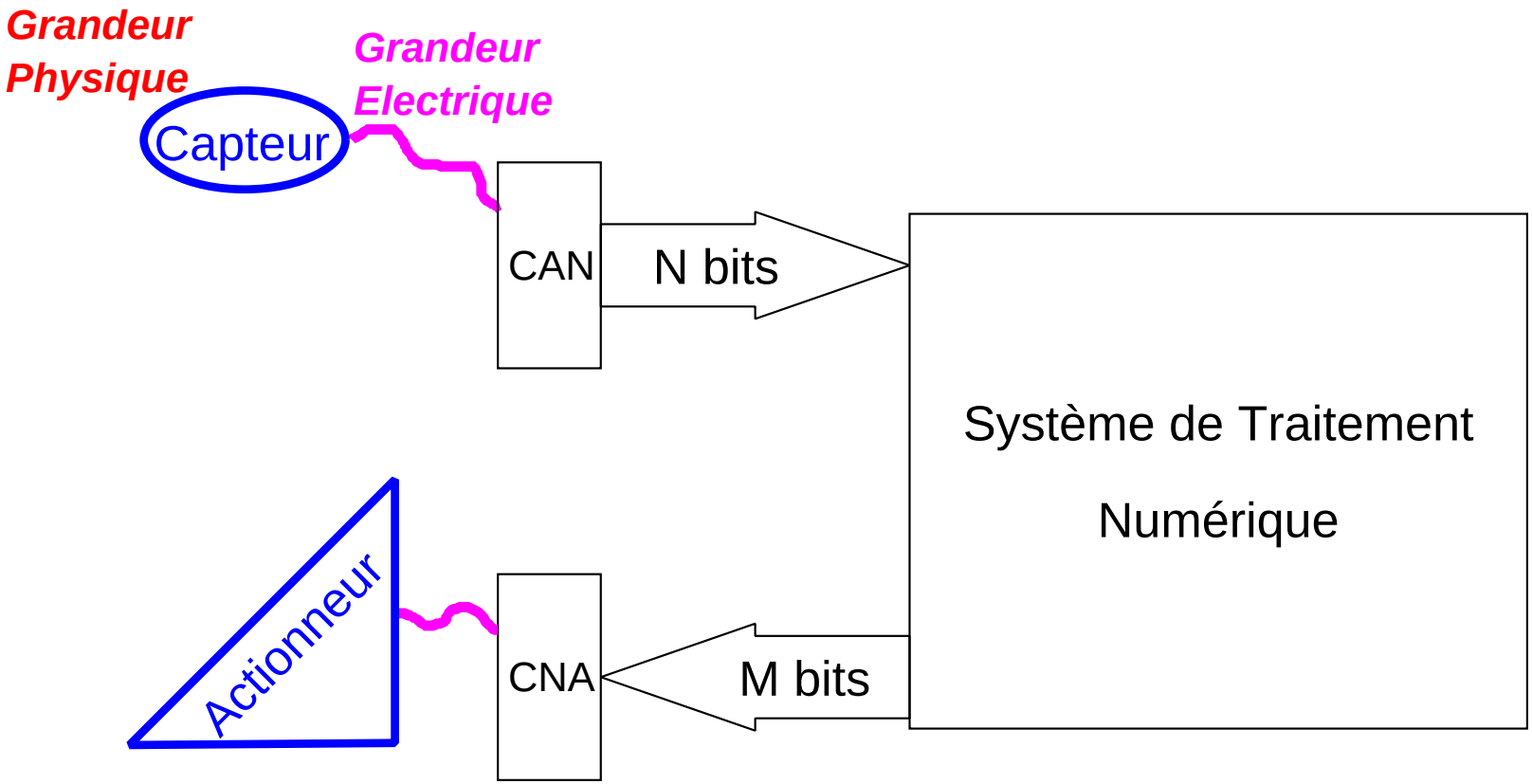
Communication

- Capteur = Fonction de conversion du *Monde* en grandeur électrique
- Capteur renvoie une Valeur Analogique
- Nécessité d'une fonction de conversion Analogique - Numérique
- Conversion Analogique Numérique : CAN

Communication

- Capteur = Fonction de conversion du *Monde* en grandeur électrique
- Capteur renvoie une Valeur Analogique
- Nécessité d'une fonction de conversion Analogique - Numérique
- Conversion Analogique Numérique : CAN
- Conversion Numérique Analogique : CNA

Communication



CAN : Définitions

La conversion analogique numérique consiste à transformer une grandeur électrique représentée par un signal en une grandeur numérique exprimée sur N bits après échantillonage et quantification du signal. Cette valeur est une valeur codée représentant un nombre proportionnel à la grandeur électrique.

CAN : Définitions

- Echantillonage : prise périodique de valeur du signal, attention à Shannon $F_e > 2 * F_{signal}$

CAN : Définitions

- Echantillonage : prise périodique de valeur du signal, attention à Shannon $F_e > 2 * F_{signal}$
- Quantification : association d'une mesure à la valeur échantillonnée, c'est une fonction de mémorisation.

CAN : Définitions

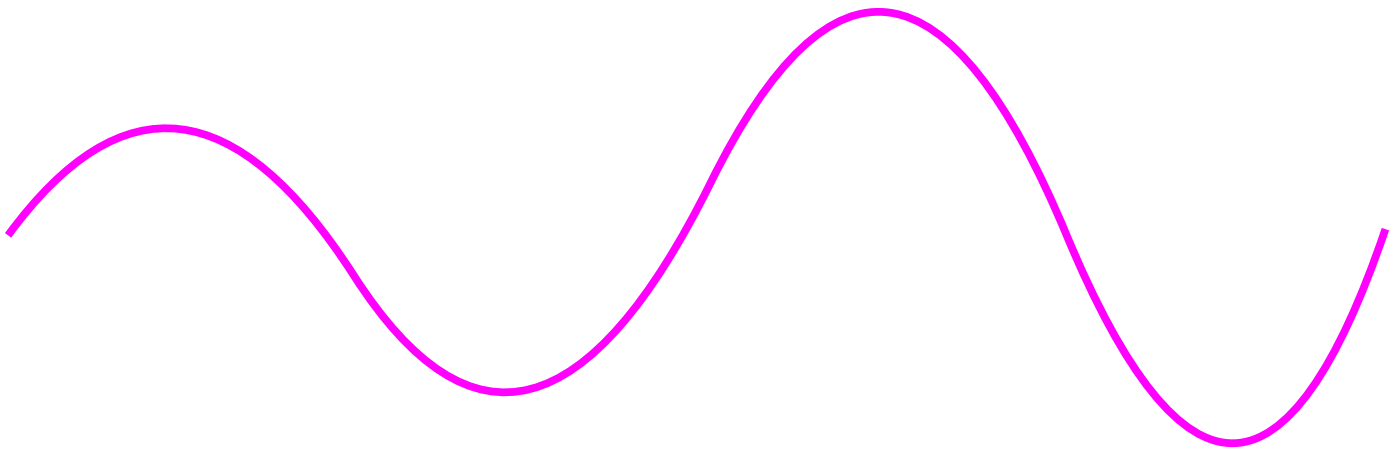
- Echantillonage : prise périodique de valeur du signal, attention à Shannon $F_e > 2 * F_{signal}$
- Quantification : association d'une mesure à la valeur échantillonnée, c'est une fonction de mémorisation.
- Pour le traitement Echantillonage/Quantification on parle aussi d'échantillonnage-blocage ou d'échantillonage-mémorisation.

CAN : Définitions

- Echantillonage : prise périodique de valeur du signal, attention à Shannon $F_e > 2 * F_{signal}$
- Quantification : association d'une mesure à la valeur échantillonnée, c'est une fonction de mémorisation.
- Pour le traitement Echantillonage/Quantification on parle aussi d'échantillonnage-blocage ou d'échantillonage-mémorisation.
- Codage : représentation de la valeur quantifiée dans un alphabet interprétable par un circuit numérique

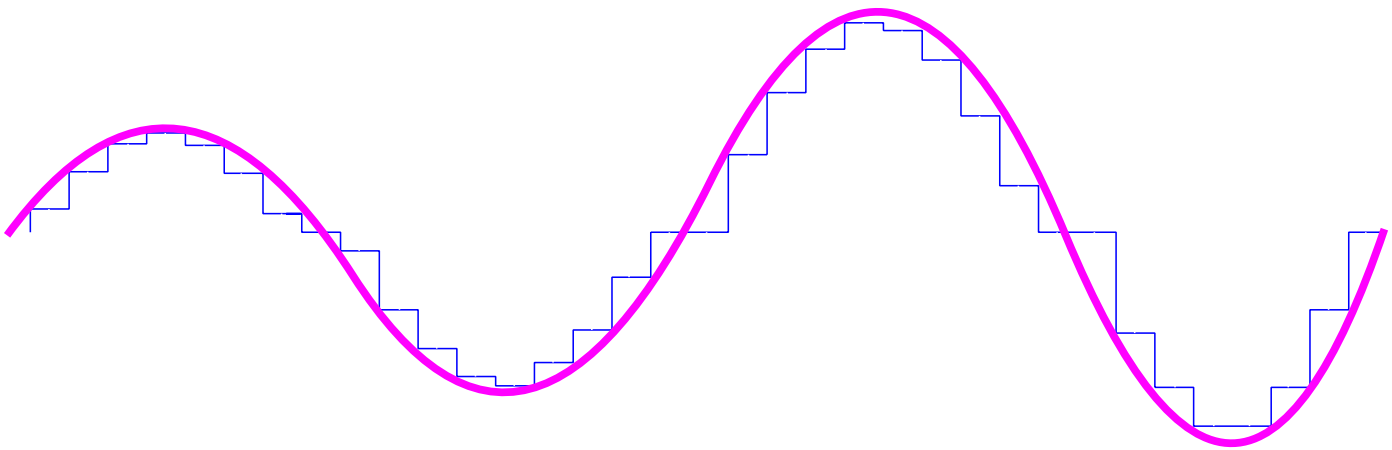
CAN : Définitions

Signal continu



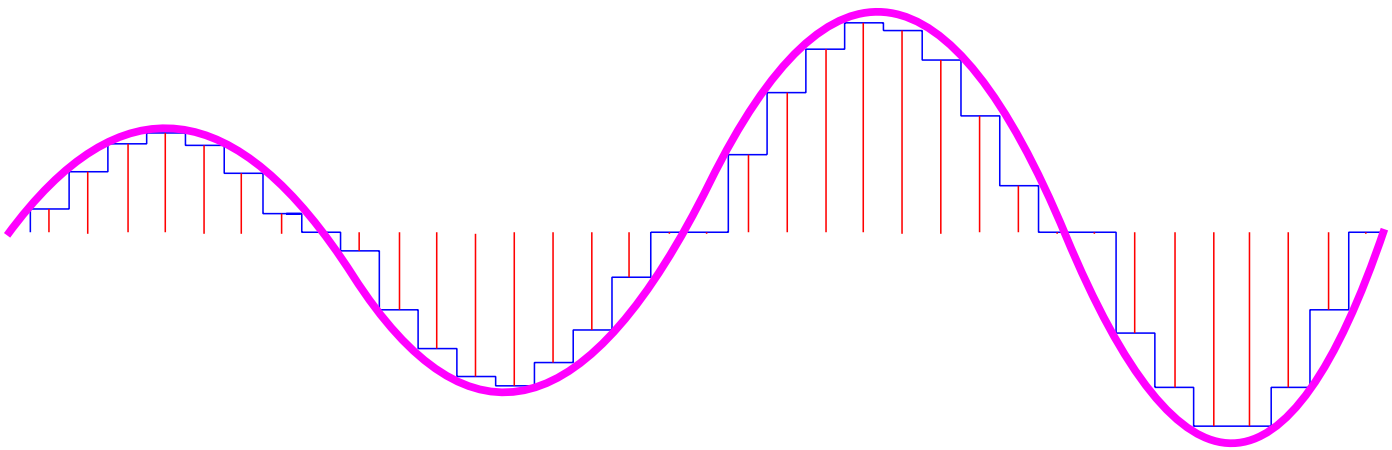
CAN : Définitions

Signal continu
Signal échantillonné



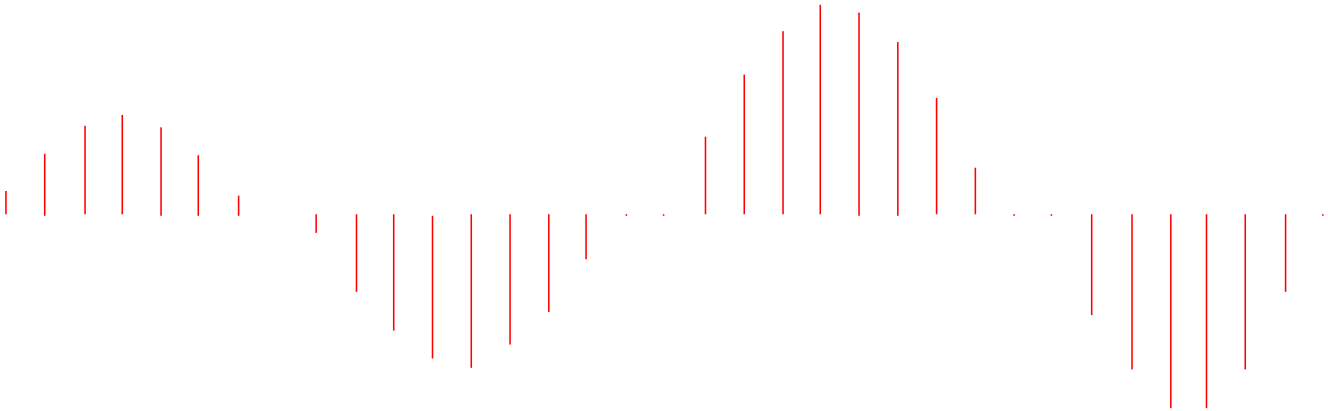
CAN : Définitions

Signal continu
Signal échantillonné
Signal quantifié



CAN : Définitions

Signal quantifié



CAN : Caractéristiques

- Résolution : Amplitude de la plus petite variation. Correspond au LSB (Least Significant Bit)

CAN : Caractéristiques

- Résolution : Amplitude de la plus petite variation. Correspond au LSB (Least Significant Bit)
- Temps de conversion : Temps de stabilisation de la donnée en sortie

CAN : Caractéristiques

- Résolution : Amplitude de la plus petite variation. Correspond au LSB (Least Significant Bit)
- Temps de conversion : Temps de stabilisation de la donnée en sortie
- Erreur de Quantification : Incertitude du à la conversion

CAN : Caractéristiques

- Résolution : Amplitude de la plus petite variation. Correspond au LSB (Least Significant Bit)
- Temps de conversion : Temps de stabilisation de la donnée en sortie
- Erreur de Quantification : Incertitude du à la conversion
- Pleine Echelle : Etendue de la grandeur Analogique d'entrée

CAN : Types

- Il exite différents type de conversion

CAN : Types

- Il exite différents type de conversion
- La conversion à rampe

CAN : Types

- Il exite différents type de conversion
- La conversion à rampe
- La conversion à double rampe

CAN : Types

- Il exite différents type de conversion
- La conversion à rampe
- La conversion à double rampe
- La conversion à approximation successive

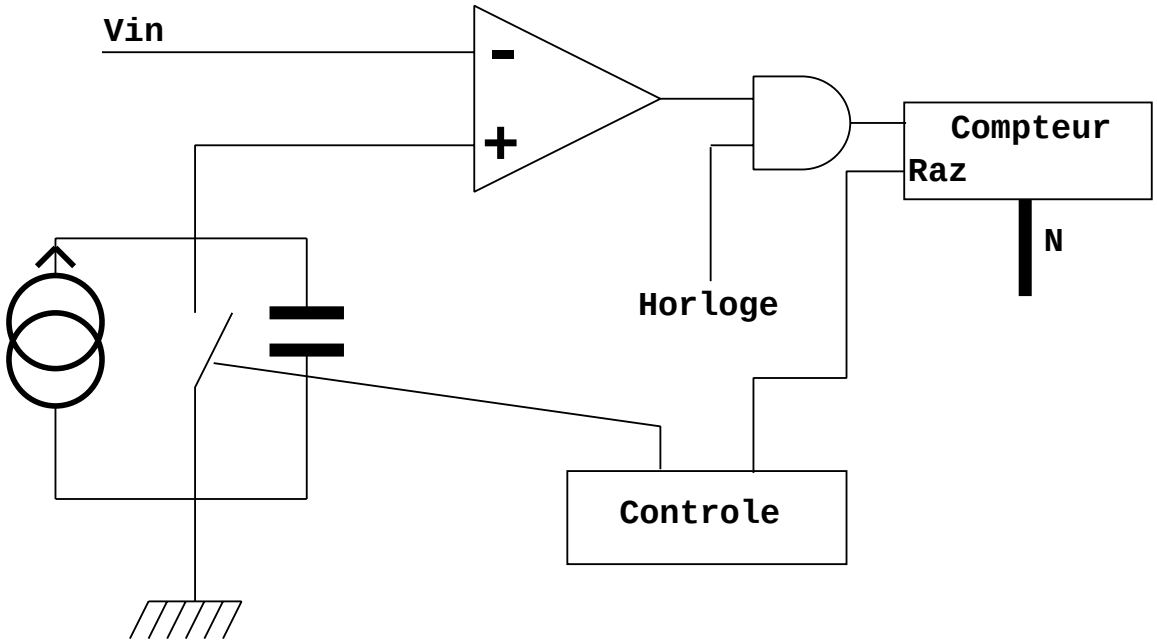
CAN : Types

- Il exite différents type de conversion
- La conversion à rampe
- La conversion à double rampe
- La conversion à approximation successive
- La conversion Flash

CAN : Types

- Il exite différents type de conversion
- La conversion à rampe
- La conversion à double rampe
- La conversion à approximation successive
- La conversion Flash
- La conversion Sigma-Delta

La conversion à rampe



La conversion à rampe

- Phase 1 : V_c, tension aux bornes de C mis à 0 ainsi que N

La conversion à rampe

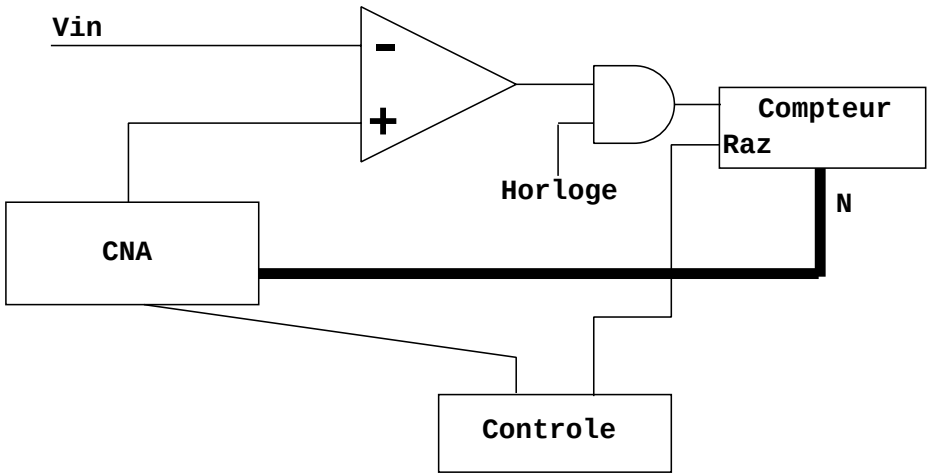
- Phase 1 : V_c, tension aux bornes de C mis à 0 ainsi que N
- Phase 2 : Intégration aux bornes de C, $V_c = \frac{1}{C}\sum I dt = \frac{I}{C}t$ tant que $V_{in} > V_c$ le compteur est incrémenté

La conversion à rampe

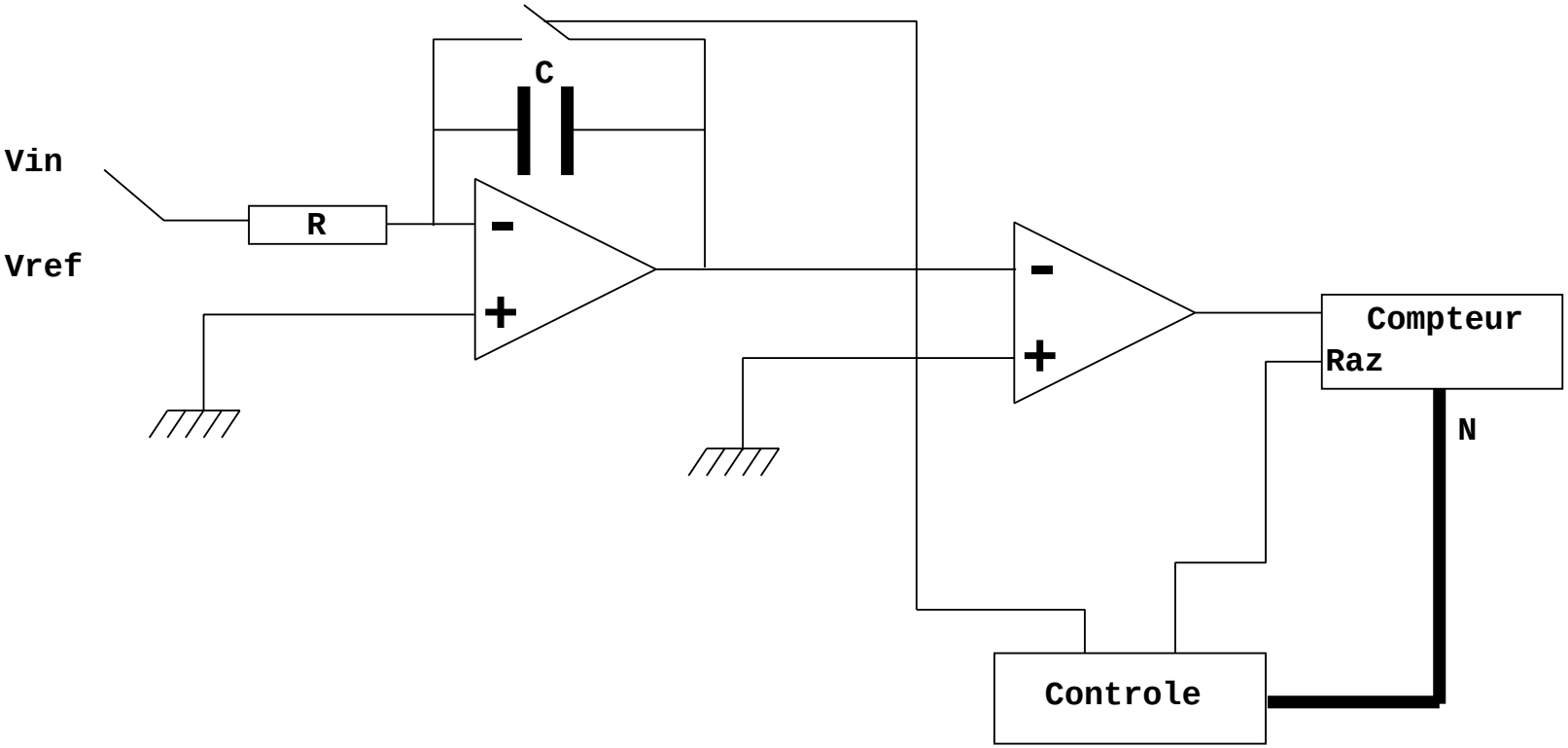
- Phase 1 : V_c, tension aux bornes de C mis à 0 ainsi que N
- Phase 2 : Intégration aux bornes de C, $V_c = \frac{1}{C}\sum I dt = \frac{I}{C}t$ tant que $V_{in} > V_c$ le compteur est incrémenté
- $V_{in} = V_c$ le comparateur passe de 1 à 0 et bloque le compteur sur la valeur N correspondant au nombre binaire recherché

La conversion à rampe numérique

Utilisation d'un CNA pour générer une rampe numérique.



La conversion double rampe



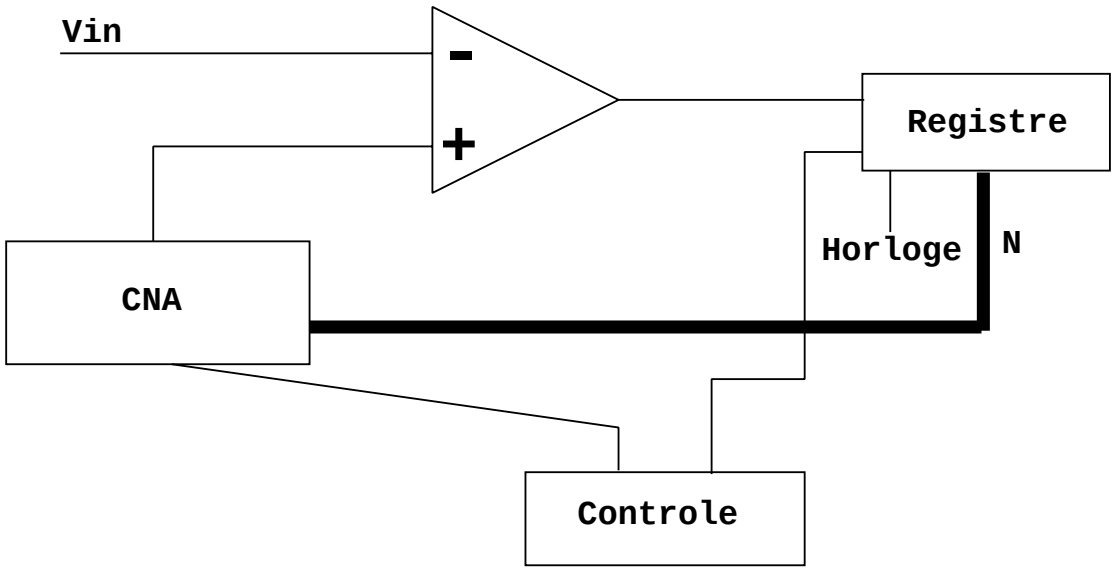
La conversion double rampe

- Phase 1 : Connexion du montage sur V_{in}. Chargement de C pendant un temps fixe T_0

La conversion double rampe

- Phase 1 : Connexion du montage sur V_{in}. Chargement de C pendant un temps fixe T_0
- Phase 2 : Connexion du montage sur V_{ref}, de polarité inverse à V_{in}. Déchargement de C jusqu'à 0. Durant ce temps on incrémente le compteur jusqu'à N. N est la valeur binaire recherchée.

La conversion à approximations successives



La conversion à approximations successives

- Détermination des valeurs de bits de N les unes après les autres en commençant par le bit de poids fort

La conversion à approximations successives

- Détermination des valeurs de bits de N les unes après les autres en commençant par le bit de poids fort
- On fixe le bit de poids fort à 1 et les autres à 0. Conversion NA du registre et comparaison à V_{in}

La conversion à approximations successives

- Détermination des valeurs de bits de N les unes après les autres en commençant par le bit de poids fort
- On fixe le bit de poids fort à 1 et les autres à 0. Conversion NA du registre et comparaison à V_{in}
- Si V_{in} est plus grand alors le bit reste à 1 sinon il passe à 0.

La conversion à approximations successives

- Détermination des valeurs de bits de N les unes après les autres en commençant par le bit de poids fort
- On fixe le bit de poids fort à 1 et les autres à 0. Conversion NA du registre et comparaison à V_{in}
- Si V_{in} est plus grand alors le bit reste à 1 sinon il passe à 0.
- On garde la valeur du bit de poids fort et on passe au bit suivant

La conversion à approximations successives

- Détermination des valeurs de bits de N les unes après les autres en commençant par le bit de poids fort
- On fixe le bit de poids fort à 1 et les autres à 0. Conversion NA du registre et comparaison à V_{in}
- Si V_{in} est plus grand alors le bit reste à 1 sinon il passe à 0.
- On garde la valeur du bit de poids fort et on passe au bit suivant
- On rérête le même traitement que précédemment pour ce bit et ainsi de suite jusqu'au bit de poids faible.

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$
- $10111000 = 7,1875V > 6,92 \rightarrow B_3 = 0$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$
- $10111000 = 7,1875V > 6,92 \rightarrow B_3 = 0$
- $10110100 = 7,03125V > 6,92 \rightarrow B_2 = 0$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$
- $10111000 = 7,1875V > 6,92 \rightarrow B_3 = 0$
- $10110100 = 7,03125V > 6,92 \rightarrow B_2 = 0$
- $10110010 = 6,95312V > 6,92 \rightarrow B_1 = 0$

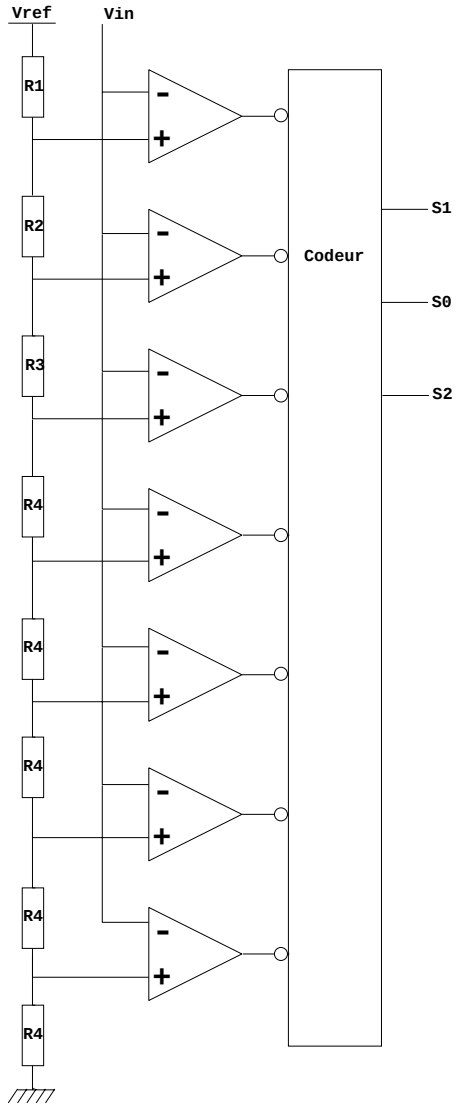
La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$
- $10111000 = 7,1875V > 6,92 \rightarrow B_3 = 0$
- $10110100 = 7,03125V > 6,92 \rightarrow B_2 = 0$
- $10110010 = 6,95312V > 6,92 \rightarrow B_1 = 0$
- $10110001 = 6,91406V < 6,92 \rightarrow B_0 = 1$

La conversion à approximations successives

- Exemple : Convertisseur 8 bits, V_{ref}=10 V
- Tension à convertir 6,92 V
- $10000000 = 5V < 6,92 \rightarrow B_7 = 1$
- $11000000 = 7,5V > 6,92 \rightarrow B_6 = 0$
- $10100000 = 6,25V < 6,92 \rightarrow B_5 = 1$
- $10110000 = 6,675V < 6,92 \rightarrow B_4 = 1$
- $10111000 = 7,1875V > 6,92 \rightarrow B_3 = 0$
- $10110100 = 7,03125V > 6,92 \rightarrow B_2 = 0$
- $10110010 = 6,95312V > 6,92 \rightarrow B_1 = 0$
- $10110001 = 6,91406V < 6,92 \rightarrow B_0 = 1$
- Valeur Numérique :10110001

La conversion Flash



La conversion Flash

- Flash = Parallèle

La conversion Flash

- Flash = Parallèle

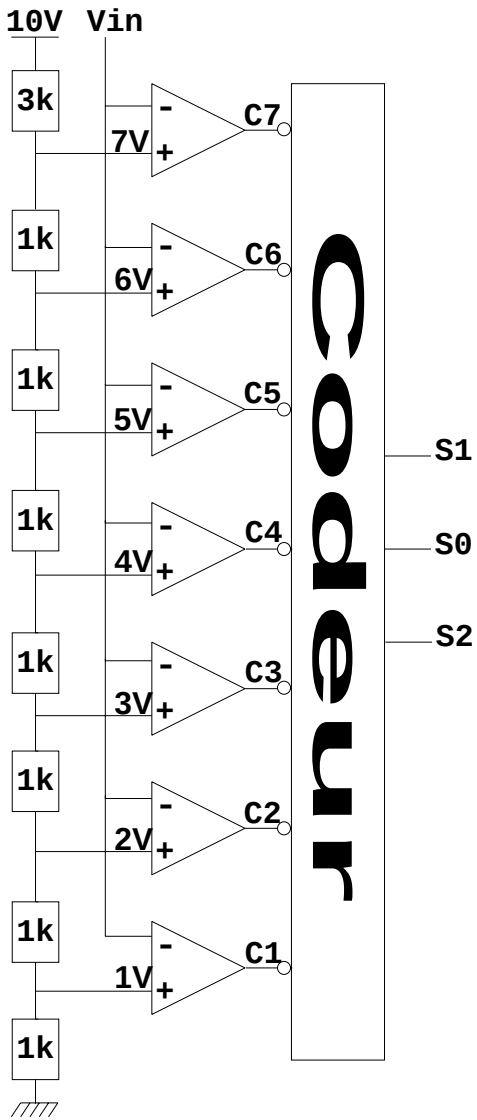
La conversion Flash

- Flash = Parallèle
- Principe : Comparer V_{in} à un ensemble de tensions prédéfinie

La conversion Flash

- Flash = Parallèle
- Principe : Comparer V_{in} à un ensemble de tensions prédéfinie
- Utiliser un codeur pour générer le nombre binaire

La conversion Flash : Exemple



La conversion Flash : Exemple

V_in	C_1	C_2	C_3	C_4	C_5	C_6	C_7	S_2	S_1	S_0
<1	1	1	1	1	1	1	1	0	0	0
$>1, <2$	0	1	1	1	1	1	1	0	0	1
$>2, <3$	0	0	1	1	1	1	1	0	1	0
$>3, <4$	0	0	0	1	1	1	1	0	1	1
$>4, <5$	0	0	0	0	1	1	1	1	0	0
$>5, <6$	0	0	0	0	0	1	1	1	0	1
$>6, <7$	0	0	0	0	0	0	1	1	1	0
>7	0	0	0	0	0	0	0	1	1	1

La conversion Sigma-Delta

Convertisseur Sigma-Delta : peut être vu comme un convertisseur double rampe en commutation continue pour maintenir la charge intégrée nulle en moyenne.

CAN : Comparaison

Type	Vitesse	Erreur	Résolution
Simple Rampe	Faible (ms)	Elevée Elevée	Moyenne à élevée (7 à 14 bits)
Double Rampe	Faible (ms)	Faible Faible	Elevée (10 à 18 bits)
Appro- -ximation	Moyenne ($\approx 10\mu s$)	Moyenne Moyenne	Moyenne à élevée (8 à 6 bits)
Flash	Elevée (ns,μs)	Moyenne Moyenne	Faible à Moyenne (4 à 10 bits)

Plan

CNA : Types

- Il existe différents type de Conversion Numérique Analogique

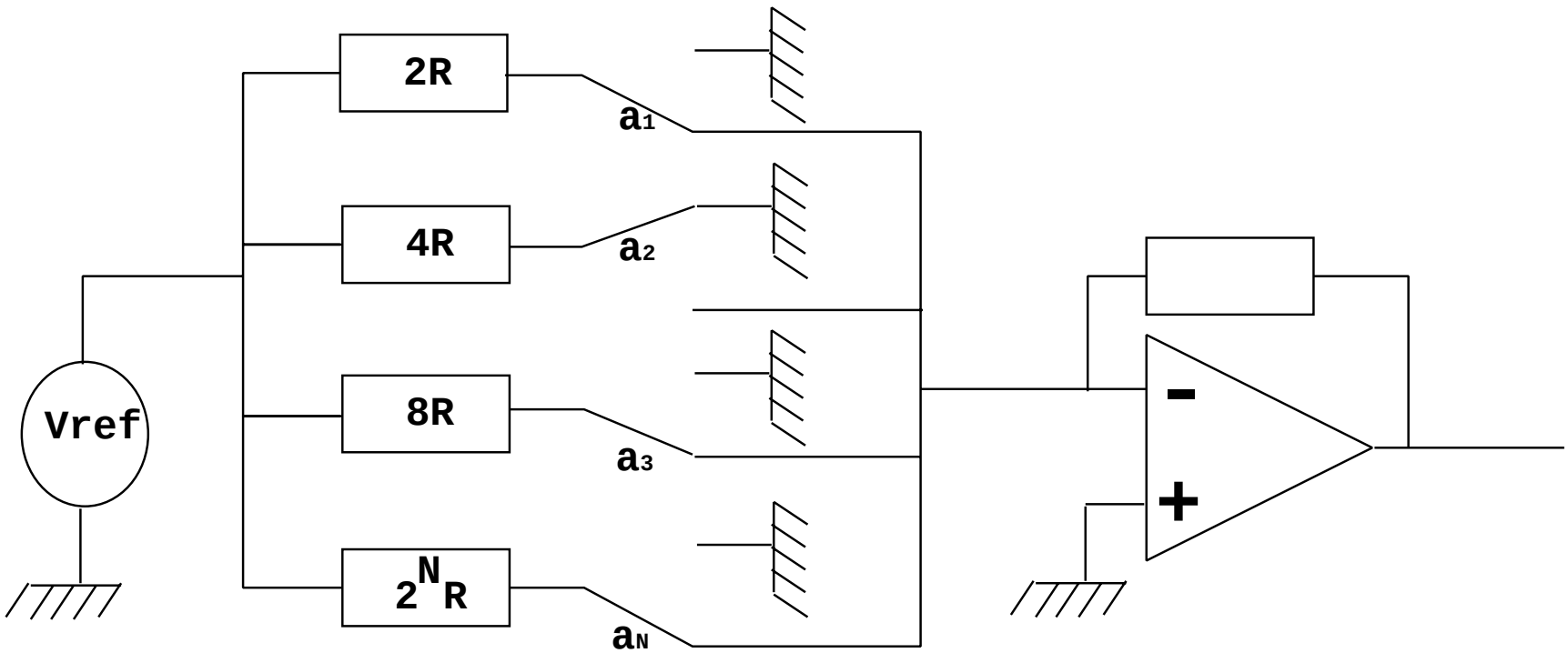
CNA : Types

- Il existe différents type de Conversion Numérique Analogique
- Résistances Poids Proportionnels

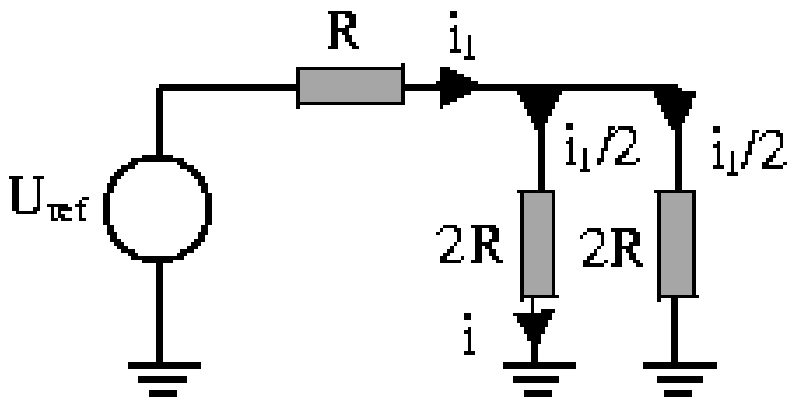
CNA : Types

- Il existe différents type de Conversion Numérique Analogique
- Résistances Poids Proportionnels
- Réseau R2R

CNA : Résistances Poids Proportionnels

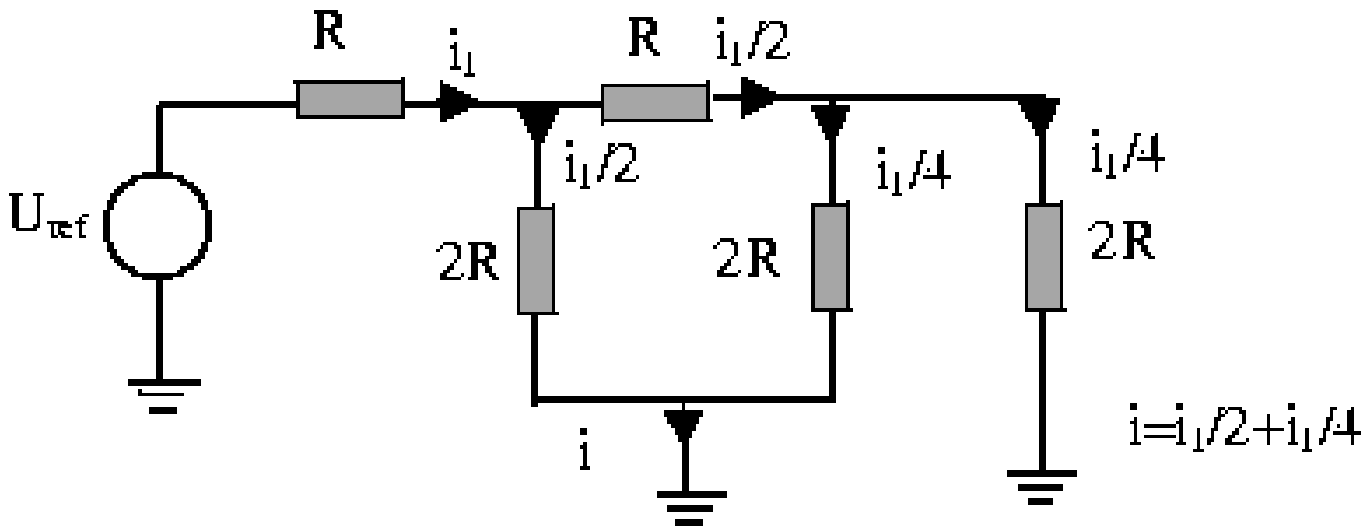


CNA : Résistances R2R

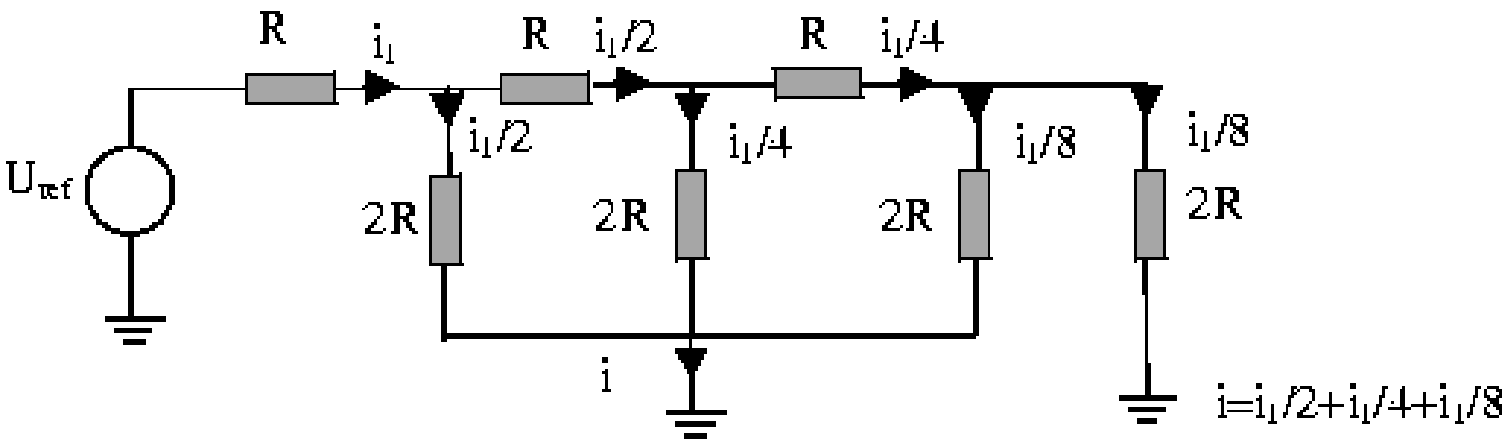


$i = i_l/2$ avec $i_l = U_{ref}/2R$

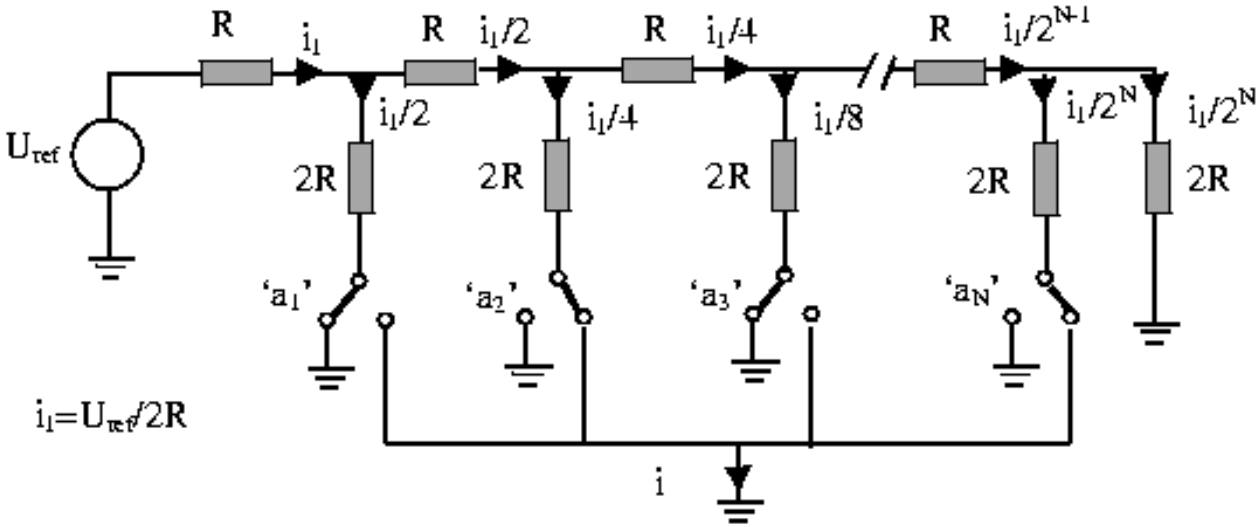
CNA : Résistances R2R



CNA : Résistances R2R



CNA : Résistances R2R



CNA : Comparaison

Type	Vitesse	Erreur	Résolution
Poids Pondérés	Elevée (μs)	Elevée	Faible
R2R	Elevée (μs)	Faible	Elevée